

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ» ІМ. ІГОРЯ СІКОРСЬКОГО
КАФЕДРА БІОМЕДИЧНОЇ ІНЖЕНЕРІЇ

Зубчук В. І., Захарчук Н.В.

ЦИФРОВА СХЕМОТЕХНІКА

Практикум з дисципліни для студентів спеціальностей
6.051402 - «Біомедична інженерія» та 6.051003 «Приладобудування»

Київ
НТУУ «КПІ»
2017

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ»
КАФЕДРА БІОМЕДИЧНОЇ ІНЖЕНЕРІЇ

Зубчук В. І., Захарчук Н.В.

ЦИФРОВА СХЕМОТЕХНІКА

Практикум з дисципліни для студентів спеціальностей
6.051402 - «Біомедична інженерія» та 6.051003 «Приладобудування»

ЗАТВЕРДЖЕНО

Вченою радою ФБМІ НТУУ «КПІ»
Протокол № від 24.05.2017 р.

Київ
НТУУ «КПІ»
2017

Практикум з дисципліни для студентів спеціальностей 6.051402 - «Біомедична інженерія» та 6.051003 «Приладобудування» / В. І. Зубчук, Н.В. Захарчук – К., НТУУ «КПІ», 2017. – 194с.

*Гриф надано Вченою Радою ФБМІ НТУУ «КПІ»
(протокол № __ від 24.05.2017 р.)*

*Затверджено на засіданні
кафедри біомедичної інженерії ФБМІ
(протокол № 15 від 18.05.2017 р.)*

Навчально-методичне видання

ЦИФРОВА СХЕМОТЕХНІКА

Практикум з дисципліни для студентів спеціальностей 6.051402 - «Біомедична інженерія» та 6.051003 «Приладобудування»

Автори: **Віктор Іванович Зубчук**, канд. техн. наук, доцент, **Наталія Василівна Захарчук**, асистент

Відповідальний редактор: **В.В. Шликов**, канд. техн. наук, доц.

Рецензенти: **Є.А. Настенко**, доктор біол. наук, проф., канд. техн. наук
В.Е. Орел, доктор біол. наук, проф.

За редакцією авторів

Підп. до друку Формат Папір друк. №3. Друк офс.
Ум. друк. арк. 0,93. Обл.-вид. арк. 1,0. Зам. № 000. Наклад 100 пр.

ЗМІСТ

Вступ	5
1 Електронні ключі	6
1.1 Діодні ключі	7
1.2 Перемикач напруги на біполярному транзисторі	11
1.3 Ключі на МДП-транзисторах	20
2 Логічні елементи	26
2.1 Діодно-транзисторна логіка	27
2.1.1 Логічний елемент І- НЕ	35
2.1.2 Логічний елемент І- АБО-НЕ	37
2.2 Транзисторно-транзисторна логіка	39
2.2.1 Логічний елемент І-НЕ	45
2.2.2 Логічний елемент на транзисторах Шоттки	47
2.3 Логічні елементи на КМДП-транзисторах	50
2.3.1 Логічний елемент І-НЕ	57
2.3.2 Логічний елемент АБО-НЕ	61
3 Шифратори і дешифратори	65
3.1 Непріоритетний шифратор	66
3.2 Лінійний дешифратор	69
4 Мультиплексори і демультиплексори	76
4.1 Мультиплексори	76
4.2 Демультиплексори	83
5 Комбінаційні суматори	87
5.1 Суматор на логічних елементах ВИКЛЮЧНЕ АБО, І-НЕ	91
5.2 Суматор на логічних елементах І-НЕ	94
5.3 Суматор на логічних елементах АБО-НЕ	96
6 Тригери	99
6.1 RS-тригер типу «защіпка»	101
6.2 RS-тригер типу Master-Slave	107
6.3 D-тригер типу «защіпка»	110
6.4 JK-тригер типу «защіпка»	114

6.5 JK-тригер типу Master-Slave	117
7 Лічильники	121
7.1 Програмуємий двійковий лічильник	133
7.2 Асинхронний лічильник-ділник частоти на $K_{сч} = 2n+1$	134
7.3 Синхронний лічильник із заданою таблицею переходів	136
7.4 Синхронні лічильники з довільною таблицею переходів зі схемою керування на дешифраторі.....	137
8 Імпульсна техніка	143
8.1. Детектори та розширювачі імпульсів	143
8.1.1. Детектори фронтів імпульсів.....	143
8.1.2. Розширювачі імпульсів	146
8.2. Одновібратори	148
8.2.1 Одновібратор на логічних елементах І-НЕ	148
8.2.2 Одновібратор на логічних елементах АБО-НЕ	152
8.2.3 Одновібратор на RS-тригері	155
8.2.4 Одновібратор на операційному підсилювачі	157
8.3 Мультивібратори	161
8.3.1 Мультивібратор на логічних елементах І-НЕ	161
8.3.2 Мультивібратор на RS-тригері	164
8.3.3 Мультивібратор на тригері Шмітта	167
8.3.4 Мультивібратор на операційному підсилювачі	169
9 Розробка моделей у середовищі Electronic Workbench.....	173
10 Прилади у середовищі Electronic Workbench	187
10.1 Функціональний генератор (Function Generator)	187
10.2 Осцилограф (Oscilloscope)	189
10.3 Логічний аналізатор (Logic Analyzer)	193
10.4 Мультиметр (Multimeter)	197
Література	199

Вступ

Метою практичних занять та лабораторних робіт з дисципліни «Цифрова схемотехніка», виконуваних віртуально за допомогою математичного моделювання статичних режимів і дослідження динамічних процесів у електронних схемах, моделей електровимірювальної апаратури з використанням програмного та інформаційного забезпечення засобів Electronics Workbench, є:

- вивчення принципів побудови цифрових електронних компонентів комп'ютерів,
- моделювання статичних режимів компонентів,
- придбання навичок роботи з електровимірювальною апаратурою,
- дослідження динамічних процесів в електронних схемах комп'ютерів,
- придбання навичок перевірки працездатності логічних схем,
- придбання навичок підготовки, проведення та документування результатів досліджень функціонування і параметрів цифрових електронних компонентів.

Для виконання віртуальних лабораторних робіт необхідно попередньо ознайомитися з програмою Electronics Workbench (EWB) і особливостями моделювання електронних схем у її середовищі. Основні поняття і методики програми Electronics Workbench розглянуті в розділі 8. Особливістю програми є наявність в ній контрольно-вимірювальних приладів, за зовнішнім виглядом, органам управління та характеристиками максимально наближених до їх промислових аналогів, що сприяє одночасно і придбанню практичних навичок роботи з найбільш поширеними приладами: осцилографом, мультиметром, різними генераторами, логічним аналізатором і т. д. (Розділ 10).

Слід зазначити, що поряд з високим навчальним ефектом застосування моделюючих програм дозволяє вирішити одночасно і такі важливі проблеми:

- економія матеріальних і фінансових коштів, що витрачаються на лабораторне обладнання та його обслуговування,
- значне скорочення часу на підготовку і проведення лабораторних робіт,
- проведення експериментів, не доступних на звичайному лабораторному обладнанні,
- набуття навичок і прийомів автоматизованого проектування для виконання курсових і дипломних проектів.

Завдання на лабораторні дослідження розраховані на 2 академічні години. Результати проведених досліджень і вимірювань повинні бути задокументовані і в кінці заняття

представлені викладачу. За виконаної лабораторної роботи складається звіт, який повинен містити:

1. Титульний аркуш звіту.
2. Теоретичні відомості з теми дослідження.
3. Схеми, на яких проводилися дослідження та вимірювання.
4. Графіки і діаграми, що ілюструють досліджені процеси.
5. Висновки за результатами досліджень і вимірів.
6. Відповіді на контрольні питання.

1. Електронні ключі

Технічні реалізації цифрових схем, у яких сигнали представлені дискретно квантованими рівнями напруги (струму), засновані на використанні електронних комутаторів напруги (струму), яких називають електронними ключами.

Як нелінійні прилади з керованим опором в електронних ключах використовуються напівпровідникові діоди, транзистори, фототранзистори, тиристори, оптрони, електронні лампи.

Показниками якості електронного ключа є провідність ключа в закритому й відкритому стані, чутливість до керуючого сигналу й завадостійкість, температурна стабільність, потужність, що віддається в навантаження, а також швидкодія.

Параметри, що характеризують електронні ключі:

U_1^0, U_1^1 - граничні рівні нульових і одиничного входних сигналів;

$U_{пор}$ - гранична (порогова) напруга;

U_{2max}^0, U_{2min}^1 - граничні рівні нульових і одиничного вихідних сигналів;

$P_{в\dot{o}}^{0,1}$ - потужність, споживана від джерела живлячої напруги при нульовій і одиничній напрузі на виході;

$t_{\zeta, \delta}^{01}, t_{\zeta, p}^{10}$ - тривалість затримки поширення сигналу через електронний ключ при перемиканні вихідного потенціалу відповідно з нульового стану в одиничне й зворотньо;

$t_{\phi}^{10}, t_{\phi}^{01}$ - тривалість фронту наростання й убуття входного або вихідного імпульсу.

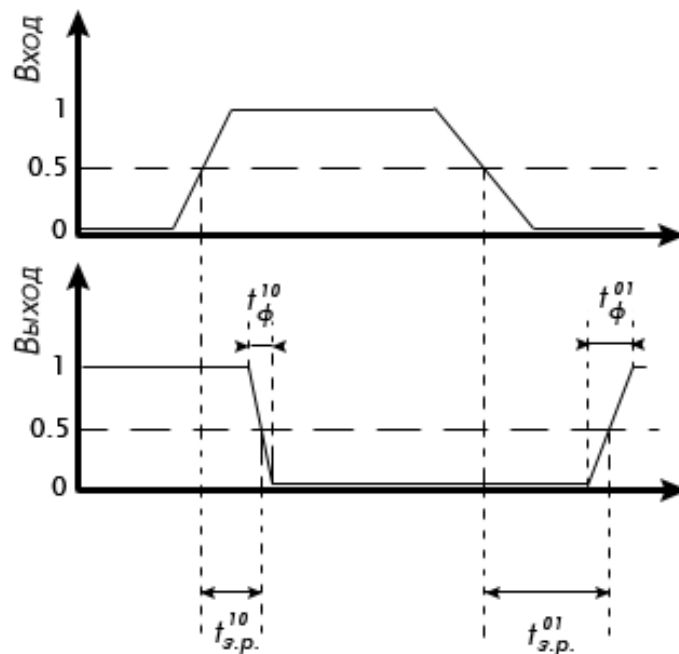


Рис. 1.1

1.1 Діодні ключі

Ціль роботи – дослідження статичних і динамічних параметрів і характеристик діодних ключів.

Теоретичні відомості

У діодних ключах використовується залежність опору діода від величини й знака прикладеної напруги. На рис. 1.1.1,а показані типові статичні ВАХ германієвого (Ge) і кремнієвого (Si) діодів, а на рис. 1.1.1,б і 1.1.1,в — еквівалентні схеми заміщення діода на постійному струмі для лінеаризованих (виділених штрихуванням) областей відповідно при прямому (1) і зворотному (2) зсуві р-п-переходу. Струм р-п-переходу позначений символом i_d , а напруга - U_d .

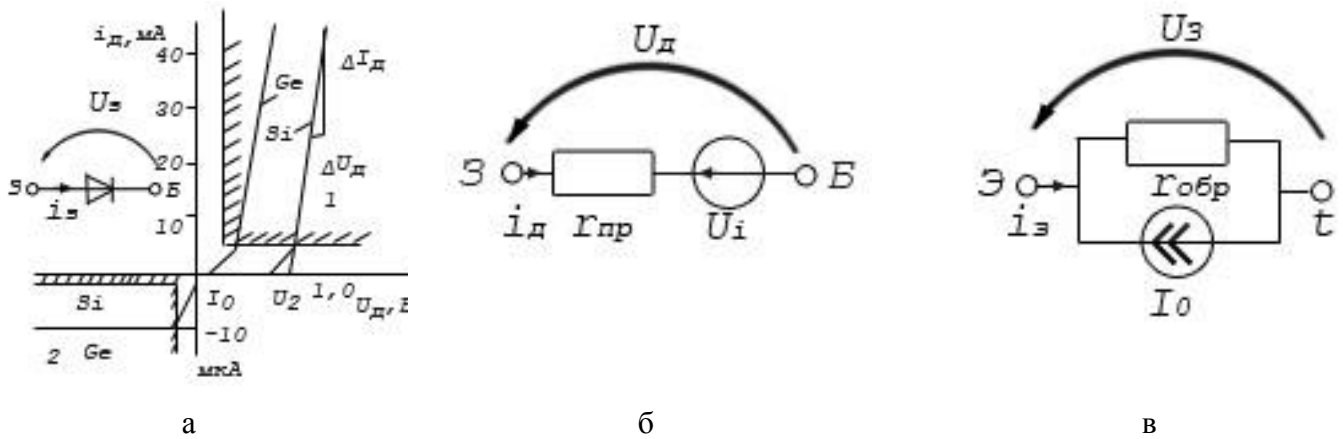


Рис. 1.1.1

Схема найпростішого діодного ключа, керованого джерелом сигналу U_1 , показана на рис. 1.1.2.а, а на рис. 1.1.2.б і рис. 1.1.2.в - еквівалентні схеми заміщення відповідно для сигналу логічних "1" і "0" на вході. Визначимо значення вихідних напруг у кожному зі станів ключа, скориставшись принципом суперпозиції:

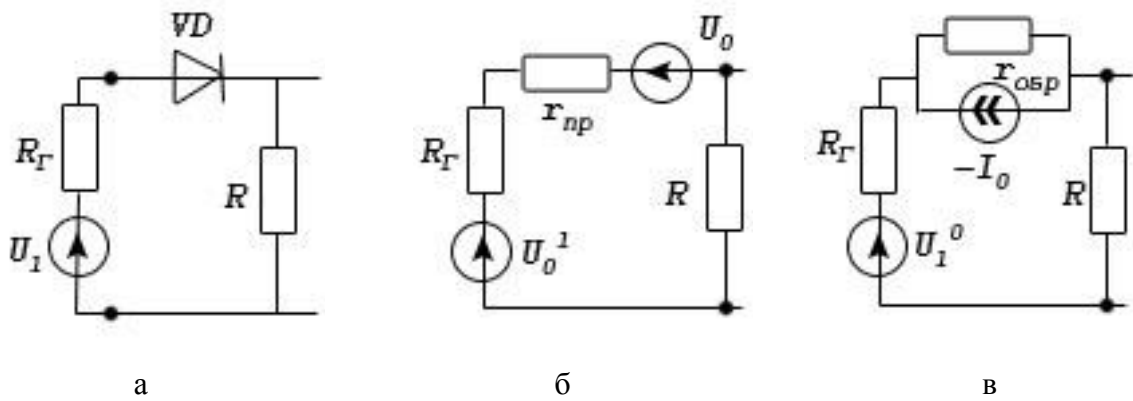


Рис. 1.1.2

а) При низькому рівні напруги на вході ($U_1^0 < U_0$) – діод VD закритий, ключ розімкнутий і на його виході встановлюється низький рівень:

$$U_2^0 = U_1^0 \frac{R}{r_{обп} + R} - I_0 \frac{R \cdot r_{обп}}{r_{обп} + R} \approx -I_0 R \quad (\text{при } r_{обп} \gg R \gg r_{np}, R_z).$$

б) При високому рівні вхідного сигналу ($U_1^1 > U_0$) – діод VD відкритий, ключ замкнутий і на виході ключа має місце високий рівень:

$$U_2^1 = \frac{U_1^1 - U_0}{r_{np} + R} \cdot R \approx U_1^1 - U_0.$$

Ослаблення сигналу на виході тим більше, чим більше опір джерела сигналу R_r . Це недолік діодного ключа, зображеного на рис. 1.1.2,а. Іншим його недоліком є пряма залежність рівня "1" від вхідного сигналу.

Другий варіант діодного ключа - це діодний ключ зі зсувом, наведений на рис. 1.1.3,а, а на рис. 1.1.3,б - еквівалентна схема заміщення для сигналу логічної "1" на вході.

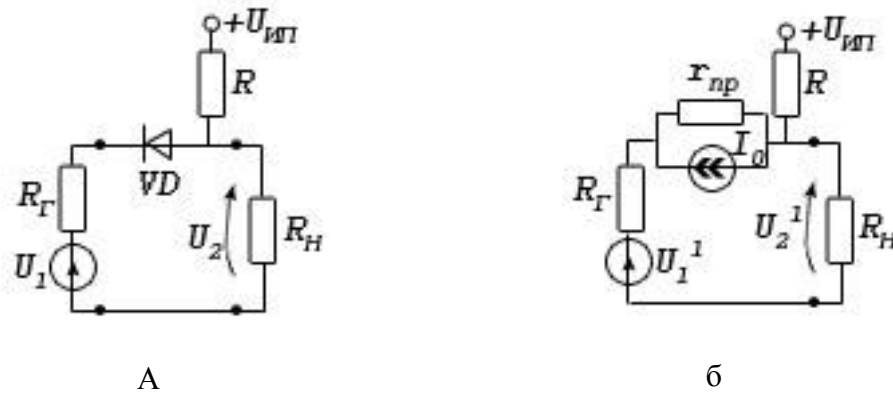


Рис. 1.1.3

а) При низькому рівні напруги на вході ($U_1^0 \ll U_{\text{ИП}}$) ключ замкнутий і на його виході встановлюється низький рівень:

$$U_2^0 = (U_1^0 + U_0) \cdot \frac{R \parallel R_H}{r_{i\delta} + R \parallel R_H} + U_{\text{ЕІ}} \cdot \frac{r_{i\delta} \parallel R_H}{r_{i\delta} + R \parallel R_H} \approx U_1^0 + U_0$$

(при $r_{\text{обр}} \gg (R, R_H) \gg r_{np}$).

б) При високому рівні вхідного сигналу ($U_1^1 > U_{\text{ИП}} - U_0$), ключ розімкнутий і на виході ключа має місце високий рівень:

$$U_2^1 = U_1^1 \cdot \frac{R \parallel R_i}{r_{i\delta\delta} + R \parallel R_i} + U_{\text{ЕІ}} \cdot \frac{r_{i\delta\delta} \parallel R_i}{R + r_{i\delta\delta} \parallel R_i} + I_0 \cdot (R \parallel R_i \parallel r_{i\delta\delta}) \approx U_{\text{ЕІ}} \cdot \frac{R_i}{R + R_i} + I_0 \cdot (R \parallel R_i)$$

Робоче завдання

1. Зібрати досліджувану схему (рис 1.1.4,а (б)).

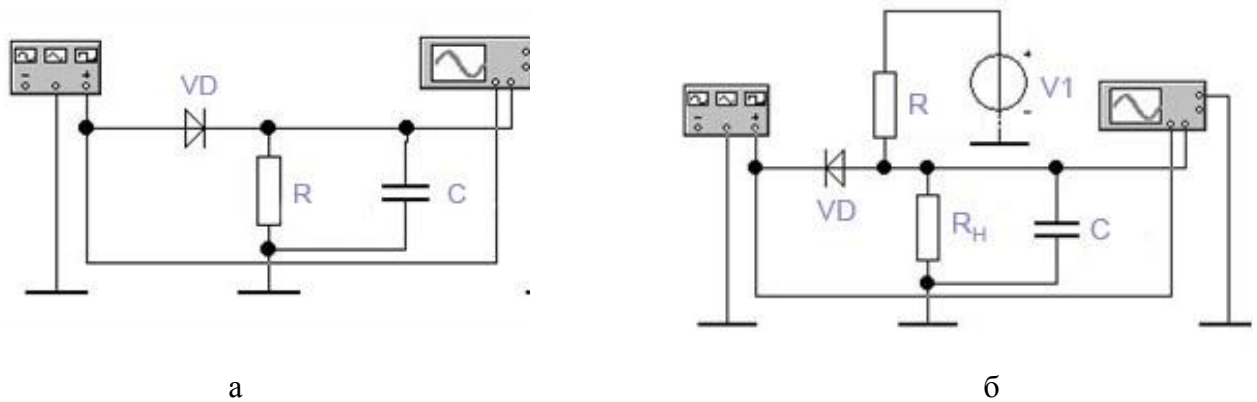


Рис. 1.1.4

- Дослідити статичні параметри схеми. Визначити значення $U_{1\max}^0$, $U_{1\min}^1$, U_2^0 , U_2^1 . Зняти передаточну характеристику $U_2=f(U_1)$.
- Дослідити перехідні процеси в схемі. Визначити значення $t_{зд.p.}^{01}$, $t_{зд.p.}^{10}$, $t_{ф.}^{01}$, $t_{ф.}^{10}$, $f_{\max}$.
- Задokumentувати для звіту зняті в експериментах часові діаграми і характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

- Для виконання даної лабораторної роботи необхідно зібрати схему на рис. 1.1.4.а (б). Установити задані викладачем параметри компонентів R, C і джерела живлення $U_{ип}$. Установити параметри ідеальної моделі діода:

Junction Potential (VJ) = 0.75V;

Zero-bias junction capacitance (CJO) = 5e-12F;

Saturation Current (IS) = 1e-7A.

- Подати на вхід схеми від функціонального генератора сигнал трикутної форми з параметрами:

Amplitude = $0.5U_{ип}$;

Offset = $0.5U_{ип}$;

Frequency = 1kHz.

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $U_{1\max}^0$, $U_{1\min}^1$, U_2^0 , U_2^1 .

Передаточна характеристика $U_2=f(U_1)$ відображається в режимі В/А осцилоскопу.

- Подати на вхід схеми від функціонального генератора сигнал прямокутної форми з

параметрами:

$$\text{Amplitude} = 0.5U_{\text{ип}};$$

$$\text{Offset} = 0.5U_{\text{ип}};$$

$$\text{Frequency} = 10\text{MHz}.$$

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $t_{\text{зд.р.}}^{01}$, $t_{\text{зд.р.}}^{10}$, $t_{\text{ф.}}^{01}$, $t_{\text{ф.}}^{10}$.

Контрольні питання

1. Що таке порогова напруга діоду, її вплив на вихідні рівні діодних ключів?
2. З яких міркувань вибираються оптимальні значення опорів і напруг?
3. Поясніть вплив температури навколишнього середовища на порогову напругу діоду.
4. Поясніть вплив ємності навантаження на динамічні параметри ключа.
5. Від яких параметрів елементів схеми залежать тривалості фронтів $t_{\text{ф.}}^{01}$, $t_{\text{ф.}}^{10}$? Запишіть вираження для $t_{\text{ф.}}^{01}$, $t_{\text{ф.}}^{10}$.

1.2 Перемикач напруги на біполярному транзисторі

Ціль роботи – дослідження статичних і динамічних параметрів і характеристик електронного ключа на біполярному транзисторі.

Теоретичні відомості

Застосування біполярних транзисторів в електронних ключах засновано на властивості транзисторів змінювати під дією керуючого сигналу опір від досить великого (сотні кОм) у режимі відсічки до значно меншого у режимі насичення (одиниці Ом). У ключових схемах можуть використовуватися всі відомі схеми включення транзисторів (із загальним емітером - ЗЕ, із загальним колектором - ЗК, із загальною базою - ЗБ). Найбільше посилення по потужності забезпечує каскад ЗЕ. Для керування такими ключами потрібен вхідний сигнал мінімальної потужності.

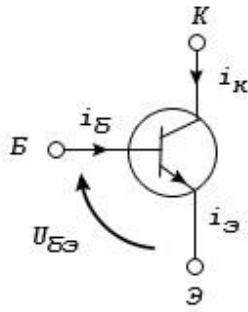


Рис.1.2.1,а -
Біполярний транзистор
типу n-p-n

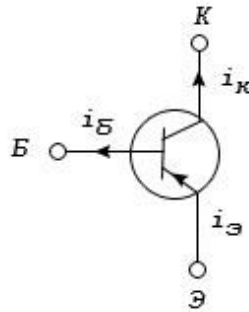


Рис.1.2.1,б -
Біполярний
транзистор
типу p-n-p

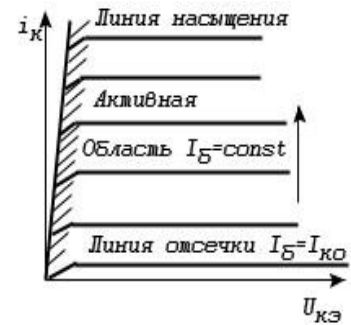


Рис. 1.2.2. Вихідні
характеристики

$$i_{\kappa} = f_2(U_{\kappa\varepsilon}) |_{I_{\text{Б}} = \text{const}}$$

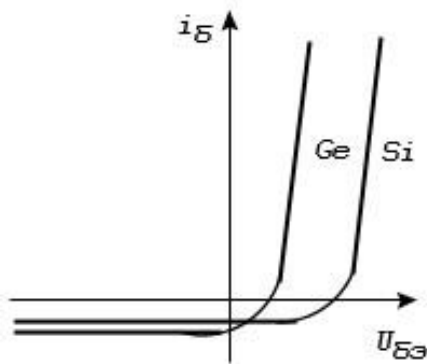


Рис. 1.2.3 - Вхідні
характеристики

$$i_{\text{Б}} = f_1(U_{\text{БЭ}}) |_{U_{\text{КЭ}} = \text{const}}$$

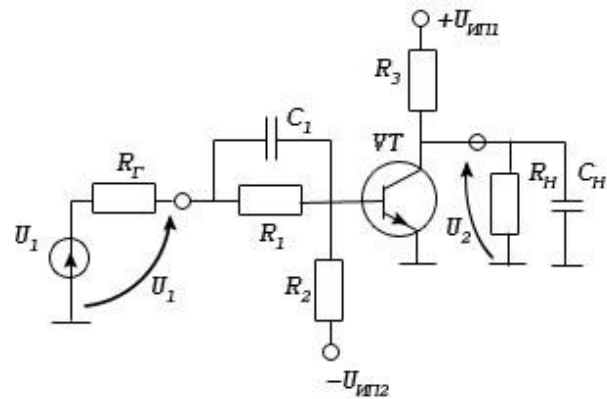
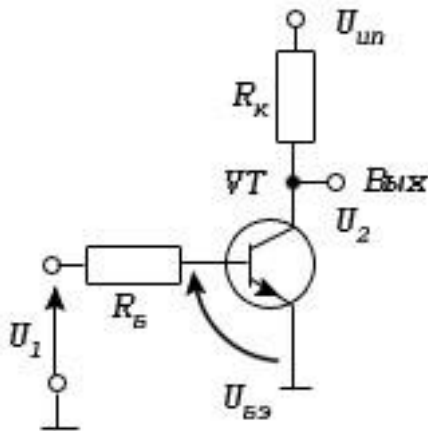


Рис. 1.2.4 - Схема ключа на біполярному
транзисторі n-p-n типу

Навантаженням ключа на транзисторі VT (рис. 1.2.4) є резистор, підключений між виходом і загальною шиною (R_H). Режим роботи транзистора визначається джерелом вхідного сигналу U_{Γ} і вхідним ланцюгом з резисторів R_1 , R_2 і джерела запираючого зсуву $-U_{\text{см}}$. Опори резисторів R_1 і R_2 повинні бути обрані так, щоб при низькому рівні вхідного сигналу U_1^0 транзистор VT був надійно закритий у всьому робочому діапазоні температур навколишнього середовища, а при високому рівні U_1^1 на вході транзистор повинен бути насичений.

Джерело зсуву - U_{cm} не обов'язковий, якщо режим відсічки транзистора забезпечується низьким рівнем вхідного сигналу U_1^0 і умови запирання не порушуються при максимальній температурі навколишнього середовища.

Для спрощення аналізу статичної й динамічної роботи такого ключа перетворимо схему, скориставшись теоремою про еквівалентний генератор. Компоненти перетвореної схеми (рис. 1.2.5) визначаються зі співвідношень:



$$R_B = R_1 \parallel R_2 = \frac{R_1 R_2}{R_1 + R_2},$$

$$U_1 = U_r \frac{R_2}{R_1 + R_2} + U_{cm} \frac{R_1}{R_1 + R_2}$$

$$R_K = \frac{R_3 R_H}{R_3 + R_H},$$

$$U_{un} = U_{III1} \frac{R_H}{R_3 + R_H} + U_H \frac{R_3}{R_3 + R_H}$$

Рис. 1.2.5

Для забезпечення режиму відсічки транзистора необхідно, щоб при низькому рівні U_1^0 вхідного сигналу емітерний перехід транзистора був закритий. Як видно з рис. 1.2.3, запираючим потенціалом можна вважати такий потенціал U_1^0 на вході, що забезпечує на емітерному переході напругу $U_{БЭ} \leq U_0$. Якщо дана умова виконується, то обидва переходи транзистора закриті і транзистор у схемі рис. 1.2.5 у першому наближенні можна замінити джерелом зворотного струму колекторного переходу I_{K0} (рис. 1.2.6).

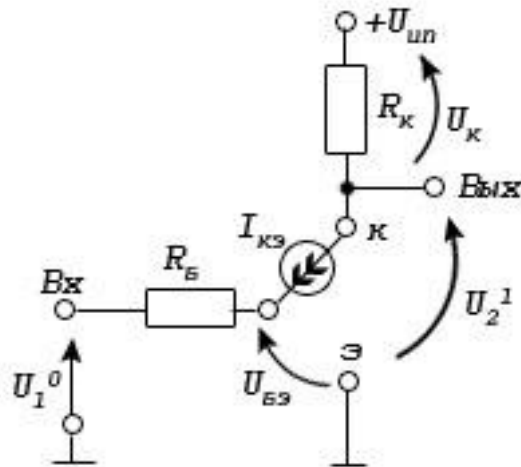


Рис. 1.2.6

Тепловий струм $I_{к0}$ протікає через резистор $R_б$ і підвищує потенціал бази. Чим вище температура колекторного переходу, тим більше струм $I_{к0}$ і напруга $U_{БЕ}$. Умова запирання транзистора повинна виконуватися в найгіршому випадку, тобто при максимальній температурі колекторного переходу й відповідному струмі $I_{к0\max}$ через нього:

$$U_{бэ} = U_1^0 + I_{к0\max} R_б \leq U_0.$$

Якщо ця умова виконується, транзистор VT закритий, на його колекторі, що є виходом схеми, установлюється високий рівень:

$$U_2^1 = U_{ЕІ} - I_{э0} R_э.$$

Для вмикання транзистора на вхід ключа необхідно подати сигнал високого рівня: $U_1^1 > U_0$. При цьому транзистор може перебувати в активному режимі або в насиченні. Режим насичення $I_{БН}$ настає в тому випадку, якщо струм бази $I_Б$ транзистора досягає або перевищує значення $I_{БН}$, що відповідає положенню робочої точки транзистора на границі між активним режимом і режимом насичення: $I_Б \geq I_{БН}$.

Вхідний ланцюг насиченого транзистора можна в лінеаризованому варіанті представити, подібно діоду, послідовно з'єднаними об'ємним опором бази $r_б$ і джерелом напруги U_0 . Опір між колектором і емітером насиченого транзистора визначається нахилом лінії насичення (рис. 1.2.2):

$$r_{KH} = \Delta U_{КЭ} / \Delta I_K \text{ при } I_Б \geq I_{БН}.$$

Еквівалентна схема транзисторного ключа в режимі насичення показана на рис. 1.2.7.

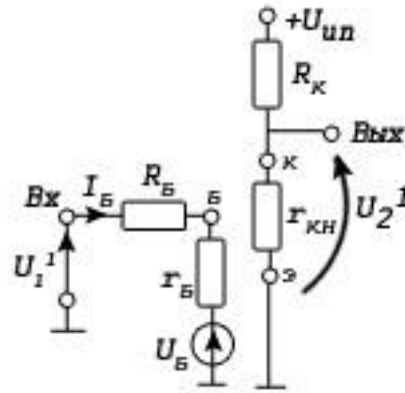


Рис. 1.2.7

Для цієї схеми умова насичення має вигляд:

$$I_{\dot{a}} = (U_1^1 - U_0) / (r_{\dot{a}} + R_{\dot{a}}) \geq I_{Af} = I_{\dot{e}f} / \beta_{\min} = U_{\dot{e}f} / (\beta_{\min} (R_{\dot{e}} + r_{\dot{e}f})).$$

Внаслідок того, що коефіцієнт підсилення транзистора по струму β має технологічний розкид, дана нерівність повинна виконуватися в найгірших умовах, тобто при найменшому припустимому значенні $\beta = \beta_{\min}$. Якщо умова нерівності виконується, транзистор VT насичений і на виході замкнутого ключа встановлюється низький рівень:

$$U_2^0 = U_{\dot{e}f} r_{\dot{e}f} / (R_{\dot{e}} + r_{\dot{e}f}).$$

Перехідні процеси

Перехідні процеси переходу транзистора з виключеного стану у стан насичення і зворотню зі стану насичення у стан відсічки при поданні на вхід ключа прямокутного керуючого імпульсу наведені на рис. 1.2.8.

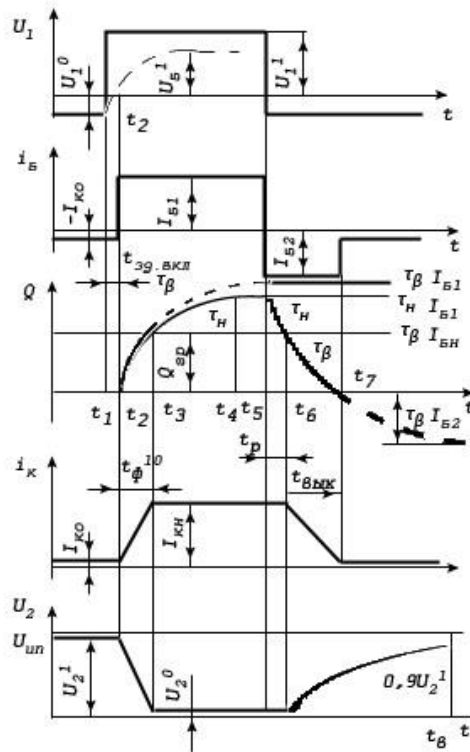


Рис. 1.2.8

Інерційність ключів на біполярному транзисторі обумовлена ефектом накопичення зарядів неосновних носіїв у базі, які створюють колекторний струм, рекомбінацією зарядів неосновних носіїв при запиранні, а також наявністю бар'єрних та дифузійних ємностей р-п-переходів. Збільшення заряду неосновних зарядів ΔQ у базі за час Δt визначається струмом у базі I_B і часом життя неосновних носіїв τ_β :

$$\frac{\Delta Q}{\Delta t} = I_B(t) - \frac{Q}{\tau_\beta}.$$

При $\Delta t \rightarrow 0$ одержуємо диференціальне рівняння:

$$\frac{dQ}{dt} + \frac{Q}{\tau_\beta} = I_B(t),$$

де τ_β - середній час життя неосновних носіїв у базі.

При $I_B = \text{const}$ рішення рівняння має вигляд:

$$Q(t) = Q_\infty (1 - e^{-\frac{t}{\tau_\beta}}),$$

де $Q_{\infty} = I_B^1 \tau_{\beta}$, $I_B^1 = \frac{U_1^1 - U_0}{R_{\bar{o}} + r_{\bar{o}}}$.

Для будь-якої експоненти $A(t)$ з параметром τ інтервал Δt між значеннями A_1 у момент часу t_1 і A_2 у момент часу t_2 визначається співвідношенням:

$$\Delta t = t_2 - t_1 = \tau \ln \frac{A_{\infty} - A_1}{A_{\infty} - A_2},$$

де A_{∞} - асимптотичне значення експоненціальної функції $A(t)$.

Користуючись співвідношенням (1), з часової діаграми $U_B(t)$ на рис. 1.2.8 можна визначити час затримки включення транзистора:

$$t_{зд\text{ вкл}} = t_2 - t_1 = \tau_{\text{вх}} \ln \frac{U_1^1 - U_1^0}{U_1^1 - U_0},$$

де $\tau_{\text{вх}} = C_{\text{вх}} R_{\bar{o}}$, $C_{\text{вх}} = C_{\bar{o}e} + C_{\bar{o}k} + C_m$.

Аналогічно з діаграми $Q(t)$ можна визначити тимчасові інтервали:

- час включення транзистора:

$$t_{\text{вкл}} = t_3 - t_2 = \tau_{\beta} \ln \frac{Q_{\infty} - Q_H}{Q_{\infty} - Q_{cp}} = \tau_{\beta} \ln \frac{I_B^1}{I_B^1 - I_{\bar{o}H}} = \tau_{\beta} \ln \frac{S}{S-1},$$

де $Q_{\infty} = I_B^1 \tau_{\beta}$, $Q_{cp} = I_{BH} \tau_{\beta}$, $S = \frac{I_B^1}{I_{BH}} = 2 \dots 5$;

- час накопичення надлишкового заряду:

$$t_4 - t_3 = t_{\text{нак}} \approx 3\tau_{\beta}.$$

– час рекомбінації надлишкового заряду.

$$t_5 - t_4 = t_p = \tau_{\beta} \ln \frac{I_{B.\text{зан}} \tau_{\beta} - I_B^1 \tau_{\beta}}{I_{B.\text{зан}} \tau_{\beta} - I_{BH} \tau_{\beta}} = \tau_{\beta} \ln \frac{|I_{B.\text{зан}}| + I_B^1}{|I_{B.\text{зан}}| + I_{BH}} = \tau_{\beta} \ln \frac{S_{\text{зан}} + S}{S_{\text{зан}} + 1},$$

де $S_{\text{зан}} = \frac{|I_{B.\text{зан}}|}{I_{BH}}$;

- час виключення транзистора:

$$t_6 - t_5 = t_{\text{викл}} = \tau_{\beta} \ln \frac{I_{B.\text{зан}} \tau_{\beta} - I_{BH} \tau_{\beta}}{I_{B.\text{зан}} \tau_{\beta} - 0} = \tau_{\beta} \ln \frac{S_{\text{зан}} + 1}{S_{\text{зан}}};$$

- тривалість позитивного фронту вихідного сигналу:

$$t_{\phi}^{01} = t_{\phi} - t_6 \cong 3\tau_n = 3C_H R_K \gg t_{\text{вык}};$$

- тривалість негативного фронту вихідного сигналу:

$$t_{\phi}^{10} = t_{\text{вкл}};$$

- тривалість повного циклу перехідних процесів:

$$t_{\text{раз}} = t_{\text{зд.вкл}} + t_{\text{вкл}} + t_p + t_{\text{вых}},$$

яка визначає остаточно швидкодію транзисторного ключа.

Робоче завдання

1. Зібрати досліджувану схему (рис 1.2.9.).

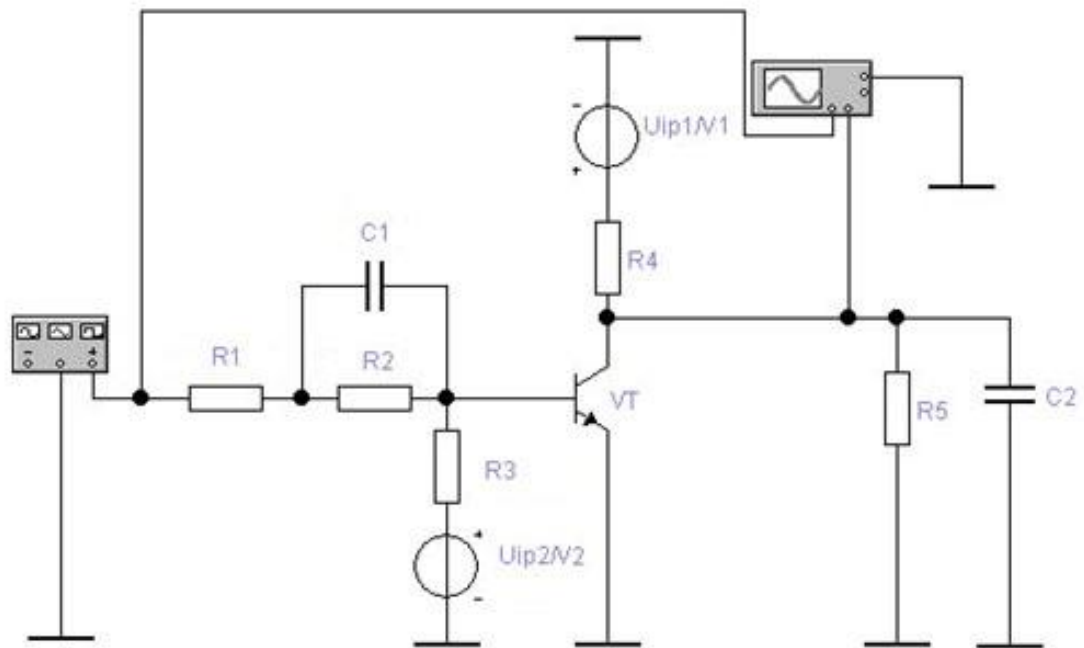


Рис. 1.2.9

2. Дослідити статичні параметри схеми. Визначити значення $U_{1\text{max}}^0$, $U_{1\text{min}}^1$, U_2^0 , U_2^1 . Зняти передаточну характеристику $U_2=f(U_1)$.
3. Дослідити перехідні процеси. Визначити значення $t_{\text{зд.р.}}^{01}$, $t_{\text{зд.р.}}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , f_{max} . Дослідити перехідні процеси з конденсатором C1 і без нього.
4. Задokumentувати для звіту зняті в експериментах часові діаграми і характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. Для виконання даної лабораторної роботи необхідно зібрати схему на рис. 1.2.9. Установити задані викладачем параметри компонентів R4, R5, C2 і джерела живлення. Установити параметри ідеальної моделі транзистора:

Forward current gain coefficient (F) = по завданню викладача;

B-E junction potential (E) = 0.75V;

Zero-bias B-E junction capacitance (CE) = 1e-12F;

Zero-bias B-C junction capacitance (CC) = 5e-12F;

Forward transit time (τ_F) = 1e-8S;

Reverse transit time (τ_R) = 2e-8S.

2. Подати на вхід схеми від функціонального генератора сигнал трикутної форми з параметрами:

Amplitude = 0.5U_{ип};

Offset = 0.5U_{ип};

Frequency = 100Hz.

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $U_{1\max}^0$, $U_{1\min}^1$, U_2^0 , U_2^1 .

Для зняття передаточної характеристики $U_2=f(U_1)$ установити режим осцилоскопу В/А.

3. Подати на вхід схеми від функціонального генератора сигнал прямокутної форми з параметрами:

Amplitude = U_{ип}/2;

Offset = U_{ип}/2;

Frequency = 100Hz.

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, $t_{ф.}^{01}$, $t_{ф.}^{10}$.

Контрольні питання

1. Що таке коефіцієнт насичення і як він залежить від параметрів компонентів досліджуваної схеми?

2. Поясніть вплив прискорюючого конденсатора C1 на перехідні процеси в ключі.

3. З яких міркувань вибирається оптимальне значення ємності прискорюючого конденсатора?

4. Поясніть вплив температури навколишнього середовища на порогову напругу ключа й коефіцієнт насичення транзистора.

5. Поясніть вплив ємності навантаження C2 на динамічні параметри ключа.

1.3 Ключі на МДП-транзисторах

Ціль роботи – дослідження статичних і динамічних параметрів і характеристик ключів на n-канальних МДП-транзисторах і комплементарних МДП-транзисторах (КМДПТ).

Теоретичні відомості

Для побудови електронних ключів можуть бути використані польові транзистори з керуючої р-п-переходом, з ізольованим затвором і убудованим або індукованим каналом. У цифровій схемотехніці найбільше поширення одержали польові МДП-транзистори (метал-діелектрик-напівпровідник) з індукованим р- або n-каналом.

На рис.1.3.1,а, 1.3.1,б показані відповідно стокові й стоко-затворні ВАХ МДП-транзистора з індукованим n-каналом. Якщо напруга $U_{з.і} < U_{пор}$, то канал для переносу зарядів не індукований і транзистор закритий. Якщо $U_{з.і} > U_{пор}$, то в підзатворній області індукується n-канал, через нього протікає струм, обумовлений напругою $U_{с.н}$ між виводами транзистору, транзистор відкритий і його робоча точка перебуває в тріодній (крутій) або пентодній (пологій) області. На рис. 1.3.1,в наведене умовне графічне зображення МДП- транзистора з індукованим каналом n-типу. Для аналітичного визначення робочої точки транзистора використовуються залежності, що апроксимують стокові характеристики рівняння для тріодної області (I):

$$i_c = \sqrt{(U_{з.і} - U_{пор}) * U_{с.н} - 0.5 U_{с.н}^2},$$

або для пентодної області (II):

$$i_c = 0.5 \nu (U_{з.і} - U_{пор})^2,$$

де ν — питома крутизна стоко-затворної характеристики, вимірювана в мА/В².

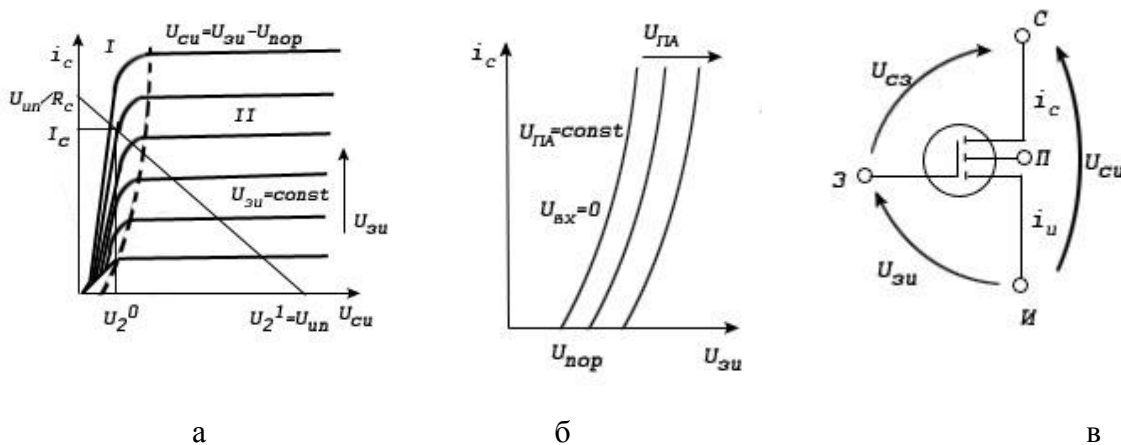


Рис. 1.3.1

В інтегральних схемах лінійні навантажувальні резистори замінюють нелінійним опором, у якості якого використовується МДП-транзистор у двохполюсному включенні (рис. 1.3.2,а) із замкненими затвором і стоком. Для транзистора VT2 $U_{си2} = U_{зи2}$. Якщо на сімействі стокових характеристик транзистора VT2 побудувати лінію перегинів, що розділяє пентодну й тріодну області (рис. 1.3.2,б — крива 1) і змістити її по осі напруг на величину $U_{пор}$, одержимо нелінійну залежність — ВАХ МДП-транзистору у двохполюсному включенні (рис. 1.3.2,б) — крива 3). На графіку рис.1.3.2,в наведена ВАХ навантажувального транзистора VT2 при подачі на його затвор постійної напруги $U_{ип2}$. Для забезпечення ВАХ, близької до лінійного, у якості навантажувальних застосовують транзистори з малою крутизною стоко-затворної характеристики й мінімальним $U_{пор2}$.

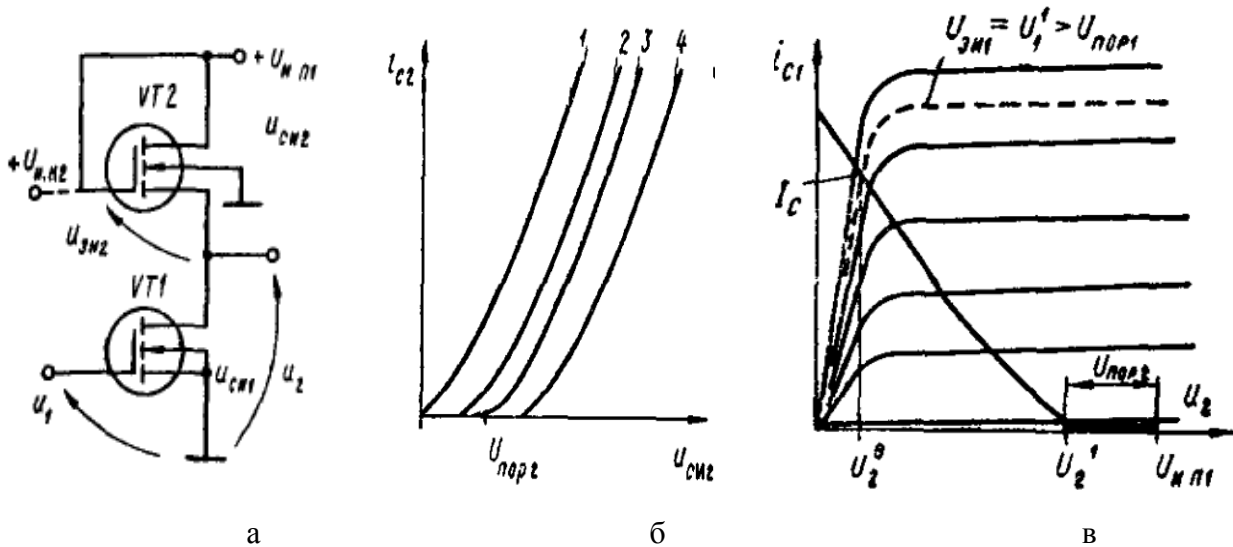
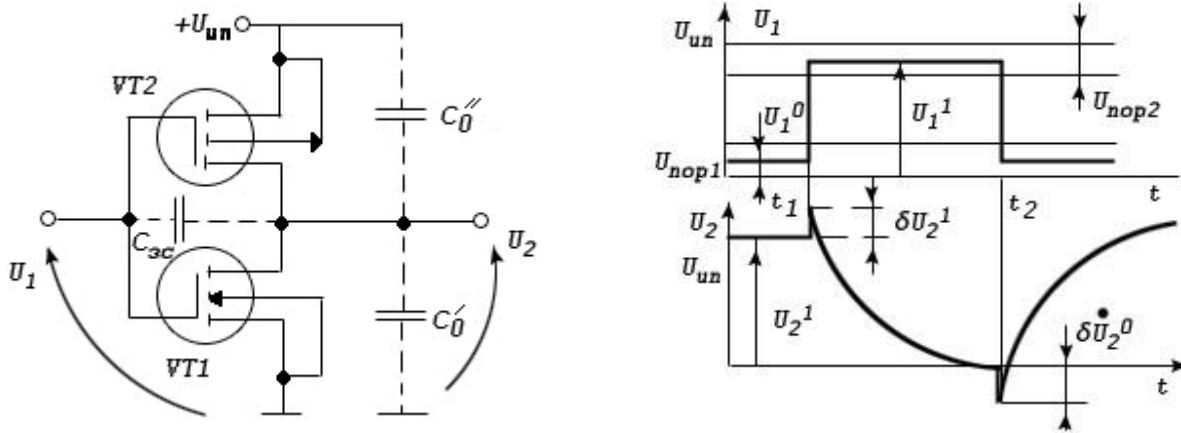


Рис. 1.3.2

Перехідні процеси в ключах на польових транзисторах обумовлені переносом носіїв з рухливістю μ через канал довжиною L , перезарядом міжелектродних ємностей транзистора, ємності навантаження C_H і паразитної ємності монтажу C_M .

Час переносу носіїв через канал $t_{пер} = 2,2L^2/(\mu U_{си})$, де для електронів рухливість $\mu_n = 0,04 \text{ м}^2/(\text{В} \cdot \text{с})$, а для дірок — $\mu_p = 0,02 \text{ м}^2/(\text{В} \cdot \text{с})$, завдяки чому n-канальні МДП-транзистори мають більшу швидкодію. При довжині каналу L порядку одиниць мікрон і напрузі $U_{си}$ порядку десятків вольт $t_{пер}$ досить мало й має порядок 10^{-9} с. Тому швидкодія ключів на МДП-транзисторі визначається тільки процесом перезаряду міжелектродних і зовнішніх ємностей транзистора.



Побудуємо ВАХ нелінійного двохполюсника на сімействі стокових характеристик перемикального транзистора VT1 як лінію його навантаження (рис. 1.3.2,в). Це дозволяє графічно визначити рівні вихідної напруги ключа у виключеному (закритому) U_2^1 і включеному (відкритому) U_2^0 стані, а також струм I_c відкритого транзистора VT1 з навантаженням VT2:

$$U_2^1 = U_{ИП1} - U_{ПОР2},$$

$$U_2^0 = (U_{ИП1} - U_{ПОР2})R_{i1} / (R_{i1} + R_{i2})$$

де R_{i1} , R_{i2} – диференціальні опори каналів транзисторів відповідно VT1, VT2 у відкритому стані;

$$I_c = (U_{ИП1} - U_{ПОР2}) / (R_{i1} + R_{i2}).$$

Розглянута схема ключа має високе споживання $P_{\text{пвт}}^0 = U_{ИП1} I_c$, коли транзистор VT1 відкритий.

Енергоспоживання електронного ключа можна зменшити, якщо в якості навантаження використовувати елемент із керованим внутрішнім опором, що при запиранні транзистора VT1 повинен мати мінімальний опір, а при відмиканні — максимальне.

У а

б

Рис. 1.3.3

схемі на рис. 1.3.3,а як навантаження n-канального транзистора VT1 використаний р-канальний транзистор VT2, керований по ланцюгу затвора вхідним сигналом U_1 . У силу симетрії схеми кожний із транзисторів являє собою кероване навантаження для іншого транзистора. Різні типи провідності при керуванні тим самим сигналом U_1 забезпечують взаємно протилежні режими роботи. Тому говорять, що транзистори в даній схемі доповнюють один одного, утворюють комплементарну структуру (КМДПТ).

Вигляд статичної передаточної характеристики комплементарної структури залежить від співвідношення напруги живлення $U_{\text{ип}}$ і порогових напруг n-канального ($U_{\text{пор.1}}$) і р-канального ($U_{\text{пор.2}}$) транзисторів.

Нехай до моменту t_1 (рис. 1.3.3,б) $U_1 = U_1^0 < U_{\text{пор.1}}$. Тоді транзистор VT1 закритий, а VT2 — відкритий (у тріодному режимі). На виході ключа маємо високий рівень сигналу $U_2^1 = U_{\text{ип}}$. Стрибок вхідного сигналу U_1 у момент t_1 обумовлює синфазну перешкоду на виході:

$$\delta U_2 = [(U_1^1 - U_1^0) C_{c3}] / (C'_0 + C''_0), \quad (1.3)$$

$$\text{де } C_{c3} = C_{c31} + C_{c32}, C'_0 = C_{cu1} + C'_{\text{м}} + C'_n, C''_0 = C_{cu2} + C''_{\text{м}} + C''_n.$$

Якщо $U_1^1 > U_{\text{ип}} - |U_{\text{пор.2}}|$, то транзистор VT2 виявляється закритим, а VT1 відкритим і його робоча точка в міру зменшення вихідного потенціалу переміщається з пентодної області в тріодну. Швидкість спаду вихідної напруги визначається розрядом ємності C'_0 , зарядом C''_0 і перезарядом ємності C_{c3} через відкритий транзистор VT1, диференціальний опір якого R_{i1} в міру зменшення потенціалу U_2 також зменшується. Тому функція зміни $U_2(t)$ на рис. 1.3.3,б відмінна від експоненціальної.

По від'ємному фронту вхідного сигналу в момент t_2 на виході ключа також формується синфазна перешкода δU_2 , амплітуда якої визначається з рівняння (1.3). Транзистор VT1 переходить у режим відсічки, транзистор VT2 — спочатку в пентодний, а потім, у міру наростання вихідної напруги U_2 у тріодний режим.

Струм споживання $i_{\text{пот}}(t)$ також пов'язаний з перезарядом еквівалентної ємності C , оскільки наскрізний струм через обоє транзистори при практично миттєвому запиранні одного з них можна не враховувати.

Ключі на комплементарних МДП-транзисторах мають високу швидкодію при досить малому енергоспоживанні, що залежить від частоти перемикання. Вони забезпечують максимальне використання напруги живлення ($\Delta U = U_2^1 - U_2^0 = U_{\text{ип}}$) і зберігають працездатність у

широкому діапазоні напруг живлення $U_{\text{ип}}$. Найменшим енергоспоживанням характеризуються ключі, що живляться від джерела напруги $U_{\text{ип}} < U_{\text{пор.1}} + |U_{\text{пор.2}}|$, у яких активна складова струму споживання $I_{\text{пот.а}} = 0$. Мале енергоспоживання дозволяє використовувати ключі на КМДПТ як базові елементи інтегральних схем з високим ступенем інтеграції.

Відзначені переваги таких ключових схем досягаються деяким ускладненням технології їхнього виготовлення й збільшенням вартості, але в міру вдосконалювання технології ІМС ці недоліки стають усе менш істотними.

Робоче завдання

1. Зібрати послідовно досліджувані схеми (рис 1.3.4, 1.3.5).

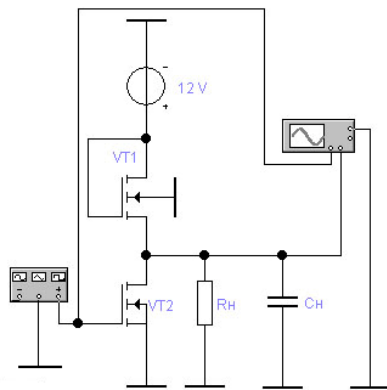


Рис. 1.3.4

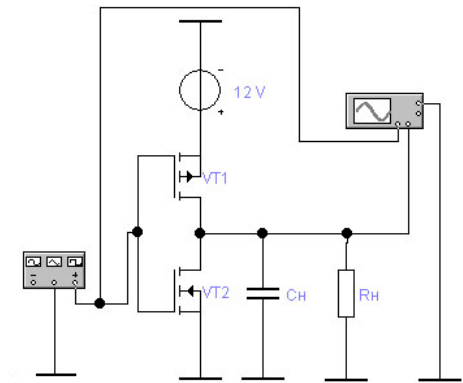


Рис. 1.3.5

2. Дослідити статичні параметри кожної схеми. Визначити значення $U_{1\text{max}}^0$, $U_{1\text{min}}^1$, U_2^0 , U_2^1 . Зняти передаточні характеристики $U_2=f(U_1)$.
3. Дослідити перехідні процеси в схемах. Визначити значення $t_{\text{зд.р.}}^{01}$, $t_{\text{зд.р.}}^{10}$, $t_{\text{ф.}}^{01}$, $t_{\text{ф.}}^{10}$, f_{max} .
4. Задokumentувати для звіту зняті в експериментах часові діаграми і характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. Для виконання даної лабораторної роботи необхідно зібрати схему на рис. 1.3.4 (1.3.5). Установити задані викладачем параметри компонентів R, C і джерела живлення. Установити параметри транзисторів:

n-МДП:

a. Threshold (VTO) = 2V;

Transconductance coefficient (KP) = 5e-2;

Gate-bulk overlap capacitance (CGBO) = 5e-12F;

Gate-drain overlap capacitance (CGDO) = 5e-12F;

Gate-source overlap capacitance (CGSO) = 5e-12F;

Zero-bias body-drain junction capacity (CBD) = 5e-12F;

Zero-bias body-source junction capacity (CBS) = 5e-12F.

p-МДП:

b. Threshold (VTO) = -2V;

Transconductance coefficient (KP) = 5e-2;

Gate-bulk overlap capacitance (CGBO) = 5e-12F;

Gate-drain overlap capacitance (CGDO) = 5e-12F;

Gate-source overlap capacitance (CGSO) = 5e-12F;

Zero-bias body-drain junction capacity (CBD) = 5e-12F;

Zero-bias body-source junction capacity (CBS) = 5e-12F.

2. Подати на вхід схеми від функціонального генератора сигнал трикутної форми з параметрами:

Amplitude = 0.5U_{ип};

Offset = 0.5U_{ип};

Frequency = 100Hz.

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $U_{1\max}^0$, $U_{1\min}^1$, U_2^0 , U_2^1 .

Для зняття передатної характеристики $U_2=f(U_1)$ установити режим осцилоскопу В/А.

3. Подати на вхід схеми від функціонального генератора сигнал прямокутної форми з параметрами:

Amplitude = 0.5U_{ип};

Offset = 0.5U_{ип};

Frequency = 1...10MHz.

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, $t_{ф.}^{01}$, $t_{ф.}^{10}$.

Контрольні питання

1. Поясніть принцип роботи ключів на МДП- і КМДП- транзисторах.

2. Поясніть вплив параметрів і характеристик транзистора на статичні параметри ключа.
3. Поясніть вплив температури навколишнього середовища на напруги $U_{1\max}^0$, $U_{1\min}^1$ ключа.
4. Поясніть залежність статичних характеристик ключа від температури.
5. Від чого залежать тривалості фронтів t_{ϕ}^{01} , t_{ϕ}^{10} ?
6. Чим обмежена максимальна швидкодія ключа на МДП-транзисторах?

2 Логічні елементи

При розробці цифрових схем використовують наступні типи логічних елементів (ЛЕ):

- діодно-транзисторні ЛЕ (ДТЛ);
- транзисторно-транзисторні ЛЕ (ТТЛ);
- емітерно-зв'язані ЛЕ (ЕЗЛ);
- ЛЕ на МДП- і КМДП-транзисторах;
- ЛЕ з інжекційним живленням (інтегральна інжекційна логіка - ІІ²Л).

Найпоширенішими на сьогоднішній день є інтегральні схеми (ІС), що реалізують ТТЛ і різновиди КМДП. Інтегральні схеми даних типів мають середню швидкодію (

$F_{\max} = 20 \dots 50 \text{ МГц}$), середню для ТТЛ і дуже малу споживану потужність для КМДП ІС.

На малюнках 2.1 ...2.8 представлені графічні позначення різних типів ЛЕ й виконувани ними функції :

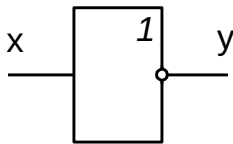


Рис. 2.1 Інвертор $y = \bar{x}$

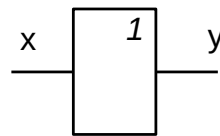


Рис. 2.2. Повторювач $y = x$

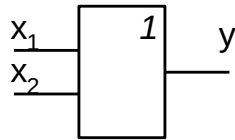
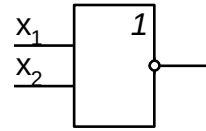
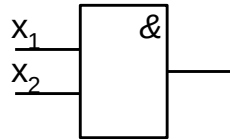
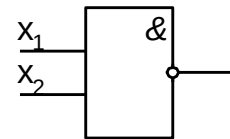
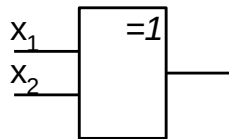
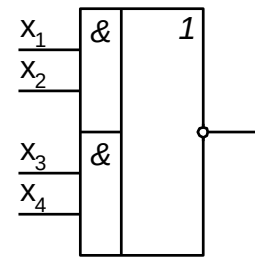
Рис. 2.3. $y = x_1 + x_2 = (x_1 \vee x_2)$ Рис. 2.4. $y = \overline{x_1 + x_2} = \overline{(x_1 \vee x_2)}$ Рис. 2.5. $y = x_1 \cdot x_2 = (x_1 \wedge x_2)$ Рис. 2.6. $y = \overline{x_1 \cdot x_2} = \overline{(x_1 \wedge x_2)}$ 

Рис. 2.7. Суматор по mod2

Рис. 2.8. $y = \overline{x_1 \cdot x_2 \vee x_3 \cdot x_4}$

2.1 Діодно-транзисторна логіка

Теоретичні відомості

Діодно-транзисторні логічні елементи (ДТЛ) мають наступні достоїнства: простоту схем, гнучкість розширення функціональних можливостей (об'єднання виходів у монтажне АБО, збільшення кількості входів підключенням зовнішніх діодів і т.д.).

В елементах ДТЛ функції І, АБО, І-АБО реалізуються за допомогою диз'юнкторів і кон'юнкторів на діодах, а функція НЕ виконується транзисторними схемами підсилювання. Завдяки цьому реалізуються функції І-НЕ, АБО-НЕ, І-АБО-НЕ та ін.

На рис. 2.1.1,а показана концептуальна схема m-входового елемента ДТЛ, що складається з діодного ключа (діоди VD11, ..., VD1m, резистор R1) і послідовно з ним зв'язаного транзисторного ключа (VD2, VD3, R2, R3, транзистор VT). Діодний ключ у

позитивній логіці реалізує логічну функцію І, а транзисторний ключ крім посилення сигналу з виходу діодного ключа по потужності й формуванню необхідних логічних рівнів «0» і «1», виконує також логічну функцію інверсії НЕ. Як видно з таблиці істиності для випадку $m=2$ (рис. 2.1.1,б), такий елемент реалізує логічну функцію І-НЕ $y = \overline{x_1 \cap x_2} = \overline{x_1 \& x_2} = \overline{x_1 x_2}$.

$$\text{Аналогічно для довільного } m: y = \overline{\bigcap_{i=1}^m x_i}. \quad (2.1)$$

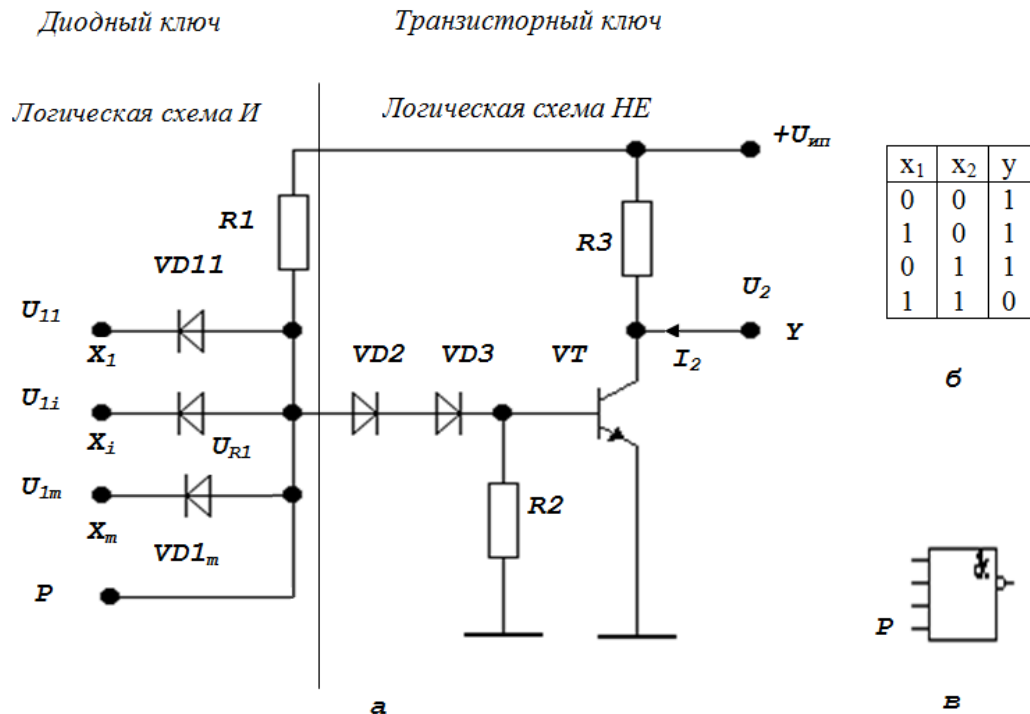


Рис. 2.1.1

Умовне графічне позначення ДТЛ-елемента, що реалізує функцію (2.1), показано на рис. 2.1.1,в, де вхід Р забезпечує можливість підключення зовнішніх діодів і розширення функцій елемента по функції І.

Особливістю електричної схеми на рис.2.1.1,а є використання в базовому ланцюзі транзистора діодів VD2, VD3, які призначені для збільшення порогової напруги транзисторного ключа й запобігання спрацювання його від завад вхідних сигналів на рівні логічного «0». Резистор R2 включається між базою й загальною шиною (або підключається до джерела замикаючого зсуву) і забезпечує протікання зворотного струму колекторного переходу I_{k0} у режимі відсічення транзистора. Звідси впливає обмеження на величину опору $R_2 < U_{0T} / I_{k0 \max}$, де U_{0T} , $I_{k0 \max}$ – порогова напруга транзистора VT і зворотний струм колектора при максимальній температурі навколишнього середовища.

Якщо хоча б на одному із входів елемента встановився низький рівень вхідного сигналу U_{1i}^0 , відповідний вхідний діод $VD1_i$ відкритий і через нього протікає струм від джерела живлення $U_{и.п.}$, обмежений резистором $R1$. Напруга на виході діодного ключа U_{R1} визначається домінуючим (мінімальним) вхідним сигналом U_1^{0*} і перевищує його на величину спадання напруги на відкритому діоді $U_{Д1} = U_{0Д1} + I_{Д1}r_{Д1}$

$$U_{R1} = \min_{i=1,m} \{U_{1i}\} + U_{0Д1} + I_{Д1}r_{Д1}.$$

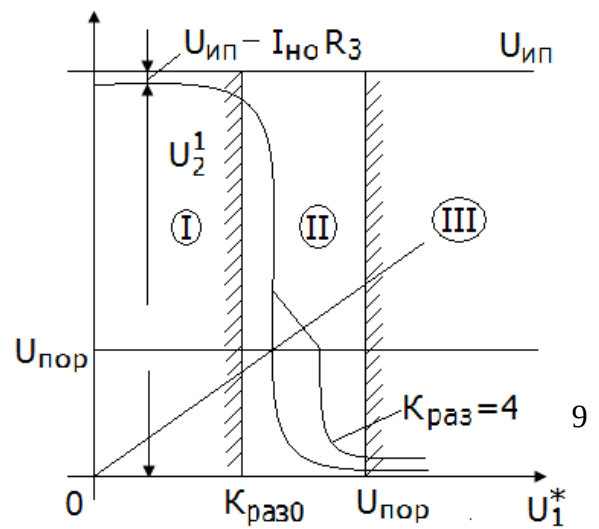
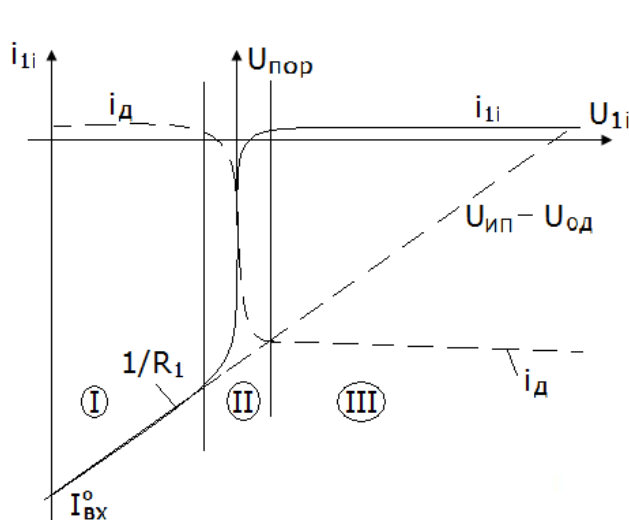
Якщо напруга U_{R1} задовольняє умові $U_{R1} < U_{0Д2} + U_{0Д3} + U_{0т}$ або $U_1^{0*} = \min\{U_{1i}\} < U_{0Д2} + U_{0Д3} + U_{0т}$ - $U_{0Д1} \sim U_{0Д} + U_{0т} = U_{пор}$, де $U_{0Д2}$, $U_{0Д3}$, $U_{0т}$ - порогові напруги відповідно діодів $VD2$, $VD3$ і транзистора VT , то транзистор закритий і на його колекторі підтримується високий потенціал $U_{к} = U_2^1 = U_{и.п.} - I_{к0}R_3$. У випадку, коли ні на один із входів не подається низький рівень U_1^0 (тобто на входи подається високий рівень або входи взагалі не підключені), струм резистора $R1$ перемикається через діоди $VD2$, $VD3$ у базу транзистора, що відкривається. Опір R_1 вибирається так, щоб транзистор був насичений у найгірших умовах (при $\beta = \beta_{\min}$ і максимальному струмі навантаження $I_2 = I_{2\max}$):

$$R_1 = \frac{U_{и.п.} - U_{пор}}{I_{б1}} = \frac{U_{и.п.} - U_{пор}}{SI_{б.н}} = \frac{(U_{и.п.} - U_{пор})\beta_{\min} R_3}{S(U_{и.п.} + R_3 i_{2\max})},$$

де S - коефіцієнт насичення транзистора.

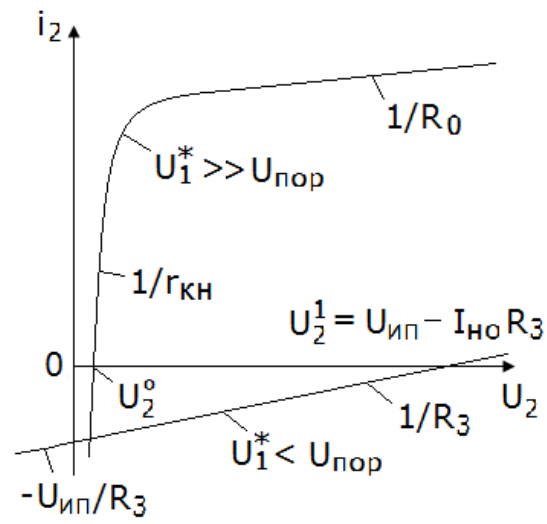
Резистори $R1$ і $R3$ значною мірою визначають споживану елементом енергію $P_{пот}$ від джерела живлення. Вони впливають і на швидкодію схеми, тому що коефіцієнт насичення транзистора дорівнює

$$S = \frac{R_3 \beta_{\min} (U_{и.п.} - U_{пор})}{R_1 (U_{и.п.} + R_3 i_{2\max})},$$



б)

в)



а)

а)

б)

в)

Рис. 2.1.2

а від нього залежать час включення $t_{\text{вкл}}$ транзистора й час рекомбінації t_p збиткових неосновних носіїв відповідно до співвідношень:

$$t_{\text{вкл}} = \tau_\beta \ln \frac{Q_1}{Q_1 - Q_{\text{зр}}} = \tau_\beta \ln \frac{\tau_\beta J_{\text{б1}}}{\tau_\beta J_{\text{б1}} - \tau_\beta I_{\text{б.н}}} = \tau_\beta \ln \frac{S}{S - 1},$$

де $S = I_{\text{б1}}/I_{\text{б.н}}$ – коефіцієнт насичення транзистора;

$$t_p = t_6 - t_5 = \tau_n \ln \frac{Q_3 - Q_2}{Q_3 - Q_{\text{зр}}} = \tau_n \ln \frac{I_{\text{б2}}\tau_n - I_{\text{б1}}\tau_n}{I_{\text{б2}}\tau_n - I_{\text{бн}}\tau_\beta} \approx \tau_n \ln \frac{S_{\text{зан}} - S}{S_{\text{зан}} - 1},$$

де $S_{\text{зан}} = I_{\text{б2}}/I_{\text{б.н.зан}}$ – коефіцієнт запирання.

Діоди VD2, VD3 крім збільшення порогової напруги повинні забезпечити швидку рекомбінацію заряду в базі транзистора VT під впливом вхідного сигналу. Для цього заряд діодів VD2, VD3 повинен розсмоктуватися довше, ніж заряд у базі транзистора, тобто великий зворотний опір діодів $r_{обр}$ повинен відновитися після запирання транзистора.

На рис.2.1.2 показані статичні вольт-амперні характеристики елемента ДТЛ: а - вхідні, б - передаточні, в - вихідні.

Вхідна характеристика ЛЕ звичайно знімається при відключених інших входах. На рис. 2.1.2,а показана залежність від вхідної напруги U_{1i} на i -тім вході струму даного входу i_{1i} і струму i_d діодів VD2, VD3, що приблизно дорівнює току бази транзистора. На вхідній характеристиці можна виділити наступні області:

1. $U_{1i} < U_{пор}$ – вхідний діод відкритий, через нього замикається струм резистора R1, між вхідною напругою й струмом має місце лінійний зв'язок $i_{1i} = I_{ex}^0 + U_{1i} / (R_1 + r_d)$, де $I_{ex}^0 = (U_{0д} - U_{и.п.}) / (R_1 + r_d)$ – параБЕТр ЛЕ стандартних серій. Струм i_d відповідає зворотному струму закритих діодів, тому досить малий.
 2. $U_{1i} \approx U_{пор}$ – відбуваються запирання вхідного діода й одночасне відмикання транзистора, тому вхідний струм різко зменшується з ростом U_{1i} , а струм i_d відповідно наростає за рахунок перерозподілу струму резистора R1.
 3. $U_{1i} > U_{пор}$ – вхідний діод замкнений, тому вхідний струм «логічної 1» $I_1^1 = I_{0д}$ досить малий, струм діодів VD2, VD3 максимальний і не залежить від величини напруги на вході.
- Передаточна характеристика елемента – залежність вихідної напруги U_2 від домінуючого вхідного сигналу U_1^* (рис. 2.1.2,б). Вид передатної характеристики залежить від типу й параметрів навантаження. Нехай навантаженням ДТЛ-елемента є вхідні ланцюги аналогічних елементів і кількісно характеризуються коефіцієнтом розгалуження $K_{раз}$. Відповідно до вхідних на передаточній характеристиці також можна виділити три області. В області 1, де $U_1^* < U_{пор}$, транзистор залишається закритим і на його виході підтримується постійна напруга

$$U_2^1 = U_{и.п.} - R_3(I_{к0} + I_1^1 K_{раз}),$$

де I_1^1 – вхідний струм «логічної 1» кожного з навантажень,

$K_{раз}$ – коефіцієнт розгалуження по виходу, тобто кількість підключених навантажень.

В області 2 $U_1^* \approx U_{пор}$, транзистор перебуває в активному режимі й схема має досить великий коефіцієнт підсилення по напрузі. Коефіцієнт підсилення кінцевого каскаду залежить

від параметрів навантаження. У випадку $K_{paz} \neq 0$ при досягненні на виході області 2 вхідних характеристик навантажувальних елементів диференціальний опір навантаження різко зменшується, що обумовлює зменшення коефіцієнта підсилення й на передаточній характеристиці спостерігається відповідний злам.

В області 3 транзистор насичений і вихідна напруга «логічного 0» не залежить від U_1^* , але залежить від параметрів навантаження:

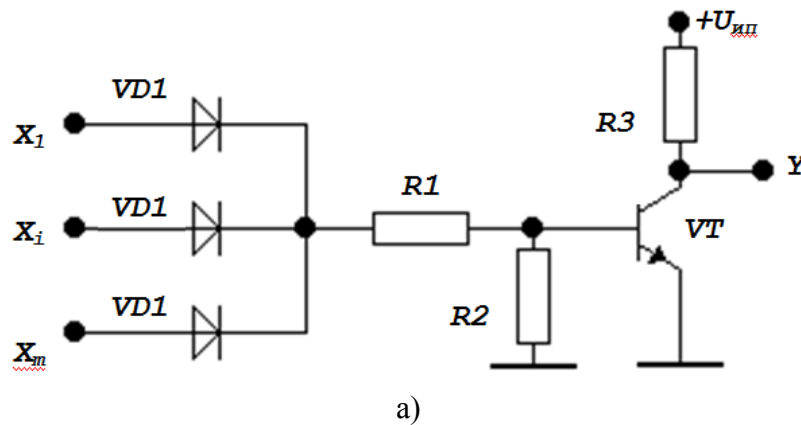
$$U_2^0 \approx r_{к.н} (I_{вх}^0 K_{paz} + U_{и.п} / R_3).$$

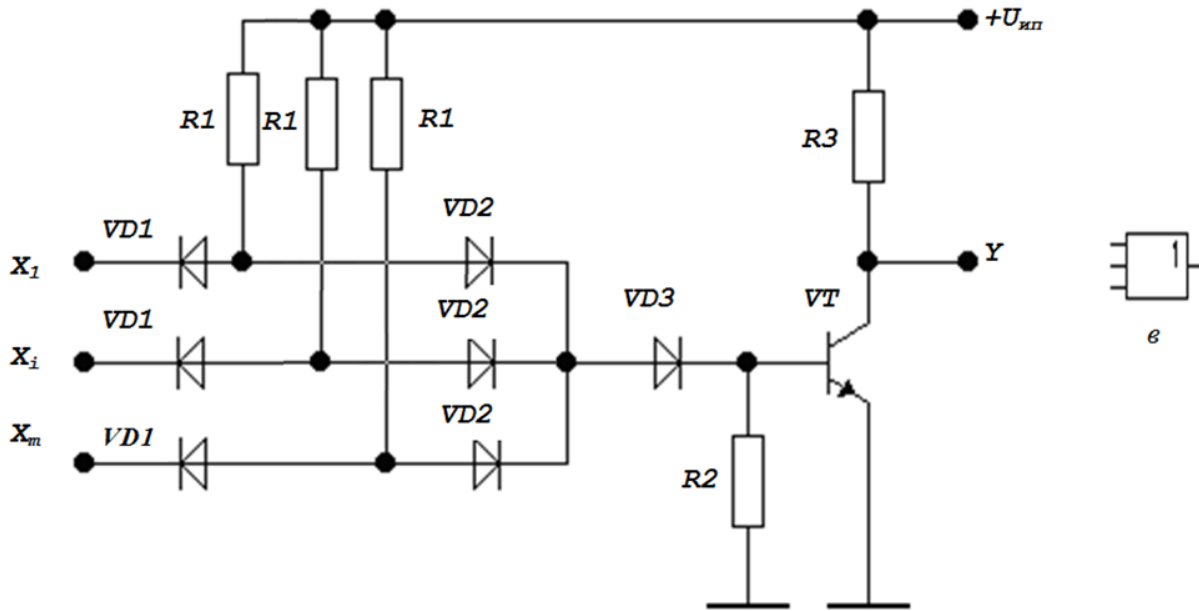
Вихідні характеристики ДТЛ-елемента – залежність вихідного струму (струму навантаження) I_2 від вихідної напруги U_2 при $U_1^* = \text{const}$. На рис.2.1.2, в сімейство вихідних характеристик представлено двома граничними характеристиками для $U_1^* \ll U_{пор}$ і $U_1^* \gg U_{пор}$. При $U_1^* \ll U_{пор}$ транзистор закритий і вихідна характеристика по суті описує ВАХ резистора R_3 , підключеного до джерела живлення $U_{и.п.}$. При $U_1^* \gg U_{пор}$ транзистор насичений і вихідний опір ДТЛ-елемента визначається як

$$R_{вых}^0 = r_{к.н} \parallel R_3 \approx r_{к.н}.$$

З ростом струму навантаження I_2 зменшується коефіцієнт насичення й при досягненні значення $I_2^1 = \beta(U_{и.п} - U_{0д2} - U_{0д3} - U_{0т}) / R_1 - U_{и.п} / R_3$ транзистор з насичення переходить в активний режим і його вихідний опір зростає:

$$R_{вых}^1 = r_{кэ} \parallel R_3 \approx R_3,$$





б)

Рис. 2.1.3

де $r_{кэ}$ – вихідний опір транзистора в активному режимі при включенні ОЕ. Як видно з вихідних характеристик, навантажувальна здатність ДТЛ-елемента в статичному режимі залежить від опору R_3 і коефіцієнти підсилення транзистора по струму β . Чим менше опір R_3 , тим більше I_2^1 й $K_{раз}$, але тем вище енергоспоживання елемента. Опір R_3 визначає швидкість перезаряду навантажувальної ємності C_n і тривалість фронту $t_{\phi}^{01} = 3 R_3 C_n$.

Схемні реалізації елемента АБО-НЕ показані на рисунку 2.1.3,б. Схема на рисунку 2.1.3,а простіше, але має істотний недолік: ступінь насичення транзистора S , а отже, і швидкодія елемента залежить від рівня «логічної 1» U_1^1 на вході, що може змінюватися з багатьох причин. Таку залежність можна усунути ускладненням схеми (рис. 2.1.3,б). На рис. 2.1.3,б(в) показане умовне графічне позначення елемента АБО-НЕ.

Навантажувальна здатність ДТЛ-елемента збільшується при використанні на його виході двотактного підсилювача потужності. На рис.2.1.4 (а,б) на прикладі ДТЛ-елемента двоступінчатої логіки І-АБО-НЕ наведена схема підсилювача потужності, часто використовуюваного в ЛЕ на біполярних транзисторах. Тут перший каскад (VT1) має два фазоінверсних виходи, які управляють режимом транзисторів кінцевого каскаду на складеному транзисторі VT2, VT3 і транзисторі VT4. Якщо домінуючий вхідний сигнал

$$U_1^* = \max\{\min\{U_{11}, U_{12}\}, \min\{U_{13}, U_{14}\}\} < U_{nor},$$

2.1.1 Логічний елемент І-НЕ

Ціль роботи – дослідження статичних і динамічних параметрів і характеристик діод-транзисторних логічних елементів типу І-НЕ.

Робоче завдання

1. Зібрати досліджувану схему рис. 2.1.5. Перевірити логіку роботи ЛЕ при різних положеннях перемикача К.
2. Дослідити статичні параметри й характеристики схеми. Визначити параметри $U_{1\max}^0$, $U_{1\min}^1$, U_2^0 , U_2^1 , а також передаточну характеристику $U_2=f(U_1)$.
3. Дослідити перехідні процеси в ЛЕ. Визначити по осцилограмам вхідного й вихідного сигналів параметри $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , а також $f_{\max}$.
4. Задokumentувати для звіту зняті в експериментах часові діаграми і характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. У схемі на рис. 2.1.5 діоди і транзистори використовувати з компонентної бібліотеки Workbench, зазначені викладачем. Параметри навантаження R_H , C_H також визначає викладач. (За замовчуванням $R_H = 3.6 \text{ k}\Omega$, $C_H = 20 \text{ pF}$).

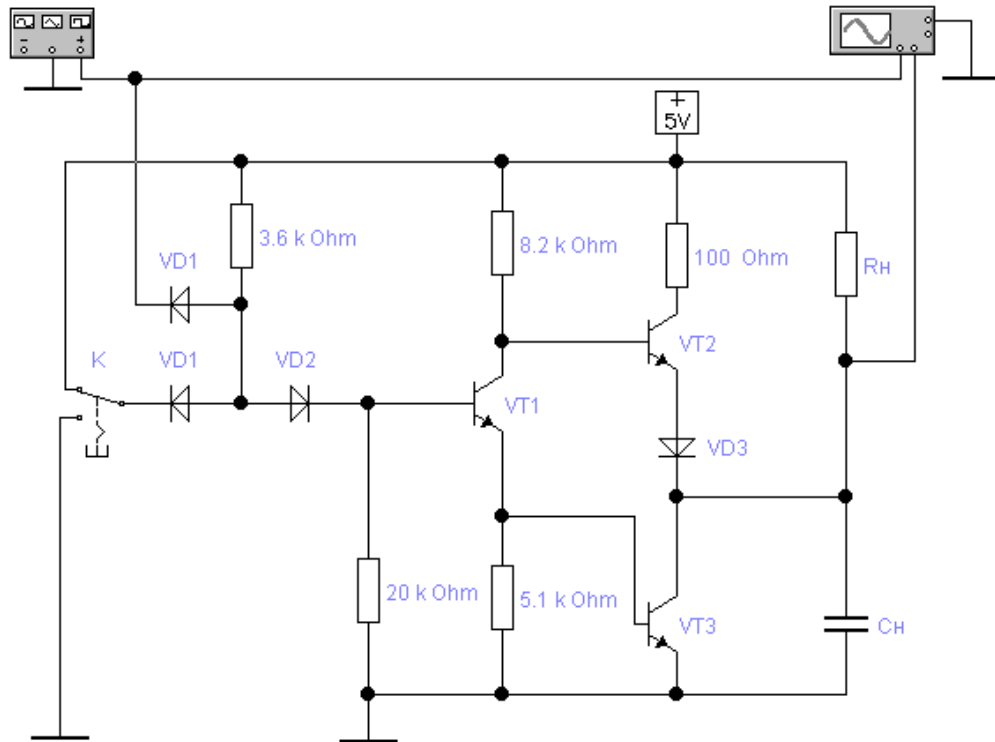


Рис. 2.1.5

2. При дослідженні статичних параметрів і характеристик подати на вхід схеми від функціонального генератора сигнал трикутної форми з параметрами:

$$\text{Amplitude} = 0.5U_{\text{ип}};$$

$$\text{Offset} = 0.5U_{\text{ип}};$$

$$\text{Frequency} = 1 \text{ kHz}.$$

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $U_{1\text{max}}^0$, $U_{1\text{min}}^1$, U_2^0 , U_2^1 .

Передаточна характеристика $U_2 = f(U_1)$ відображається в режимі В/А осцилоскопу.

3. При дослідженні динамічних параметрів на вхід схеми від функціонального генератора подати сигнал прямокутної форми з параметрами:

$$\text{Amplitude} = 0.5U_{\text{ип}};$$

$$\text{Offset} = 0.5U_{\text{ип}};$$

$$\text{Frequency} = 1 \dots 10 \text{ MHz}.$$

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, $t_{ф.}^{01}$, $t_{ф.}^{10}$. Частота f_{max} визначається для вихідного сигналу із чітко вираженими рівнями U_2^0 , U_2^1 .

Контрольні питання:

1. Які достоїнства й недоліки діодно-транзисторних логічних елементів можна назвати?
2. Як реалізується логічна функція І-НЕ за допомогою найпростішого типового елементу ДТЛ?
3. Для чого в базовому ланцюзі транзистора використовують діоди VD2?
4. Як вихідний сигнал залежить від комбінації вхідних сигналів?
5. У якому випадку споживана від джерела живлення енергія максимальна?
6. Які області можна виділити на вхідній вольт-амперній характеристиці елементу ДТЛ І-НЕ ?
7. Що таке передаточна характеристика й від чого вона залежить?
8. Чим визначаються вихідні характеристики елемента І-НЕ?
9. Поясніть призначення кожного компонента схеми.

2.1.2 Логічний елемент І-АБО-НЕ

Ціль роботи – дослідження статичних і динамічних параметрів і характеристик діодно-транзисторних логічних елементів типу І-АБО-НЕ.

Робоче завдання

1. Зібрати досліджувану схему рис. 2.1.6. Перевірити логіку роботи ЛЕ при різних положеннях перемикачів K1, K2.
2. Дослідити статичні параметри й характеристики схеми. Визначити параметри U_{1max}^0 , U_{1min}^1 , U_2^0 , U_2^1 , а також передаточну характеристику $U_2=f(U_1)$.
3. Дослідити перехідні процеси в ЛЕ. Визначити по осцилограмам вхідного й вихідного сигналів параметри $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, $t_{ф.}^{01}$, $t_{ф.}^{10}$, а також f_{max} .

4. Задokumentувати для звіту зняті в експериментах часові діаграми й характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. У схемі на рис. 2.1.6 діоди й транзисторів використовувати з компонентної бібліотеки Workbench, зазначені викладачем. Параметри навантаження R_H , C_H також визначає викладач. (За замовчуванням $R_H = 3.6 \text{ кОм}$, $C_H = 20 \text{ пФ}$).

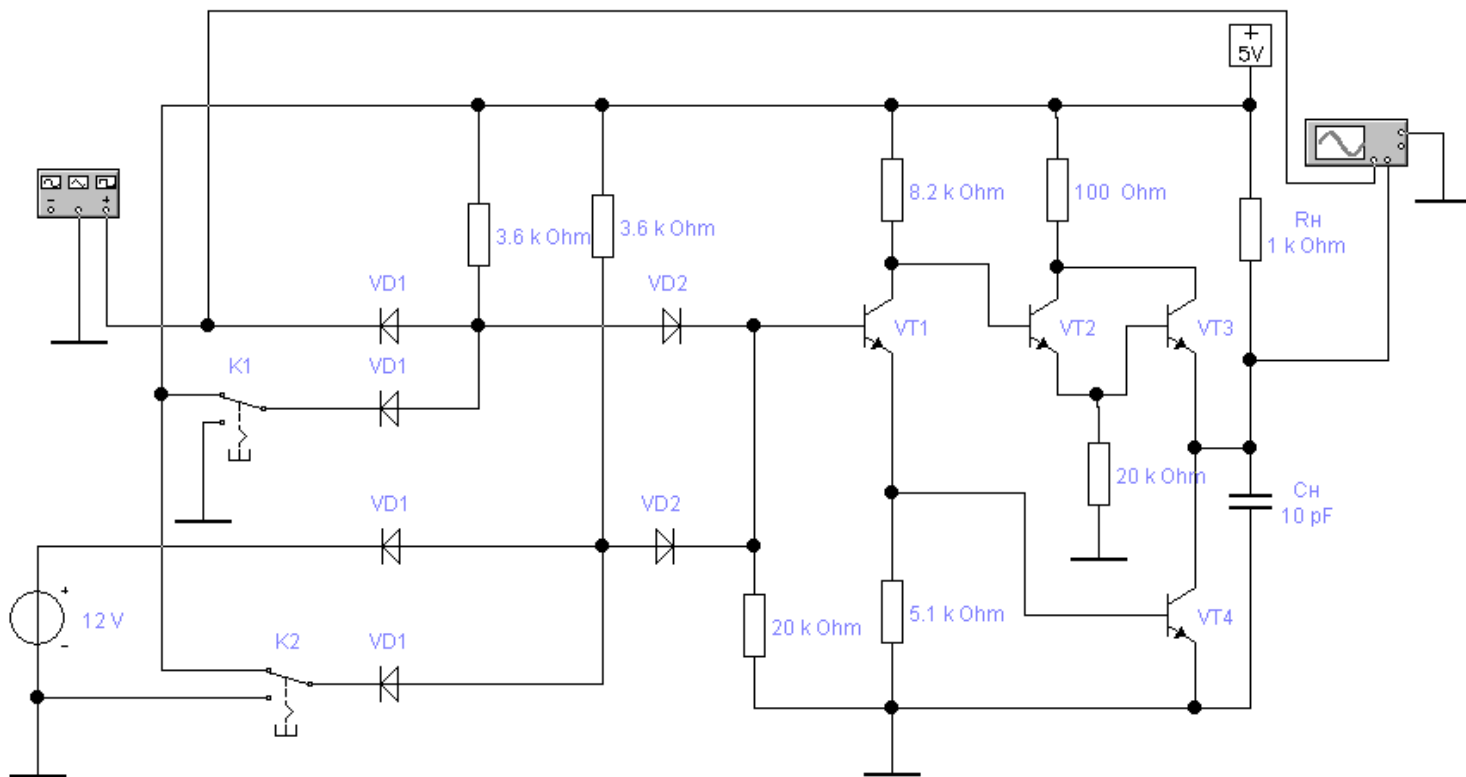


Рис. 2.1.6

3. Для дослідження статичних характеристик подати на вхід схеми від функціонального генератора сигнал трикутної форми з параметрами:

$$\text{Amplitude} = 0.5U_{\text{ип}};$$

$$\text{Offset} = 0.5U_{\text{ип}};$$

$$\text{Frequency} = 1 \text{ kHz}.$$

За допомогою візирів 1 і 2 на екрані осцилографа визначити параметри $U_{1\text{max}}^0$, $U_{1\text{min}}^1$, U_2^0 , U_2^1 .

Передаточна характеристика $U_2 = f(U_1)$ відображається в режимі В/А осцилоскопу.

3. При дослідженні динамічних параметрів на вхід схеми від функціонального генератора подати сигнал прямокутної форми з параметрами:

$$\text{Amplitude} = 0.5U_{\text{ип}};$$

$$\text{Offset} = 0.5U_{\text{ип}};$$

$$\text{Frequency} = 1 \dots 10 \text{ MHz}.$$

За допомогою візирів 1 і 2 на екрані осцилографа визначити параметри $t_{\text{зд.р.}}^{01}$, $t_{\text{зд.р.}}^{10}$, $t_{\text{ф.}}^{01}$, $t_{\text{ф.}}^{10}$.

Частота f_{max} визначається для вихідного сигналу із чітко вираженими рівнями U_2^0 , U_2^1 .

Контрольні питання

1. Поясніть поведінку логічного елемента І-АБО-НЕ при різних положеннях перемикачів К1, К2.
2. Чим обумовлене збільшення навантажувальної здатності елемента двоступінчастої логіки ДТЛ І-АБО-НЕ на рис. 2.1.6?
3. Як поведуться транзистори при зміні домінуючого вхідного сигналу (менше або більше $U_{\text{пор}}$)?
4. Як сигнал установлюється в часі на виході при зміні вхідного сигналу і від чого залежать фронти вихідного сигналу?
5. Поясніть призначення кожного компонента схеми.

2.2 Транзисторно-транзисторна логіка

Теоретичні відомості

Найпростіший елемент транзисторно-транзисторної логіки (ТТЛ) одержують із ДТЛ-елементу заміною групи вхідних діодів VD1, а також діодів зсуву VD2, VD3 (рис. 2.2.1,а) багатомітерним біполярним транзистором (БЕТ) с числом емітерів, що відповідає числу входів (рис. 2.2.1,б). Статичні характеристики схеми на рис. 2.2.1,в представлені на рис. 2.2.1:г – вхідна, д- передаточна, е- вихідні характеристики. Вони подібні до характеристик ДТЛ-елемента. Відмінність складається в зміні порогової напруги:

$$U_{\text{пор}} = U_{\text{к.н1}} + U_{0\text{т2}} + (U_{\text{и.п.}} - U_{0\text{т2}}) \cdot r_{\text{б}} / (R_1 + r_{\text{б}}),$$

де $U_{к.н1}$ — напруга колектор-емітер насиченого БЕТ, ($U_{0т2}$ — порогова напруга транзистора VT2. Зменшення порогової напруги спричиняє зниження завадостійкості. Крім того, вхідний струм $I_{вх}^1$ при високому рівні вхідного сигналу $U_{вх}^1$ помітно більше, ніж у ДТЛ-елементі, тому що тому що являє собою струм транзистора VT1 в інверсному активному режимі.

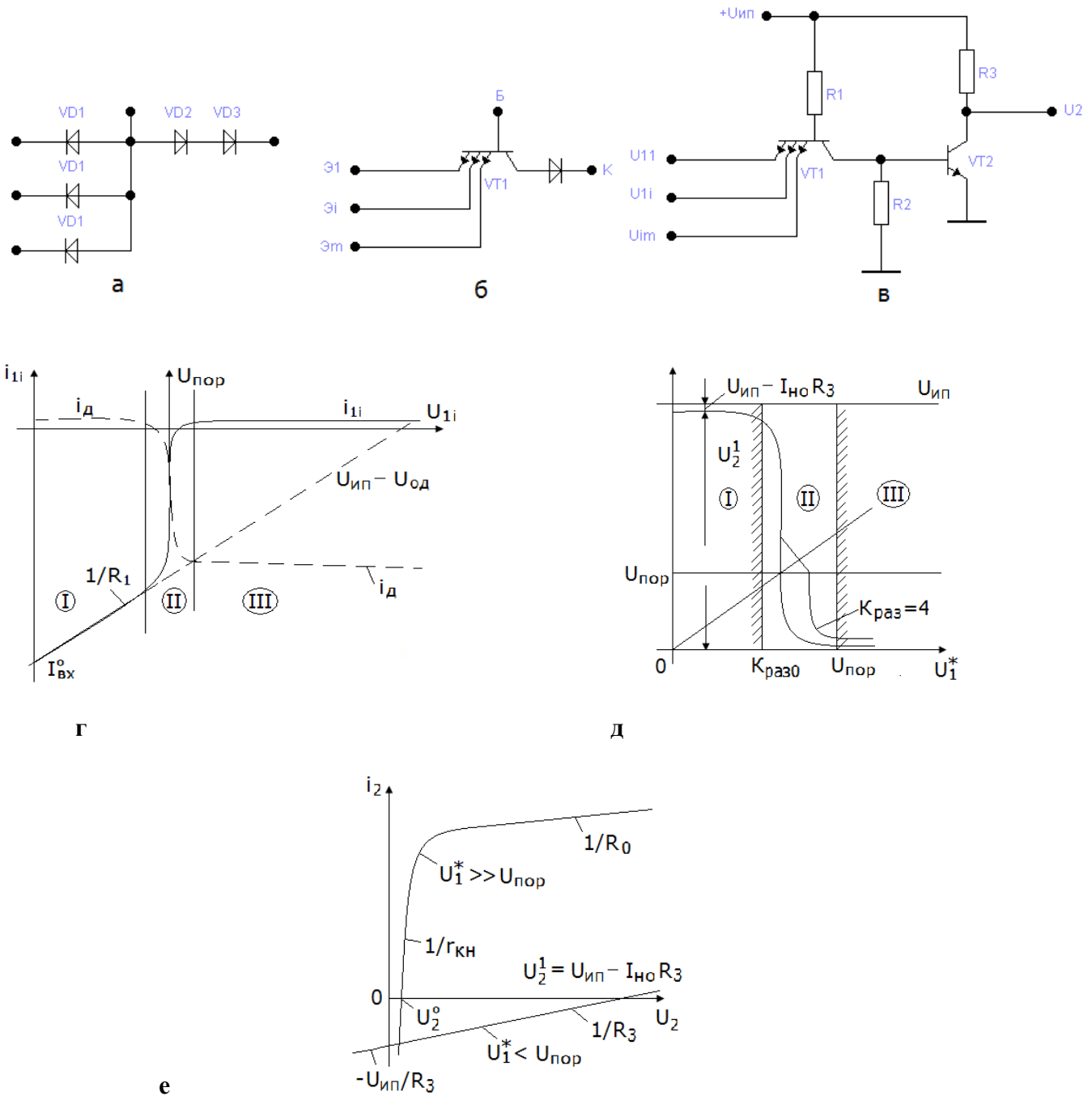


Рис. 2.2.1

Схема базового ТТЛ-елемента промислових серій, що реалізує логічну функцію І-НЕ, наведена на рис. 2.2.2,а. У системі позитивної логіки БЕТ VT1 з резистором R1 у ланцюзі бази реалізують логічну операцію І, а двотактний підсилювач потужності на транзисторах VT2, VT3, VT5 (VT4 використовується як діод) виконує функцію НЕ, забезпечує формування стандартних логічних рівнів вихідного сигналу й узгодження ТТЛ-елемента із заданим навантаженням.

Режим роботи БЕТ визначається домінуючим вхідним сигналом

$$U^*_1 = \min \{U_{1i}\}, i=1,m,$$

а також вхідним опором транзистора VT2. Якщо потенціал бази транзистора VT2 U_{62} менше порогової напруги U_{02} (для кремнієвих транзисторів $U_{0si} \approx 0,7$ В), транзистор VT2 перебуває в режимі відсічення, на його колекторі підтримується високий потенціал $U_{K2} \approx U_{и.п.}$, а на емітері - низький потенціал $U_{32} = U_{65} \approx 0$. Тому транзистор VT5 також закритий, а транзистори VT3, VT4 можуть бути відкриті або закриті залежно від способу підключення зовнішнього навантаження. При відключеному навантаженні струм через VT3, VT4 визначається зворотним струмом колекторного переходу транзистора VT5 I_{K0} . Вхідний опір транзистора VT2 великий, а вхідний струм – малий: $I_{62} = -I_{K02}$. Зі збільшенням потенціалу $U_{62} > U_{02}$ транзистор VT2 переходить в активний режим, струми I_{K2} і I_{32} збільшуються, росте потенціал емітера U_{32} і падає потенціал колектора U_{K2} .

Поки потенціал U_{32} недостатній для відпирання транзистора VT2, його вхідний опір

$$R_{BX2} = r_{62} + (\beta_2 + 1)(\varphi_T / I_{32} + R_3) \approx R_3 \beta_2 [\varphi_T / (U_{62} - U_{02}) + 1]$$

залишається великим і вхідний струм $I_{62} = -I_{K1}$ незначно зростає. У момент відкривання транзистора VT5 повне емітерний опір $R_{BX5} = [r_{65} + (\beta_5 + 1)\varphi_T / I_{35}] \parallel R_3$ і, отже, вхідний опір транзистора VT2

$$R_{BX2} = r_{62} + (\beta_2 + 1)(R_3 \parallel R_{BX5}) \approx r_{62} + r_{65}(\beta_2 + 1)$$

різко зменшується й відповідно збільшується струм $I_{62} = I_{K1}$. Різде падіння вхідного опору, таким чином, відбувається при $U_{62} = U_{пор} \approx U_{02} + U_{05} \approx 1,4$ В. Тому при будь-якій комбінації вхідних сигналів, якщо $U^*_1 < U_{пор}$, струм бази БЕТ

$$I_{61}^0 = (U_{и.п.} - U^*_1 - U_{01}) / R_1$$

замикається через відкритий емітерний перехід БЕТ і підтримує його в режимі насичення.

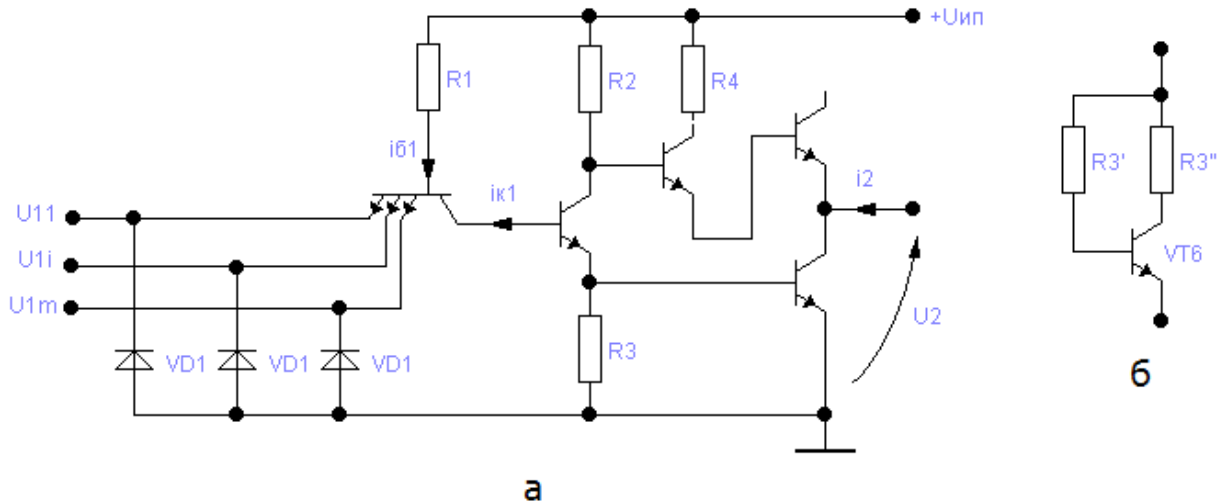


Рис. 2.2.2

Оскільки напруга колектор — відкритий емітер у режимі насичення транзистора $U_{к.н.} \approx 0$, можна вважати, що $U_{62} = U_1^* + U_{к.н.} \approx U_1^*$, тобто вхідна напруга підсилювача U_{62} дорівнює найменшому із вхідних напруг.

Якщо $U_1^* > U_{пор}$, то усі емітери БЕТ зміщені у зворотному напрямку, а колектор — у прямому і БЕТ працює в інверсному активному режимі. У ланцюзі бази протікає струм

$$I_{61}^1 \approx (U_{и.п.} - U_{пор} - U_{0к1}) / R_1,$$

($U_{0к1}$ — напруга на відкритому колекторі БЕТ), що визначає вхідні струми I_{1i}^1 логічної «1».

Сума вхідних струмів дорівнює

$$\sum_{i=1}^m I_{1i}^1 = I_{k1}^1 \frac{\beta_I}{\beta_I + 1} = I_{k1}^1 \alpha_1,$$

де α , β_I — коефіцієнти передачі струму БЕТ в інверсному активному режимі. Струм I_{k1}^1 забезпечує стан насичення транзистора VT2 з коефіцієнтом насичення

$$S = \frac{(U_{и.п.} - U_{02} - U_{05} - U_{01})\beta_2 R_2}{R_1(U_{и.п.} - U_{05})}.$$

На колекторі насиченого транзистора VT2 і базі VT3 маємо низький потенціал, що складається з напруги на відкритому емітерному переході транзистора VT5 і залишкової напруги насичення транзистора VT2 $U_{к2}^0 = U_{63}^0 = U_{65} + U_{к.н.2} \approx U_{65}$.

Вихідна напруга U_2 визначається напругою колектор — емітер транзистора VT5 в його насиченому стані й пропорційно струму навантаження I_2 :

$$U_2^0 = r_{к.н.5} I_2,$$

де $r_{к.н.5}$ — опір проміжку колектор — емітер насиченого транзистору VT5.

У багатьох реалізаціях ТТЛ-елементи містять у вхідному ланцюзі захисні діоди VD1, які запобігають пробію емітерного переходу транзистора VT2 вхідними сигналами й завадами негативної полярності. При напрузі на вході $U_{1i}^0 < -0,7$ В відкривається відповідний діод VD1, шунтує вхід і напруга U_{62} не падає істотно нижче $-0,7$ В.

Статичні характеристики ТТЛ-елементу І-НІ показані на рис. 2.2.3: вхідна (а) і передаточна (б). Область І вхідної й передаточної характеристики обмежена зміною домінуючого вхідного сигналу в діапазоні $0 < U_1^* < U_0 \approx 0,7$ В. При цьому вхідний струм визначається співвідношенням

$$I_1^1 = (U_1 + U_{01} - U_{и.п.}) / R_1.$$

Вихідна напруга залишається незмінною і визначається співвідношенням

$$U_2^1 = U_{и.п.} - R_2 I_2 / (\beta_3 + 1) - U_{03} - U_{04}, \quad (2.1)$$

де I_2 - абсолютне значення току, що втікає у ЛЕ як струм навантаження. При $U_{и.п.} = 5$ В, $I_2^1 = 0$ із співвідношенням (2.1) одержимо типове значення одиничного вихідного рівня ТТЛ-елементу:

$$U_2^1 = 5 - 2 * 0,7 = 3,6 \text{ В.}$$

Злам вхідної характеристики в точці А з'являється при наявності в ТТЛ-елементі захисних діодів VD1 на вході.

Область II обмежена вхідними напругами $U_0 < U_1^* < 2U_0$. Тому що транзистор VT2 перебуває в активному режимі, вхідний опір ЛЕ стає трохи менше й визначається паралельно включеними опорами R_1 і $R_{BX} \triangleleft R_1$.

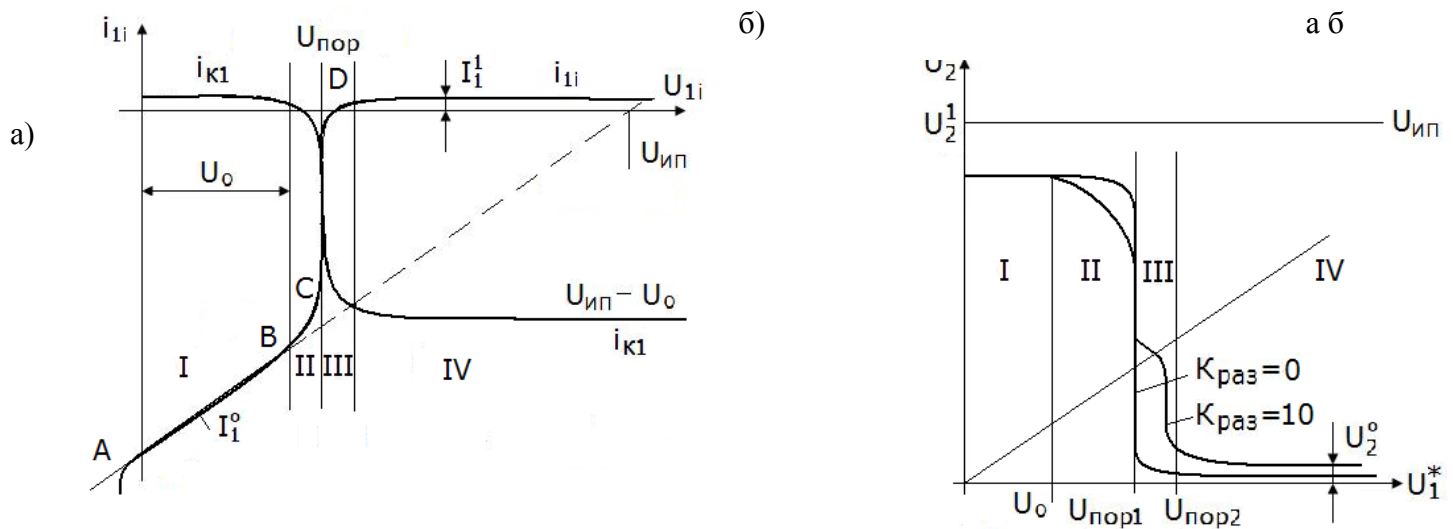


Рис. 2.2.3

Тому на вхідній характеристиці в точці В спостерігається слабкий злам.

Зміна вихідної напруги в області II обумовлено коефіцієнтами передачі фазоінверсного каскаду на транзисторі VT2: $K_{U2} = -R_2/R_3$ і емітерного повторювачі на транзисторі VT3 ($K_{U3} \approx 1$).

Наявність області II знижує завадостійкість ТТЛ-елемента на низьких рівнях вхідного сигналу, тому що необхідно, щоб $U_1^* + U_{\text{пом.}}^0 < U_0$. Ця область усувається й завадостійкість зростає, якщо резистор R_3 (рис. 2.2.2,а) замінити нелінійним двохолюсником на транзисторі VT6 (рис. 2.2.2,б). У цьому випадку область I вхідних і передаточних ВАХ розширюється до $U_1^* < 2U_0$. На рис. 2.2.3,а відповідні ВАХ показані штриховою лінією.

Область III вхідної й передаточної характеристик формується при малих (десятки мілівольтів) збільшеннях U_1^* в околиці $U_1^* = U_{\text{пор.}}$. На вхідній характеристиці спостерігається перемикання струму резистора R_1 із вхідного ланцюга в базу транзистора VT2. Крутість передаточної характеристики в області III максимальна, тому що всі транзистори ТТЛ-елемента перебувають в активному режимі й коефіцієнт передачі напруги максимальний. У випадку великого навантаження елемента ($K_{\text{раз}} = 10$) на рівні $U_2 = U_{\text{пор.}}$ спостерігається злам передатної характеристики, що пояснюється тією же причиною, що й у ДТЛ-елементі.

Тривалість затримки вимикання $t_{\text{зд.вык.}}$ визначається крутістю негативного фронту вихідного сигналу $t_{\phi 1}^{10}$, а також процесом рекомбінації надлишкового заряду в базі транзистора VT5:

$$t_{\text{зд.вык.}} = t_{\phi} - t_z = \frac{U_1^0 - U_1^1}{U_{\text{пор.}} - U_1^1} t_{\phi 1}^{10} + \tau_{n5} \ln \frac{I_{\epsilon 3} + \beta_5 I_{\phi 5}}{I_{\epsilon 3}}, \quad (2.2)$$

де τ_{n5} - середній час життя неосновних носіїв у базі насиченого транзистора рекомбінації.

Тривалість вимикання ТТЛ-елемента $t_{\phi 2}^{01}$ визначається процесом заряду ємності навантаження C_n через відкриті транзистори VT3 і VT4:

$$t_{\phi 2}^{01} \approx 3\tau_{\text{зар.}} = 3C_n R_{\text{вых.}}^1, \quad (2.3)$$

де $R_{\text{вых.}}^1 = r_{\phi 4} + (R_2 + r_{\phi 3}) / (\beta_3 + 1)$.

Підключення опору навантаження приводить до зменшення тривалості фронту $t_{\phi 2}^{01}$, тому що R_n утворює додатковий ланцюг заряду, одночасно збільшується фронт t^{10} внаслідок збільшення перепаду вихідної напруги $\Delta U_{\text{л.}}$

Найважливішими класифікаційними параметрами промислових серій ІМС є тривалості затримки поширення $t_{\text{зд.р.}}^{10}$ і $t_{\text{зд.р.}}^{01}$. У випадку ТТЛ-елемента, навантаженого на C_n , вони визначаються співвідношеннями (по рівнях $U_{\text{пор.}}$ вхідного й вихідного сигналів):

$$t_{\text{зд.р.}}^{10} = t_{\phi 1}^{01} \frac{U_{\text{пор.}} - U_1^0}{U_1^1 - U_1^0} + C_n \frac{U_2^1 - U_{\text{пор.}}}{\beta_5 I_{\phi 5}}, \quad (2.2.4)$$

$$t_{зд.р.}^{01} = t_{зд.вык.} + C_n R_{вых.}^1 \ln \frac{U_2^1 - U_2^1}{U_2^1 - U_{пор.}} \quad (2.2.5)$$

Як видно зі співвідношень (2.2.3) - (2.2.5), збільшення швидкодії ТТЛ-елементів пов'язане зі зменшенням опорів внутрішніх резисторів, що приводить до росту споживаної елементами енергії, причому добуток

$$P_{пот.ср.} t_{зд.ср.} = 0,25 (P_{пот.}^0 + P_{пот.}^1) \cdot (t_{зд.р.}^{01} + t_{зд.р.}^{10}) \approx const$$

характеризує в цілому технологію ІМС.

2.2.1 Логічний елемент І-НЕ

Ціль роботи – дослідження статичних і динамічних параметрів і характеристик транзисторно-транзисторних логічних елементів типу І-НЕ.

Робоче завдання

1. Зібрати досліджувану схему рис. 2.2.4. Перевірити логіку роботи ЛЕ при різних положеннях перемикача К.
2. Дослідити статичні параметри й характеристики схеми. Визначити параметри U_{1max}^0 , U_{1min}^1 , U_2^0 , U_2^1 , а також передаточну характеристику $U_2=f(U_1)$.
3. Дослідити перехідні процеси в ЛЕ. Визначити по осцилограмам вхідного й вихідного сигналів параметри $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, $t_{ф}^{01}$, $t_{ф}^{10}$, а також f_{max} .
4. Задokumentувати для звіту зняті в експериментах часові діаграми й характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. Оскільки в бібліотеці моделей пакета Workbench відсутні багатомітерні транзистори, заміняємо їх одномітерними транзисторами, як це показано на рис. 2.2.4. Збираємо схему по цьому рисунку. У схемі на рис. 2.2.4 діоди і транзистори використовувати з компонентної бібліотеки Workbench, зазначені викладачем. Параметри навантаження R_n , C_n також визначає викладач. (За замовчуванням $R_n = 3.6 \text{ кОм}$, $C_n = 20 \text{ пФ}$).

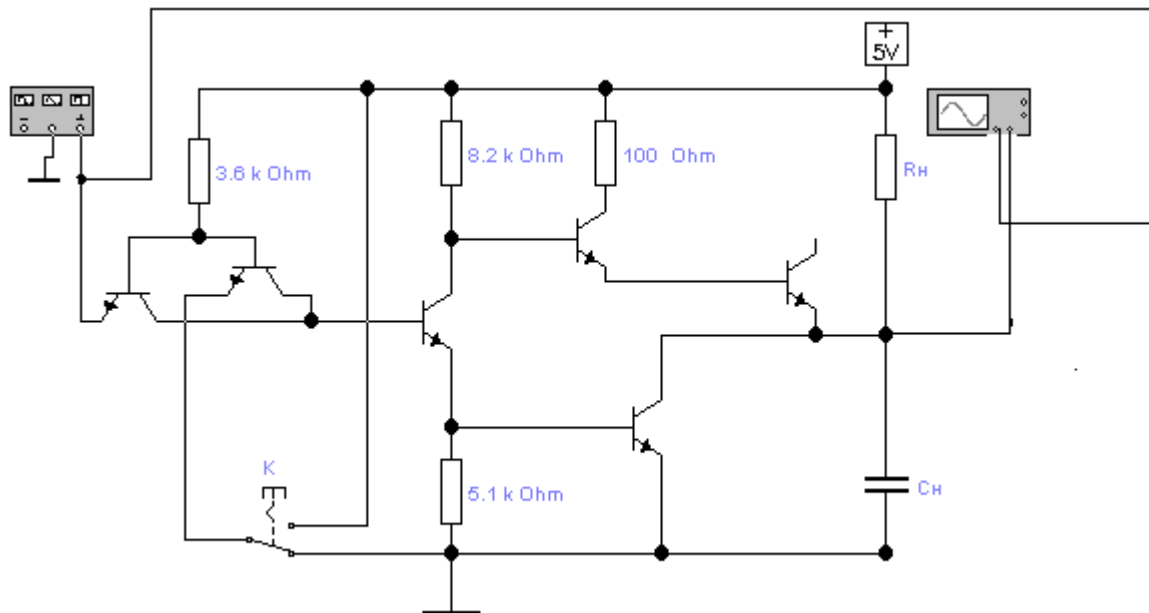


Рис. 2.2.4

2. При дослідженні статичних параметрів і характеристик подати на вхід схеми від функціонального генератора сигнал трикутної форми з параметрами:

$$\text{Amplitude} = 0.5U_{\text{ип}};$$

$$\text{Offset} = 0.5U_{\text{ип}};$$

$$\text{Frequency} = 1\text{kHz}.$$

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $U_{1\text{max}}^0$, $U_{1\text{min}}^1$, U_2^0 , U_2^1 .

Передаточна характеристика $U_2 = f(U_1)$ відображається в режимі В/А осцилоскопу.

3. При дослідженні динамічних параметрів на вхід схеми від функціонального генератора подати сигнал прямокутної форми з параметрами:

$$\text{Amplitude} = 0.5U_{\text{ип}};$$

$$\text{Offset} = 0.5U_{\text{ип}};$$

$$\text{Frequency} = 1\ldots 10\text{MHz}.$$

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $t_{\text{зд.р.}}^{01}$, $t_{\text{зд.р.}}^{10}$, $t_{\text{ф.}}^{01}$, $t_{\text{ф.}}^{10}$.

Частота f_{max} визначається для вихідного сигналу із чітко вираженими рівнями U_2^0 , U_2^1 .

Контрольні питання:

1. Які достоїнства мають транзисторно-транзисторні логічні елементи?
2. Із чого одержують найпростіший елемент транзисторно-транзисторної логіки?
3. Чим відрізняються характеристики ТТЛ-елемента від характеристик ДТЛ-елемента?

4. Якими елементами базової схеми ТТЛ реалізується логічна функція І-НЕ?
5. Чим визначається тривалість затримки вихідного сигналу?
6. Поясніть призначення кожного компонента схеми.

2.2.2 Логічний елемент на транзисторах Шотткі

Ціль роботи – дослідження статичних і динамічних параметрів і характеристик транзисторно-транзисторних логічних елементів на транзисторах Шотткі.

Теоретичні відомості

Особливість транзистора Шотткі в тім, що під час роботи в ключовому режимі обмеження колекторного струму зверху відбувається без переходу в режим насичення, тобто без відкривання колекторного переходу й накопичення надлишкового заряду в базі. Тому немає необхідності приймати які-небудь додаткові заходи для прискорення виводу цього заряду з бази під час вимикання транзистора.

Застосування діодів і транзисторів Шотткі в ТТЛ-елементах дозволяє підвищити швидкодію роботи цих ЛЕ без збільшення споживаної потужності або знизити споживану потужність збільшенням опору всіх резисторів без зниження швидкодії. ТТЛ-елементи з діодами й транзисторами Шотткі називають ТТЛШ-елементами. Принципова схема одного з варіантів ТТЛШ-елементів зображена на рис. 2.2.5.

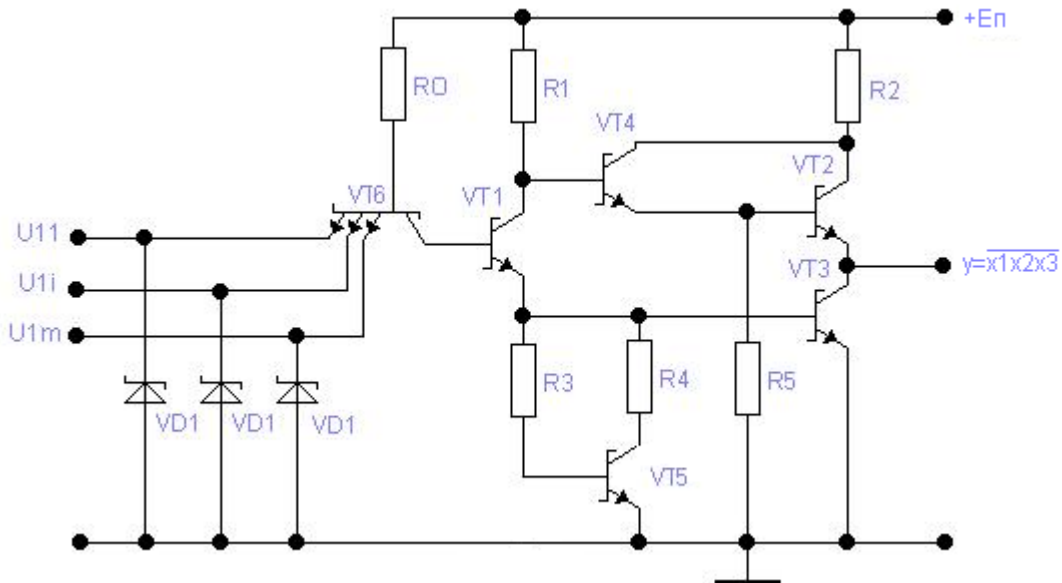


Рис. 2.2.5

Побудова й загальний принцип роботи ТТЛШ- і ТТЛ-елементів схожі. Особливістю ТТЛШ-елементів полягає в тому, що роль діода зсуву в схемі на рис. 2.2.5 виконує емітерний перехід транзистора VT_2 . Крім того, пари транзисторів VT_2, VT_4 утворюють так званий складений транзистор (схема Дарлінгтона). У нього значення коефіцієнта передачі струму бази близько до добутку коефіцієнтів передачі $\beta_2 \cdot \beta_4$ транзисторів VT_2 і VT_4 . Це приводить до зменшення вихідного опору емітерного повторювача на транзисторі VT_2 при закритому транзисторі VT_3 і, як наслідок, до прискорення процесу заряду ємності навантаження під час переходу елемента зі стану логічного «0» у стан логічної «1». ТТЛШ-елементи мають час затримки $t_{c.з.р}$ близько 2,5...5 нс.

Робоче завдання

1. Зібрати досліджувану схему рис. 2.2.6. Перевірити логіку роботи ЛЕ при різних положеннях перемикача К.
2. Дослідити статичні параметри й характеристики схеми. Визначити параметри $U_{1\max}^0, U_{1\min}^1, U_2^0, U_2^1$, а також передаточну характеристику $U_2=f(U_1)$.
3. Дослідити перехідні процеси в ЛЕ. Визначити по осцилограмам вхідного й вихідного сигналів параметри $t_{зд.р.}^{01}, t_{зд.р.}^{10}, t_{\phi}^{01}, t_{\phi}^{10}$, а також $f_{\max}$.
4. Задokumentувати для звіту зняті в експериментах часові діаграми й характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. Зібрати схему рис. 2.3.2. Через відсутність в елементній базі даних Workbench транзисторів Шотткі, заміняємо їх парою транзистор-діод. У схемі на рис. 2.3.2 діоди і транзистори використовувати як компоненти з бібліотеки Workbench, визначені викладачем. Параметри навантаження R_n , C_n також визначає викладач. (За замовчуванням $R_n = 3.6$ кому, $C_n = 20$ pF).

2. При дослідженні статичних параметрів і характеристик подати на вхід схеми від функціонального генератора сигнал трикутної форми з параметрами:

Amplitude = $0.5U_{ип}$;

Offset = $0.5U_{ип}$;

Frequency = 1 kHz.

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри U_{1max}^0 , U_{1min}^1 , U_2^0 , U_2^1 .

Передаточна характеристика $U_2 = f(U_1)$ відображається в режимі В/А осцилоскопа.

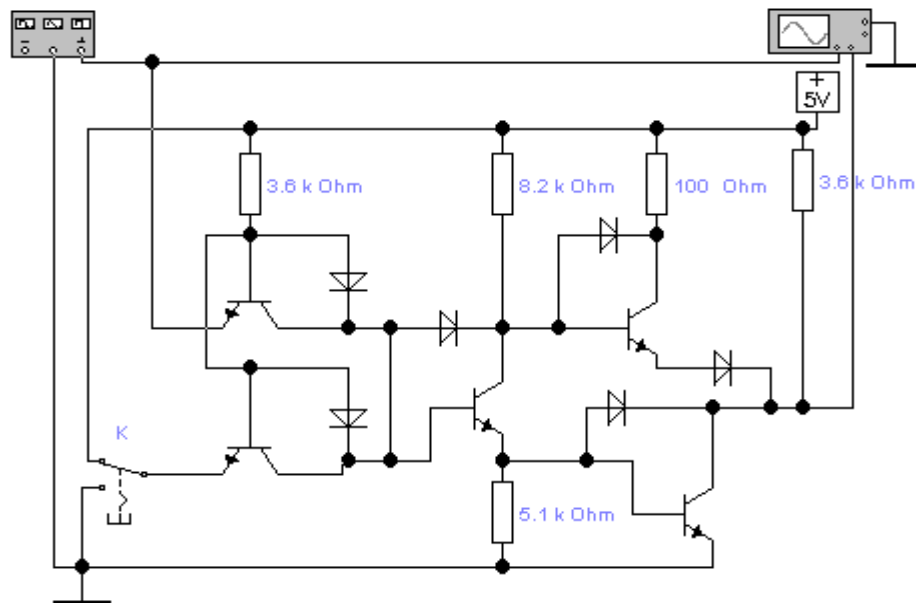


Рис. 2.2.6

3. При дослідженні динамічних параметрів на вхід схеми від функціонального генератора подати сигнал прямокутної форми з параметрами:

Amplitude = $0.5U_{ип}$;

Offset = $0.5U_{ип}$;

Frequency = 1...10MHz.

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, $t_{ф.}^{01}$, $t_{ф.}^{10}$.

Частота f_{max} визначається для вихідного сигналу із чітко вираженими рівнями U_2^0 , U_2^1 .

Контрольні питання:

1. У чому полягає особливість транзистора Шотткі? Які його достоїнства й недоліки?
2. У чому переваги схеми Дарлінгтона?
3. На що впливають значення коефіцієнту передачі струму транзисторів?
4. Якими елементами, базової схеми ТТЛШ реалізуються логічні функції І, НЕ?
5. Чим визначається тривалість затримки вихідного сигналу?
6. Поясніть призначення кожного компонента схеми.

2.3 Логічні елементи на КМДП-транзисторах

Промисловість випускає досить багато серій на засадах комплементарних МДП-транзисторів (КМДП), такі як серії 176, 564, 561, КР1561, КР1554 та ін. Популярні мікросхеми серії К564 містять у своїй складі 60 типів, різних по своєму функціональному призначенню: арифметичні пристрої, лічильники-дільники, дешифратори, тригери, логічні схеми, мультиплексори, регістри зсуву та інші. Характеристики К564: низька потужність споживання (типова потужність споживання на частоті 1МГц - 0,0025 мВт/ЛЕ), широкий робочий діапазон напруги живлення (3...15 В) і температур, висока завадостійкість, захист по входах, температурна стабільність і висока навантажувальна здатність. Такі характеристики створюють передумови для широкого застосування мікросхем у радіоелектронній апаратурі.

Теоретичні відомості

Енергетичні характеристики. Однією з основних характеристик КМДП ІС є потужність споживання. Сумарна потужність споживання складається зі статичної й динамічної. Статична потужність споживання

$$P_C = U_{ИП} \cdot I_{ИП},$$

де $U_{ИП}$ — напруга живлення схеми; $I_{ИП}$ — струм споживання в статичному режимі.

Динамічна складова потужності споживання P_D властива мікросхемам при функціонуванні на робочій частоті f_0 і визначається трьома факторами: ємністю навантаження C_{Li} , внутрішньою ємністю схеми C_C і струмами перемикавання (наскрізними струмами):

$$P_D = C_{PD} U_{ип}^2 f + \Sigma (C_L U_{ип}^2 f_0).$$

Таким чином,

$$P_{tot} = U_{ип} I_{ип} + C_{PD} U_{ип}^2 f_0 + U_{ип}^2 \Sigma (C_L f_i),$$

де P_{tot} — сумарна потужність споживання; P_D — динамічна потужність споживання; C_{PD} — середня ефективна ємність (установлюється для розрахунку потужності споживання сумарного навантаження, обумовленої внутрішніми ємностями схеми й перехідних струмів перемикавання); f_0 — робоча частота вхідного сигналу; f_i — частота для кожного виходу.

У статичному стані один із транзисторів КМДП-структури, р- або n-МДП, закритий, і теоретично існує непровідний канал між живленням і «землею». Однак спостерігається тепловий рух неосновних носіїв заряду через зворотно зміщені переходи, що створює дуже малий струм витоку між шиною живлення й землею. На статичний струм споживання впливають три фактори: температура, складність схемотехніки, напруга живлення (рис. 2.3.1).

Динамічна складова потужності споживання росте зі збільшенням частоти в основному в результаті перезарядження сумарної ємності навантаження. З ростом частоти збільшується вплив внутрішніх паразитних ємностей схеми.

Струми перемикавання, або наскрізні струми, виникають у період переходу мікросхем з одного логічного стану в інше, коли обидва транзистори вихідного каскаду відкриті, тобто під час наростання й спаду імпульсу. Середнє значення цих струмів росте лінійно зі збільшенням частоти перемикавання.

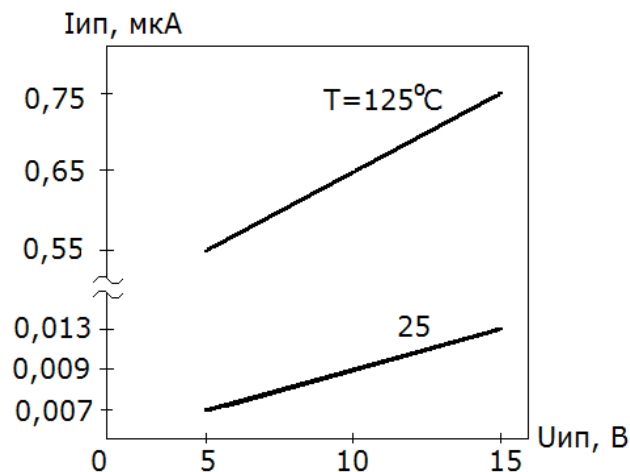


Рис. 2.3.1. Типова залежність статичного струму споживання від напруги живлення й температури для ІС К564ЛЕ5

Типова залежність динамічної потужності споживання від частоти перемикавання при різних напругах живлення і ємностях навантаження для ІС К564ЛЕ5 наведена на рис.2.3.2 (безперервна лінія для $C_L=50$ пФ, штрихова - для $C_L=15$ пФ).

Зі збільшенням тактової частоти до граничних значень різко зростає споживана потужність, що призводить до збільшення виділюваного тепла й погіршення умов експлуатації.

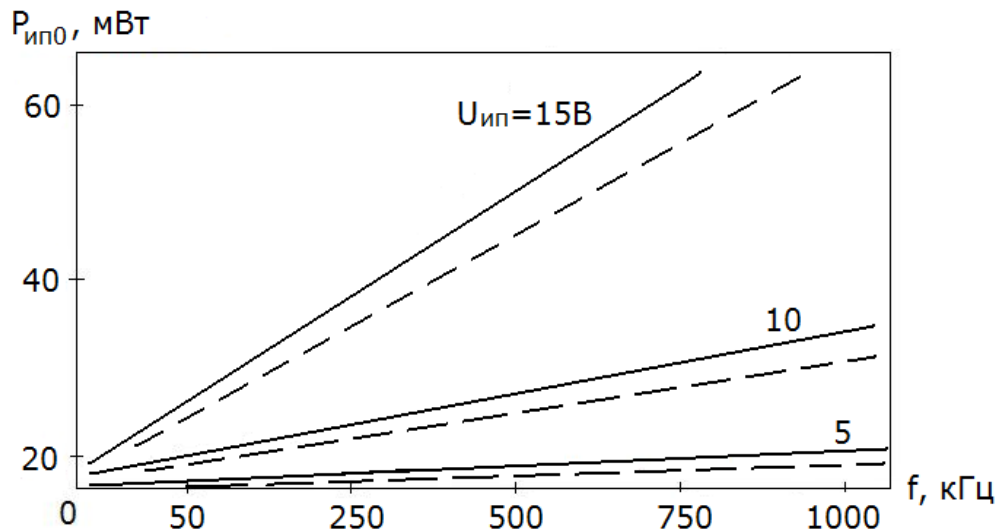


Рис. 2.3.2. Типова залежність динамічної потужності споживання від частоти перемикавання для ІС К564ЛЕ5

Мінімізацію споживаної потужності пристроїв на мікросхемах із КМДП-технологією можна забезпечити зниженням тактової частоти, зменшенням ємності навантаження, забезпеченням крутих фронтів вхідних імпульсів і зменшенням довжини ланцюгів постійного струму. Споживання потужності можна знизити в результаті перемикавання тактової частоти на більше низьку на період часу, коли немає необхідності в більшій високій. Зниження ємності навантаження можна отримати шляхом зменшення монтажно-ї ємності. При збільшенні тривалості фронту обидва вхідних транзистора залишаються відкритими тривалий час, що призводить до додаткового споживання потужності. Ефективним способом зниження споживаної потужності є відключення напруги живлення від частини або від всієї системи.

Передаточні характеристики. Особливість ідеальних передатних характеристик КМДП-структур – є симетричність щодо точки перемикавання схеми з одного логічного стану в інше.

На рис. 2.3.3 зображені типові передаточні характеристики одного ЛЕ IC K564ЛА7 по напрузі й струму при різних напругах живлення і температурах. Характеристики показують високу завадостійкість і температурну стабільність схеми, тобто незначні коливання точки перемикавання при зміні температури. Крива наростання струму споживання описує момент перемикавання схеми з одного логічного стану в інше. За першу половину фронту імпульсу відбувається наростання струму споживання в результаті появи наскрізного струму, за другу половину струм падає до нуля.

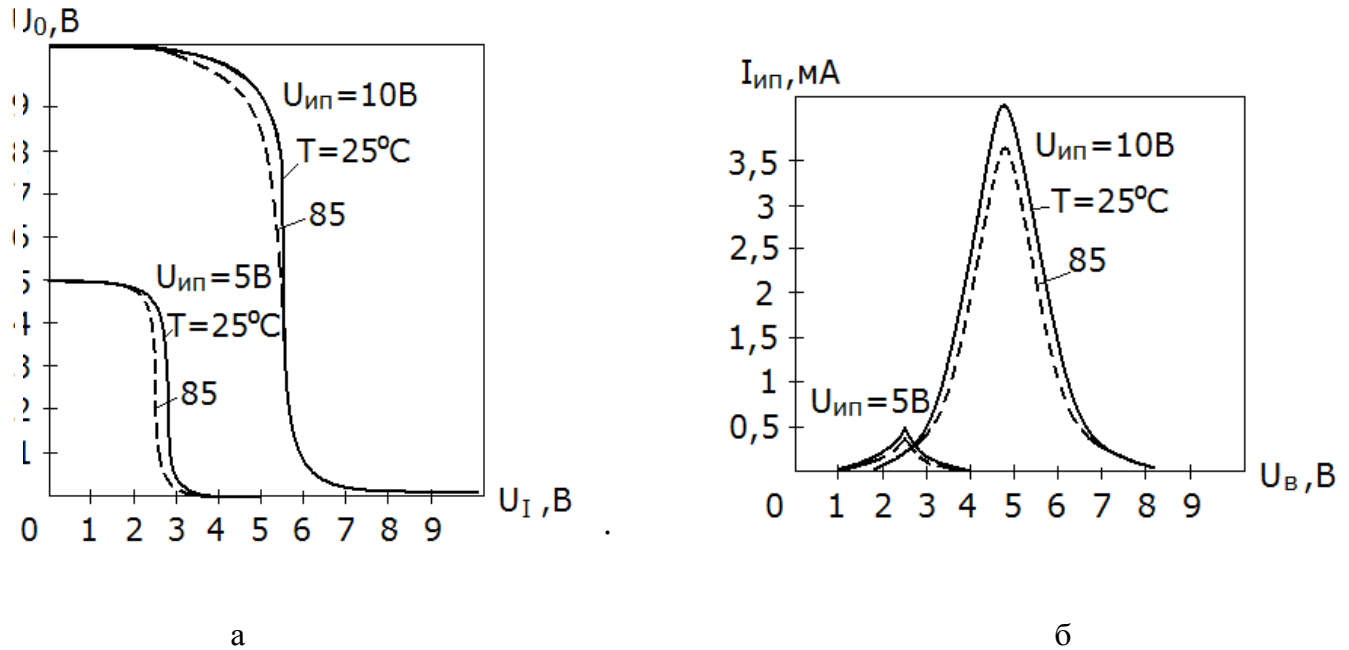


Рис.2.3.3 Типова передаточна характеристика ЛЕ IC K564ЛА7 по напрузі (а) і залежність току споживання (б)

Завадостійкість. КМДП IC характеризуються високими статичною й динамічною завадостійкостями. Спрощено завадостійкість можна виразити як здатність мікросхеми виключити передачу завад зі входу схеми на її вихід.

Статична завадостійкість характеризує можливості схеми при тривалому імпульсі перешкоди, а динамічна завадостійкість - при короткочасних завадах.

Граничне значення завадостійкості визначається максимальною вхідною напругою для низького рівня й мінімальною вхідною напругою для високого рівня:

$$U_{\Pi}^0 = |U_{\text{ВЫХ}}^0 - U_{\text{ВХ max}}^0| ,$$

$$U_{\Pi}^1 = |U_{\text{ВЫХ}}^1 - U_{\text{ВХ min}}^1| ,$$

де $U^0_{\text{ВЫХ}}$ — вихідна напруга низького рівня при відсутності перешкоди на вході; $U^1_{\text{ВЫХ}}$ — вихідна напруга високого рівня при відсутності перешкоди на вході; U_{Π}^0 — низький рівень статичної перешкоди; U_{Π}^1 — високий рівень статичної перешкоди; $U^0_{\text{ВХ max}}$ — максимальна вхідна напруга низького рівня, при якому вихідний логічний рівень не міняє свого стану; $U^1_{\text{ВХ min}}$ — мінімальна вхідна напруга високого рівня, при якому логічний рівень не міняє свого стану.

Статична завадостійкість мікросхем збільшується з ростом напруги живлення, а коливання завадостійкості залежно від температури незначні через високу температурну стабільність передатних характеристик.

Динамічна завадостійкість перебуває в прямої залежності від рівня статичної завадостійкості, швидкості перемикавання мікросхеми, вхідної й вихідної ємностей, від тривалості, амплітуди й форми сигналу перешкоди.

Швидкодія. Мікросхеми КМДП характеризуються порівняно невисоким у порівнянні із ТТЛ ІС швидкодією. Динамічні параметри КМДП ІС залежать від складності схеми, напруги живлення, ємності навантаження й температури.

На рис. 2.3.4 наведені залежності часу затримки поширення вхідного сигналу ІС К564ЛЕ5, К564ЛА7 від ємності навантаження й напруги живлення при нормальній температурі. Час затримки поширення сигналу, а також часи фронту й зрізу лінійно зростають зі збільшенням ємності навантаження й температури.

Зміна напруги живлення від 5 до 10 В збільшує швидкодію мікросхем майже в 2 рази через зменшення опору каналів провідності.

Напруга живлення. Мікросхеми КМДП працездатні в діапазоні напруг живлення 3...15 В. Припустиме відхилення від номінального значення напруги живлення $\pm 10\%$. Однак з метою підвищення надійності апаратури мікросхеми доцільно застосовувати в діапазоні 5...10 В.

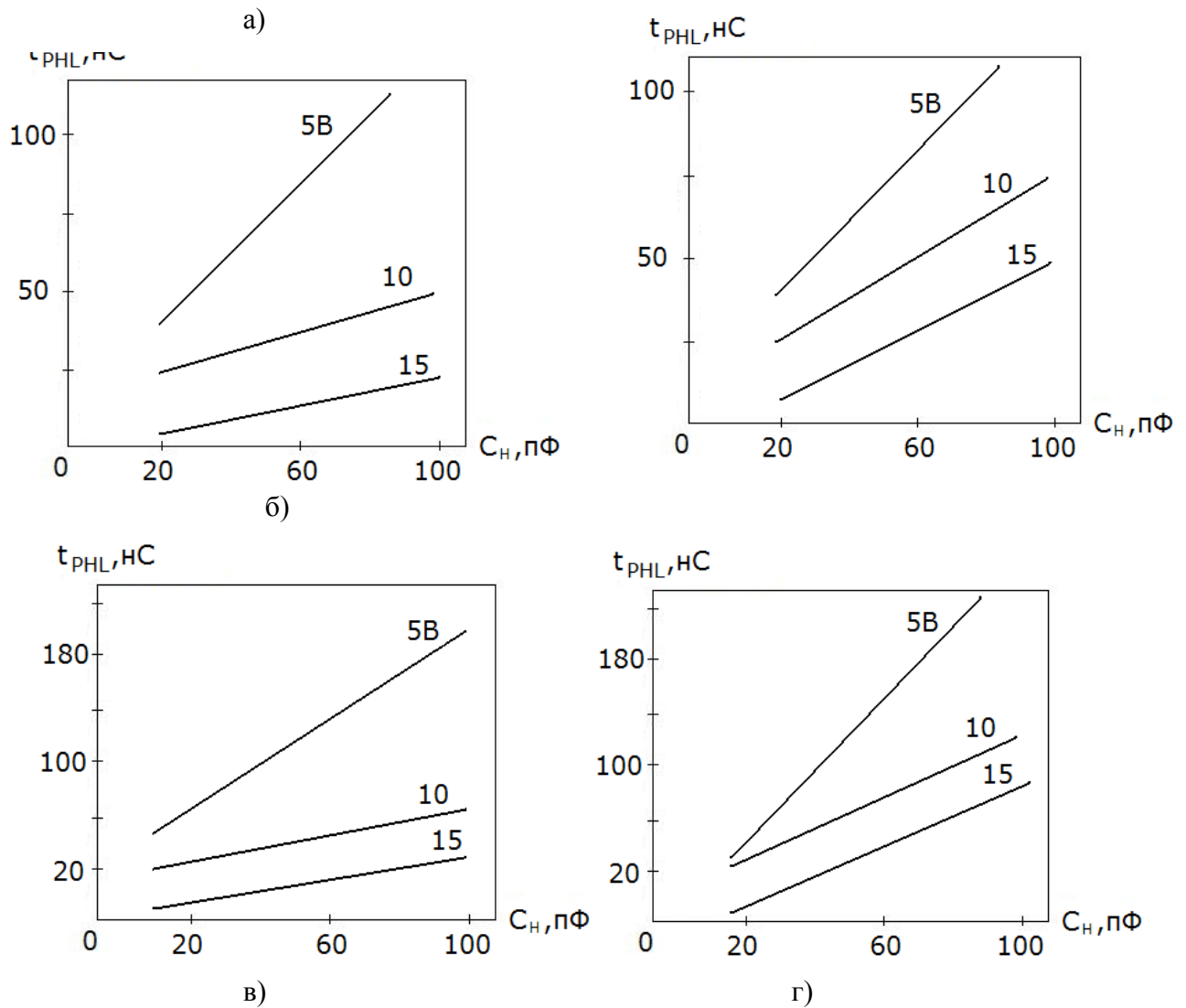


Рис. 2.3.4 Типові залежності часу затримки поширення вхідного сигналу ІС К564ЛА7 (а, б), К564ЛЕ5 (в, г) від ємності навантаження й напруги живлення при нормальній температурі

Вхідні характеристики. МДП-транзистори мають високий вхідний опір, тому вхідні струми ІС КМОП малі. Залежність вхідного струму ІС К564ЛЕ5 від напруги живлення при нормальній температурі зображена на рис. 2.3.5.

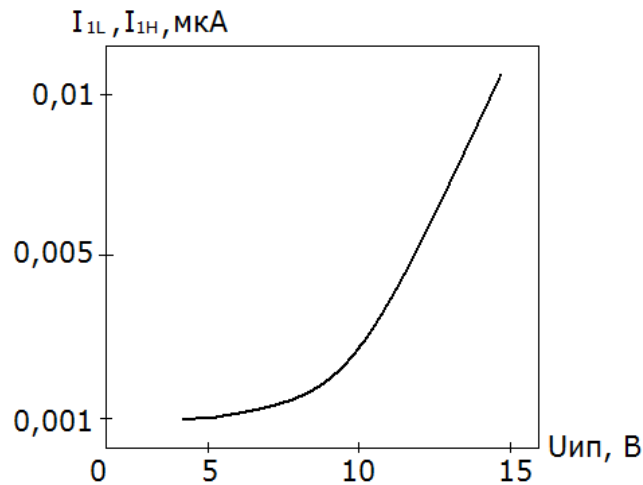


Рис. 2.3.5 Типова залежність вхідного струму низького й високого рівнів ІС К564ЛЕ5 від напруги живлення при нормальній температурі

Для захисту транзисторів від ушкодження високою напругою (пробою підзатворного діелектрика статичною електрикою) кожний вхід КМДП ІС забезпечують діодно-резисторним захисним ланцюжком. Електричний розряд виникає, якщо електростатичний заряд з високим потенціалом щодо землі попадає на клеми ІС. Такий розряд зменшує надійність мікросхем. Перший розряд часто не викликає катастрофічного пробоя оксидної плівки в мікросхемі, однак, він залишає слабкі точки на плівці. Згодом (при повторних розрядах) ці точки продовжують послаблювати плівку, поки плівка не пробивається. Крім того, ще до повного пробоя плівки електростатичні розряди збільшують струми витоку мікросхем. КМДП ІС хоча б один раз піддана електростатичному розряду, стає менш надійною.

Рівень безпечного електростатичного потенціалу ІС К564, забезпечуваного схемою захисту, становить 100 В.

Навантажувальна здатність. Значення вхідних і вихідних струмів визначають коефіцієнт розгалуження по виходу $K_{\text{раз}}$ мікросхем по постійному струмі, значення його визначається як найменше з коефіцієнтів розгалуження по виходу в режимах низького й високого рівнів.

При експлуатації апаратури рекомендується застосовувати мікросхеми із $C_L < 500$ пФ, при цьому потужність, що розсіюється корпусом мікросхеми, не повинна перевищувати 200 мВт.

Мікросхеми, що виготовляються по КМДП-технології, мають високу навантажувальну здатність, що обмежується гранично припустимим струмом навантаження. Ефективне значення гранично припустимого струму на один вихід визначається максимальним

струмом, що не призводить до перенавантаження шини металізації, для ІС К564 не повинно перевищувати 10 мА.

2.3.1 Логічний елемент І-НЕ

Ціль роботи – дослідження статичних і динамічних параметрів і характеристик логічних елементів типу І-НЕ на КМДП- транзисторах.

Логічний елемент І-НЕ на КМДП-транзисторах наведений на рис. 2.3.6.

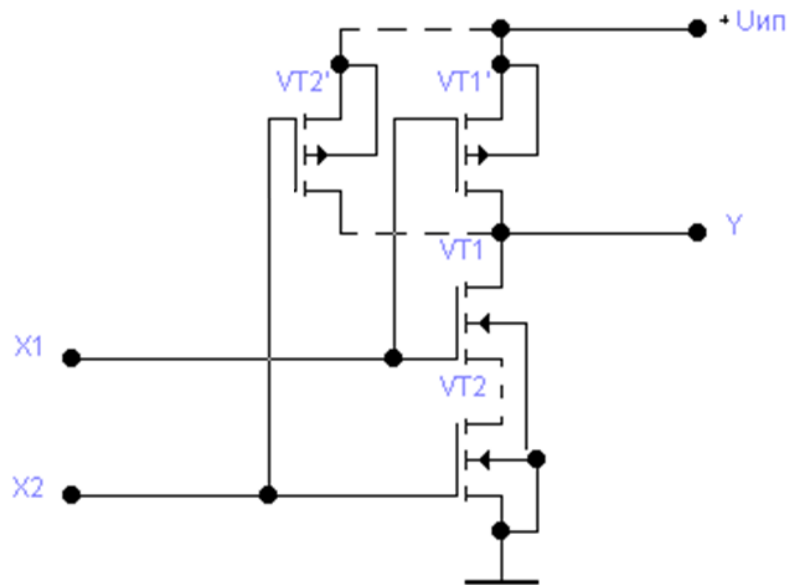


Рис. 2.3.6 Принципова схема ЛЕ І-НЕ

Логічний елемент можна умовно розбити на два модулі:

- модуль, що містить n-канальні МДП-транзистори, з'єднані послідовно;
- модуль, що містить р-канальні МДП-транзистори, з'єднані паралельно.

При цьому кожному транзистору з одного модуля відповідає транзистор з іншого модуля (транзистори, що мають загальний затвор), ці транзистори утворюють комплементарну пару.

Кількість транзисторів визначається кількістю входних сигналів і на кожний вхід підключається одна комплементарна пара.

Розберемо принцип роботи ЛЕ І-НЕ на прикладі елемента із двома входами.

Для розгляду принципу функціонування складемо таблицю станів:

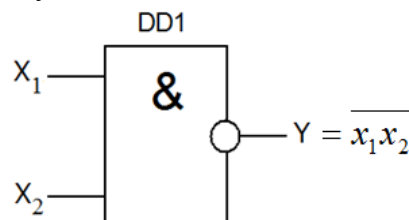


Рис.2.3.7 Умовна позначка ЛЕ 2I-HE
Табл.2.3.1

X_1	X_2	Y
0	0	1
0	1	1
1	0	1
1	1	0

Таким чином, для того, щоб показати, що схема, наведена на рис. 2.3.7, являє собою ЛЕ I-HE, необхідно показати, що її вихід підключається до землі тільки при сигналах високого рівня, поданих на всі входи одночасно.

Для того, щоб вихід схеми був підключений до загальної шини з нульовим потенціалом (землі) необхідно, щоб усі послідовно з'єднані транзистори були відкриті. Таким чином, сигнал низького рівня формується на виході тільки при одному єдиному наборі вхідних сигналів. Покажемо, що при всіх інших наборах на виході формується сигнал високого рівня, тобто, що вихід підключений до джерела живлення. Дійсно, якщо хоча б на один вхід поданий сигнал низького рівня, то відповідний транзистор з «паралельної» групи буде відкритий, спадання напруги на ньому буде малим й практично вся напруга живлення передається на вихід (група послідовно з'єднаних транзисторів у цьому випадку має дуже великий опір).

Іншими словами, робота ЛЕ I-HE в КМДП-технології базується на тому, що провідність у групі послідовно з'єднаних транзисторів визначається елементом з найменшою провідністю, а в групі паралельно з'єднаних транзисторів - елементом з найбільшою провідністю, і тому, що в комплементарній парі МДП-транзисторів у статичі транзистори перебувають у протилежних станах.

Таким чином, головна перевага КМДП-елементів (у тому числі й I-HE), полягає в тому, що в обох статичних станах струм від джерела живлення відсутній, тому споживана потужність дуже мала. Однак, під час перемикання елемента струм протікає, заряджаючи паразитні ємності, тому динамічна споживана потужність пропорційна частоті перемикання й може на кілька порядків перевищувати статичну.

Вплив паразитних ємностей у КМДП-структурах набагато менше, ніж у n-МДП, оскільки заряд і розряд вихідної ємності відбувається через відкриті транзистори VT і VT', які

мають однаково малий опір. КМДП-елементи належать до класу елементів з відносно низькою швидкодією.

Крім швидкодії паразитні ємності знижують і максимально припустиму кількість входів. Це обумовлено тим, що при збільшенні кількості входів зростає й кількість транзисторів в «паралельній» групі, що у свою чергу збільшує паразитну ємність, а збільшення кількості послідовно з'єднаних транзисторів збільшує їхній загальний опір, через яке розряджається ємність. Крім того, це веде до підвищення рівня логічного „0”.

КМДП-елементи можуть працювати від джерела живлення в діапазоні 3..15 В. Від напруги джерела живлення також залежить швидкодія й споживана потужність. Найчастіше використовуються джерела живлення з напругою 5 В, що забезпечує сумісність за рівнем сигналу із ТТЛ-елементами. Істотна перевага КМДП-структур - їхня завадостійкість (для серії K564 припустимі статичні перешкоди близько 2 В).

Робоче завдання

1. Зібрати досліджувану схему рис. 2.3.8.

Установити параметри транзисторів:

n-МДП:

a. Threshold (VTO) = 2V;

Transconductance coefficient (KP) = 5e-2;

Gate-bulk overlap capacitance (CGBO) = 5e-12F;

Gate-drain overlap capacitance (CGDO) = 5e-12F;

Gate-source overlap capacitance (CGSO) = 5e-12F;

Zero-bias body-drain junction capacity (CBD) = 5e-12F;

Zero-bias body-source junction capacity (CBS) = 5e-12F.

p-МДП:

b. Threshold (VTO) = -2V;

Transconductance coefficient (KP) = 5e-2;

Gate-bulk overlap capacitance (CGBO) = 5e-12F;

Gate-drain overlap capacitance (CGDO) = 5e-12F;

Gate-source overlap capacitance (CGSO) = 5e-12F;

Zero-bias body-drain junction capacity (CBD) = 5e-12F;

Zero-bias body-source junction capacity (CBS) = 5e-12F.

2. Перевірити роботу ЛЕ для положень ключа $K=(0,1)$. Дослідити статичні характеристики схеми, визначити $U_{1\max}^0$, $U_{1\min}^1$, U_2^0 , U_2^1 . Дослідити вплив напруги живлення на передаточну характеристику $U_2 = f(U_1)$.
3. Дослідити перехідні процеси: по часових діаграмах вхідних і вихідних сигналів визначити $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , $f_{\max}$.
4. Задokumentувати для звіту зняті в експериментах часові діаграми і характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. Зібрати схему рис. 2.3.8 і встановити параметри компонентів схеми, задані викладачем.
2. Подати на вхід схеми від функціонального генератора сигнал трикутної форми з параметрами:

$$\text{Amplitude} = 0.5U_{\text{ип}};$$

$$\text{Offset} = 0.5U_{\text{ип}};$$

$$\text{Frequency} = 100\text{Hz}.$$

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $U_{1\max}^0$, $U_{1\min}^1$, U_2^0 , U_2^1 .

Для зняття передаточної характеристики $U_2 = f(U_1)$ установити режим осцилоскопу В/А.

3. Для виміру перехідних процесів подати на вхід схеми від функціонального генератора сигнал прямокутної форми з параметрами

$$\text{Amplitude} = 0.5U_{\text{ип}};$$

$$\text{Offset} = 0.5U_{\text{ип}};$$

$$\text{Frequency} = 1\ldots 5\text{MHz}.$$

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} .

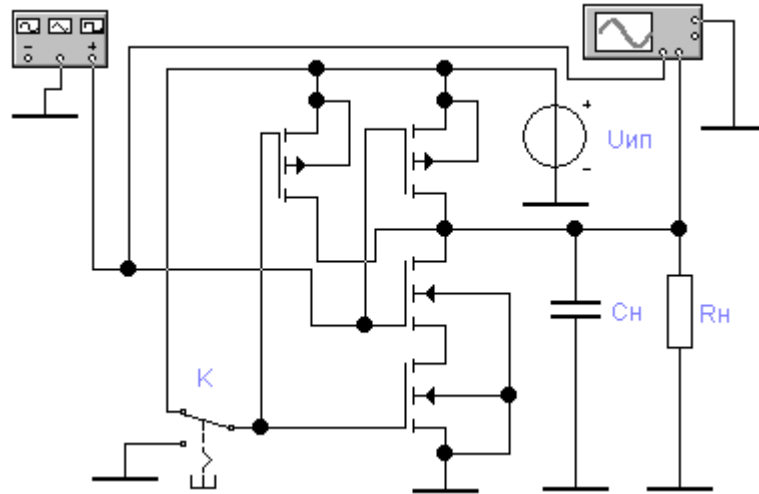


Рис. 2.3.8

Контрольні питання

1. Намалюйте схему електронного ключа на КМДП-транзистрах.
2. Поясніть принцип роботи електронного ключа на КМДП-транзистрах.
3. Намалюйте схему ЛЕ І-НЕ на КМДП-транзистрах.
4. Поясніть принцип роботи ЛЕ І-НЕ на КМДП-транзистрах.
5. Назвіть особливості КМДП-структур.
6. Які фактори впливають на роботу ЛЕ І-НЕ на КМДП-транзистрах?
7. Як залежить передаточна характеристика ЛЕ $U_2=f(U_1)$ від напруги живлення?

2.3.2 Логічний елемент АБО-НЕ

Ціль роботи – дослідження статичних і динамічних параметрів і характеристик логічних елементів типу АБО-НЕ на КМДП- транзисторах.

Теоретичні відомості

Логічний елемент АБО-НЕ реалізується за допомогою МДП-ключів шляхом паралельного включення п-канальних транзисторів і послідовного включення р-канальних транзисторів. На рис. 2.3.9 зображена електрична схема двухвходового елемента АБО-НЕ. Опір групи

паралельно з'єднаних транзисторів визначається найменшим з паралельних ланок, тобто транзистором, на затвор якого подане найбільше із вхідних напруг.

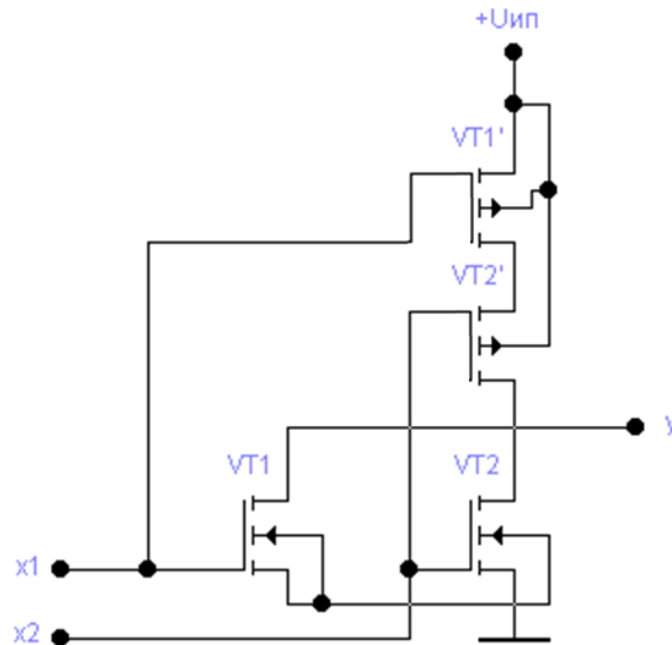


Рис. 2.3.9. Принципова схема ЛЕ АБО-НЕ

З подачею логічної 1 хоча б на один із входів (наприклад, $x_1=1$) транзистор VT1 відкривається, а транзистор VT1' закривається. На виході встановлюється низький рівень сигналу U_2^0 , величина якого визначається співвідношенням опорів в ланцюзі стоку закритих транзисторів і опорів групи відкритих транзисторів. Тільки при одній комбінації вхідних сигналів, коли на всі входи елемента подані низькі рівні сигналів, тобто $x_1=x_2=0$, транзистори VT1 і VT2 закриті (ключі розімкнуті), а вихід елемента через відкриті транзистори VT1', VT2' підключається до шини джерела напруги. На виході формується високий рівень напруги U_2^1 .

Таблиця істинності для виразу $Y = \overline{x_1 \cup x_2}$ має вигляд:

X1	X2	Y
0	0	1
1	0	0
0	1	0
1	1	0

Головна перевага КМДП-елементів полягає в тому, що в обох статичних станах струм від джерела живлення не протікає, тому споживана потужність дуже мала. Однак під час роботи елемента струм заряджає паразитні ємності, тому динамічна споживана потужність пропорційна частоті перемикання й може на кілька порядків преувеличувати статичну.

Швидкодія логічних елементів на КМДП-структурах вище, ніж на n-МДП-транзисторах (з каналами одного типу), тому що заряд і розряд вихідної ємності відбувається через відкриті транзистори VT1 і VT2, які мають однаково малий опір. Кількість входів і навантажувальна здатність тут також обмежуються в основному впливом цих параметрів на швидкодію. Транзистори, підключені паралельно, збільшують паразитну ємність, а підключені послідовно збільшують опір, через якого відбувається заряд або розряд ємності навантаження.

Робоче завдання

1. Зібрати досліджувану схему рис. 2.3.10.

Установити параметри транзисторів:

n-МДП:

Threshold (V_{TO}) = 2V;

Transconductance coefficient (K_P) = $5e-2$;

Gate-bulk overlap capacitance (C_{GBO}) = $5e-12$ F;

Gate-drain overlap capacitance (C_{GDO}) = $5e-12$ F;

Gate-source overlap capacitance (C_{GSO}) = $5e-12$ F;

Zero-bias body-drain junction capacity (C_{BD}) = $5e-12$ F;

Zero-bias body-source junction capacity (C_{BS}) = $5e-12$ F.

p-МДП:

Threshold (V_{TO}) = -2V;

Transconductance coefficient (K_P) = $5e-2$;

Gate-bulk overlap capacitance (C_{GBO}) = $5e-12$ F;

Gate-drain overlap capacitance (C_{GDO}) = $5e-12$ F;

Gate-source overlap capacitance (C_{GSO}) = $5e-12$ F;

Zero-bias body-drain junction capacity (C_{BD}) = $5e-12$ F;

Zero-bias body-source junction capacity (C_{BS}) = $5e-12$ F.

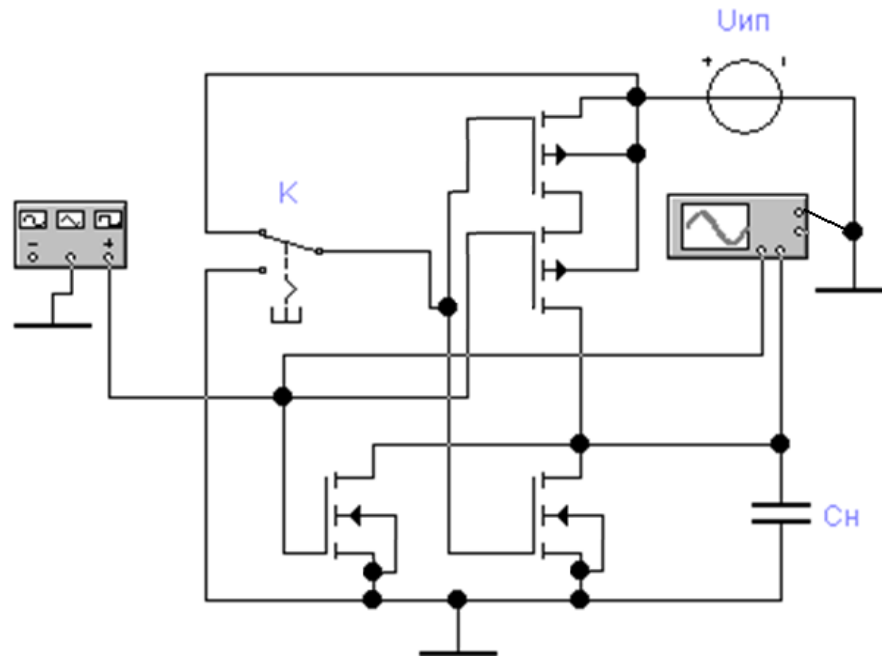


Рис. 2.3.10

2. Перевірити роботу ЛЕ для положень ключа $K = (0,1)$. Дослідити статичні характеристики схеми: визначити $U_{1\max}^0$, $U_{1\min}^1$, U_2^0 , U_2^1 . Дослідити вплив напруги живлення на передаточну характеристику $U_2 = f(U_1)$
3. Дослідити перехідні процеси: по тимчасових діаграмах вхідних і вихідних сигналів визначити $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , $f_{\max}$.
4. Задokumentувати для звіту зняті в експериментах часові діаграми й характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. Зібрати схему рис. 2.3.10 і встановити параметри компонентів і напруг, задані викладачем.
2. Подати на вхід схеми від функціонального генератора сигнал трикутної форми з параметрами:
Amplitude= $0.5U_{ип}$;
Offset= $0.5U_{ип}$;
Frequency=100Hz.

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $U_{1\max}^0$, $U_{1\min}^1$, U_2^0 , U_2^1 .

Для зняття передаточної характеристики $U_2=f(U_1)$ встановити режим осцилоскопу В/А.

3. Для дослідження перехідних процесів подати на вхід схеми від функціонального генератора сигнал прямокутної форми з параметрами

Amplitude= $0.5U_{\text{ип}}$;

Offset= $0.5U_{\text{ип}}$;

Frequency=1...5MHz.

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $t_{\text{зд.р.}}^{01}$, $t_{\text{зд.р.}}^{10}$, $t_{\text{ф.}}^{01}$, $t_{\text{ф.}}^{10}$.

Контрольні питання

1. Намалюйте схему електронного ключа на КМДП-транзистрах.
2. Поясніть принцип роботи електронного ключа на КМДП-транзистрах.
3. Намалюйте схему ЛЕ АБО-НЕ на КМДП-транзистрах.
4. Поясніть принцип роботи ЛЕ АБО-НЕ на КМДП-транзистрах.
5. Назвіть особливості КМДП-структур.
6. Які фактори впливають на роботу ЛЕ АБО-НЕ на КМДП-транзистрах?
7. Як залежить передаточна характеристика ЛЕ $U_2=f(U_1)$ від напруги живлення?

3 Шифратори і дешифратори

Шифратор – специфічний перетворювач кодів - пристрій, що забезпечує видачу певного коду у відповідь на порушення одного із входів. Шифратори реалізують перетворення унітарного коду (інша назва – код «1 з N») у необхідний код (наприклад, у двійковий).

Шифратори широко використовуються для перетворення десяткових цифр і буквених символів у двійковий код при введенні інформації в ЕОМ і інші цифрові пристрої.

Дешифратори виконують зворотне перетворення будь-якого коду в унітарний.

3.1 Непріоритетний шифратор

Ціль роботи – дослідження логіки функціонування, статичних і динамічних параметрів комбінаційних пристроїв на прикладі шифратора.

Теоретичні відомості

Розглянемо приклад побудови шифратора для перетворення десяткових чисел у двійковий код 8421 згідно табл.3.1. Вхідні дані - це двійкові змінні $x_0, \dots, x_9$, які формуються при натисканні відповідної клавіші пристрою введення. Змінні є незалежними й дозволяють побудувати $2^{10} = 1024$ вхідні комбінації, але якщо накладається обмеження, що забороняє натискання двох і більше клавіш, то з 1024 залишається 10 припустимих вхідних комбінацій. Відповідному даному обмеженню вхідний код називають кодом "1 з N" або унітарним.

Таблиця 3.1

Десяткове число	Вхідний код	Код 8421
	$x_9 x_8 x_7 x_6 x_5 x_4 x_3 x_2 x_1 x_0$	$y_3 y_2 y_1 y_0$
X	0 0 0 0 0 0 0 0 0 0	0 0 0 0
0	0 0 0 0 0 0 0 0 0 1	0 0 0 0
1	0 0 0 0 0 0 0 0 1 0	0 0 0 1
2	0 0 0 0 0 0 0 1 0 0	0 0 1 0
3	0 0 0 0 0 0 1 0 0 0	0 0 1 1
4	0 0 0 0 0 1 0 0 0 0	0 1 0 0
5	0 0 0 0 1 0 0 0 0 0	0 1 0 1
6	0 0 0 1 0 0 0 0 0 0	0 1 1 0
7	0 0 1 0 0 0 0 0 0 0	0 1 1 1
8	0 1 0 0 0 0 0 0 0 0	1 0 0 0
9	1 0 0 0 0 0 0 0 0 0	1 0 0 1

У табл.3.1 натиснутій клавіші відповідає логічна одиниця, а не натиснутим - логічний нуль. Дві перші вхідні комбінації породжують той самий двійковий код 0000. Відмінність між ними полягає в тому, що при натисканні клавіш «нуль», як і при введенні інших цифр, у пристрої повинна формуватися команда введення й запам'ятовування чергової десяткової цифри. Як видно з табл.3.1, двійкова змінна y_0 приймає значення одиниці, якщо одиниця з'являється на вході x_1 (або на вході x_3, x_5, x_7, x_9). При всіх інших вхідних комбінаціях $y_0 = 0$, тобто в термінах алгебри логіки:

$$y_0 = x_1 + x_3 + x_5 + x_7 + x_9 = \overline{x_1 * x_3 * x_5 * x_7 * x_9},$$

Аналогічно запишемо для інших виходів:

$$y_1 = x_2 + x_3 + x_6 + x_7 = \overline{x_2 * x_3 * x_6 * x_7},$$

$$y_2 = x_4 + x_5 + x_6 + x_7 = \overline{x_4 * x_5 * x_6 * x_7},$$

$$y_3 = x_8 + x_9 = \overline{x_8 * x_9}.$$

Відповідно до отриманих рівнянь шифратор може бути реалізований у базисі логічних

елементів АБО або І-НЕ. Розглянемо приклад реалізації шифратора в базисі І-НЕ (рис.3.1):

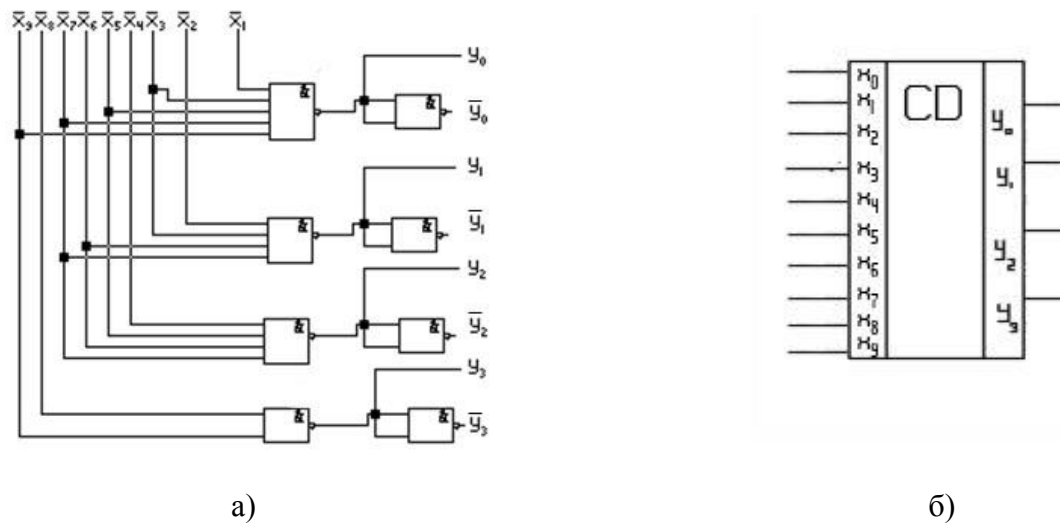


Рис. 3.1

Робоче завдання

1. Зібрати досліджувану схему рис. 3.2. Вибрати з бібліотеки компонентів Electronics Workbench тип ЛЕ, визначений викладачем.
2. Перевірити логіку роботи шифратора при різних положеннях перемикачів К1,..., К9. Зіставити стан індикаторних лампочок L0, L1, L2, L3 на виходах шифратора зі станом виходів шифратора y_0, y_1, y_2, y_3 згідно табл.3.1.

Дослідити статичні параметри й характеристики схеми. Визначити параметри U_2^0, U_2^1 .

3. Дослідити перехідні процеси в шифраторі. Визначити по осцилограмам вхідного й вихідного сигналів параметри $t_{зд.р.}^{01}, t_{зд.р.}^{10}, t_{\phi}^{01}, t_{\phi}^{10}$, а також f_{max} .
4. Задokumentувати для звіту зняті в експериментах часові діаграми і характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

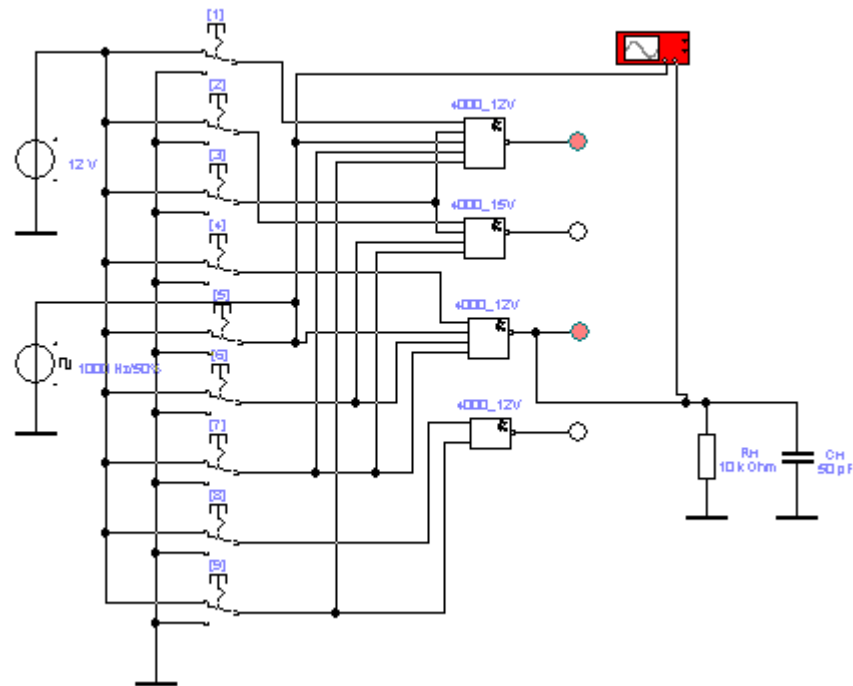


Рис. 3.2

Методичні вказівки

1. Зібрати схему на ЛЕ в заданій викладачем серії. Встановити задану напругу живлення $U_{\text{ип}}$ схеми.
2. На вхід x_4 підключити замість генератора G1 перемикач K4. Встановити параметри джерела постійної напруги V1 відповідно напрузі живлення ЛЕ.
3. При дослідженні перехідних процесів у шифраторі на вхід x_4 замість перемикача K4 підключити генератор прямокутних імпульсів з параметрами: $f=1\text{MHz}$, $U_1^1=U_{\text{ип}}$. До виходу y_2 підключити навантажувальну ємність C_n (значення задається викладачем).
Параметри $t_{\text{зд.р.}}^{01}$, $t_{\text{зд.р.}}^{10}$, $t_{\text{ф}}^{01}$, $t_{\text{ф}}^{10}$, f_{max} визначаються за допомогою осцилоскопу.

Контрольні питання

1. Що таке шифратор?
2. Який код називають унітарним?
3. У чому полягає відмінність між пріоритетними й непріоритетними шифраторами?

4. Як будується пріоритетний шифратор?
5. Опишіть переваги й недоліки схеми, показаної на рис.3.2.

3.2 Лінійний дешифратор

Ціль роботи – дослідження логіки функціонування, статичних і динамічних параметрів комбінаційних пристроїв типу дешифраторів.

Теоретичні відомості

Зворотне перетворення двійкового коду в код "І з N" виконують перетворювачі коду, називані дешифраторами. Дешифратори використовуються, наприклад, в запам'ятовуючих пристроях для визначення адресу запам'ятовуючого елементу при записі або читанні інформації, а також при виводі інформації з ЕОМ і інших цифрових пристроїв на зовнішні пристрої візуалізації алфавітно-цифрової інформації. Для цього потрібно подати сигнал на І з N, наприклад, катодів газорозрядного індикатора або елементів вибірки символів друкувального пристрою.

Синтез структури дешифратора, як і будь-якого іншого перетворювача кодів, починається із запису таблиці відповідності вхідних і вихідних кодів. Нехай необхідно перетворити двійковий код 21 у код "І з 4". Тоді табл.3.2 повністю визначає значення виходів для всіх вхідних наборів.

Таблиця 3.2

Вхідний код „2-1”	Вихідний код «І з 4» $y_3 y_2 y_1 y_0$
0 0	0 0 0 1
0 1	0 0 1 0
1 0	0 1 0 0
1 1	1 0 0 0

Далі для кожної вихідної функції потрібно скласти карту Карно і з її допомогою одержати її мінімізоване вираження. У розглянутому прикладі це зайве, тому що для кожної функції y_i карта Карно містить тільки одну одиницю, тому відповідний їй мінтерм і є її мінімальною формою. Тоді на підставі табл. 3.2 запишемо:

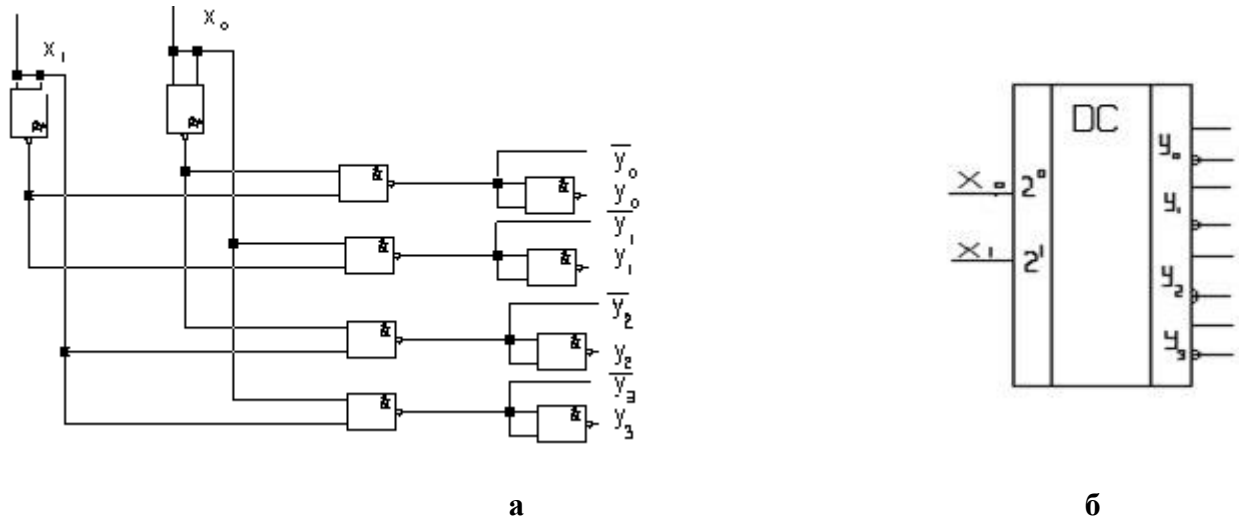


Рис. 3.3

$$\begin{aligned}
 y_0 &= \overline{x_0 x_1} = \overline{x_0 + x_1}, \\
 y_1 &= \overline{x_0 \overline{x_1}} = \overline{x_0 + x_1}, \\
 y_2 &= \overline{\overline{x_0} x_1} = \overline{x_0 + x_1}, \\
 y_3 &= \overline{\overline{x_0} \overline{x_1}} = \overline{x_0 + x_1}.
 \end{aligned}$$

Ці рівняння можуть бути, зокрема, реалізовані в елементному базисі І-НЕ (рис.3.3,а) або АБО-НЕ (рис.3.3,б).

Якщо число входів m і число виходів n дешифратора зв'язані співвідношенням: $n = 2^m$, то виходи визначені для всіх двійкових наборів і дешифратор називається повним. При $n < 2^m$ дешифратор називається неповним. Приклад неповного дешифратора - перетворювач двійкового коду „8421” у код "І з 10" згідно табл. 3.3.

Таблиця 3.3

Вхідний код 8-4-2-1 $x_3x_2x_1x_0$	Вихідний код «1 з 10» $y_0 \dots y_9$
0 0 0 0	1000000000
0 0 0 1	0100000000
0 0 1 0	0010000000
0 0 1 1	0001000000
0 1 0 0	0000100000
0 1 0 1	0000010000
0 1 1 0	0000001000
0 1 1 1	0000000100
1 0 0 0	0000000010
1 0 0 1	0000000001

Оскільки 6 з 16 можливих вхідних наборів не визначені, можна за рахунок довільного довизначення карти Карно мінімізувати ряд вихідних функцій дешифратора. Наприклад, функції

$$y_2 = x_3 * x_2 * x_1 * x_0, \quad y_8 = x_3 * x_2 * x_1 * x_0$$

можна спростити й привести до виду:

$y_2 =$

		$x_1 x_0$			
			$x_3 x_2$		
		00	01	11	10
00	0	0	0	0	1
01	0	0	0	0	0
11	x	x	x	x	x
10	0	0	x	x	x

$= \overline{x_2}^* x_1^* \overline{x_0}^*$

$y_3 =$

		$x_1 x_0$			
			$x_3 x_2$		
		00	01	11	10
00	0	0	0	0	0
01	0	0	0	0	0
11	x	x	x	x	x
10	1	0	x	x	x

$= \overline{x_2}^* \overline{x_1}^* \overline{x_0}^*$

Аналогічно спрощуються функції $y_3, \dots, y_9$. З огляду на те, що функції y_0 і y_1 не спрощуються, у чому легко можна переконатися, побудувавши для них карти Карно, остаточно запишемо логічні функції, які повинен реалізувати синтезований двійково-десятковий дешифратор:

$$y_0 = \overline{x_3} \overline{x_2} \overline{x_1} \overline{x_0} = \overline{x_3 + x_2 + x_1 + x_0},$$

$$y_1 = \overline{x_3} \overline{x_2} x_1 x_0 = \overline{x_3 + x_2 + x_1 + x_0},$$

$$y_2 = \overline{x_2} x_1 x_0 = \overline{x_2 + x_1 + x_0},$$

$$y_3 = \overline{x_2} x_1 x_0 = \overline{x_2 + x_1 + x_0},$$

$$y_4 = \overline{x_2} x_1 x_0 = \overline{x_2 + x_1 + x_0},$$

$$y_5 = x_2 \overline{x_1} x_0 = \overline{x_2 + x_1 + x_0},$$

$$y_6 = x_2 x_1 x_0 = \overline{x_2 + x_1 + x_0},$$

$$y_7 = x_2 x_1 x_0 = \overline{x_2 + x_1 + x_0},$$

$$y_8 = x_3 x_0 = \overline{x_3 + x_0},$$

$$y_9 = x_3 x_1 = \overline{x_3 + x_1}.$$

Відповідно до наведених рівнянь двійково-десятковий дешифратор може бути реалізований на основі логічних елементів І-НЕ або АБО-НІ (рис.3.4). Відзначимо, що в мінімізованому варіанті дешифратора не допускається подача на його вхід кодів 8421, що не ввійшли в табл.3.3.

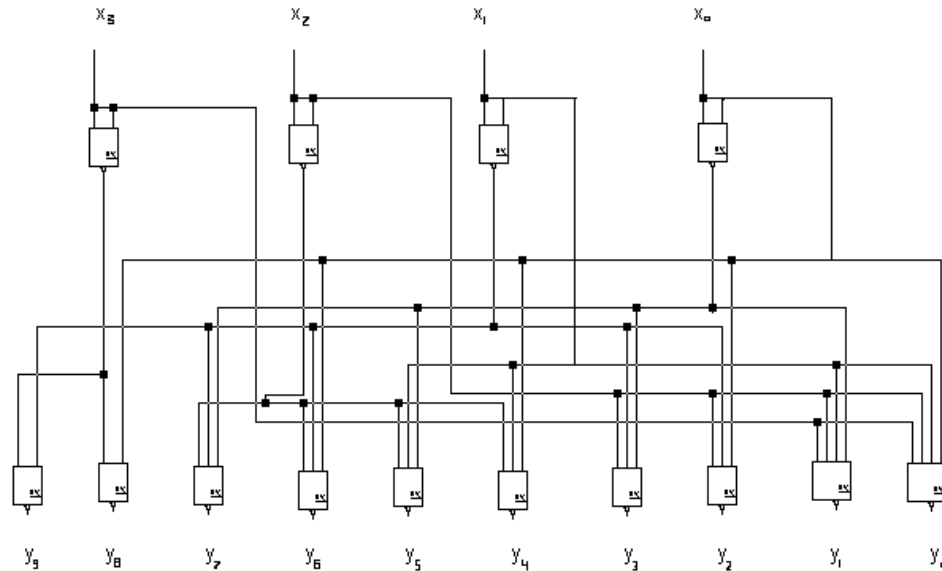


Рис. 3.4

Так, якщо на вхід дешифратора подати код 1011, то одночасно на двох виходах y_3 і y_9 установлюються логічні одиниці. Таким чином, якщо на m входів дешифратора подають будь-які з 2^m комбінацій і не допускається одночасне збудження більш ніж одного з його $n < 2^m$ виходів, спрощення схеми описаним методом неприпустимо й кожна з вихідних функцій повинна бути визначена повним набором входніх змінних. У такому неповному дешифраторі (як приклад, на рис. 3.5 показаний варіант на елементах І-НЕ) "зайві" входні комбінації не збуджують жоден з його виходів: $y_0 = y_1 = \dots = y_9 = 0$.

Розглянуті схеми дешифраторів відносяться до типу лінійних і для них притаманно одноступінчасте дешифрування входніх m -розрядних кодів за допомогою m -входових логічних елементів. Лінійні дешифратори забезпечують перетворення коду з мінімальною затримкою й використовуються в найбільш швидкодіючих цифрових схемах. Однак з ростом розрядності входнього коду m швидко наростає навантаження кожного із входів і кількість корпусів ЛЕ для реалізації дешифратора. Лінійна структура звичайно використовується при побудові неповних дешифраторів при $m < 4$.

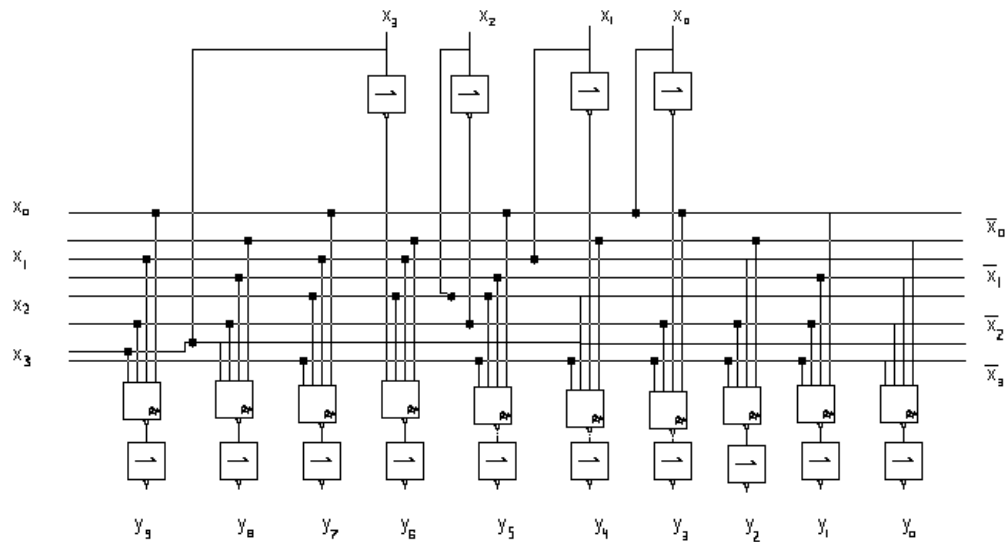


Рис. 3.5

Робоче завдання

1. Зібрати схему, зображену на рис.3.6.
2. Дослідити перехідні процеси. Визначити по осцилограмам вхідних і вихідних сигналів статичні U_2^0 , U_2^1 і динамічні параметри схеми $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , а також f_{max} .
3. Дослідити логіку роботи дешифратора. Перевірити відповідність послідовності зміни кодів на виходах дешифратора таблиці 3.2.
4. Задokumentувати для звіту зняті в експериментах тимчасові діаграми й характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

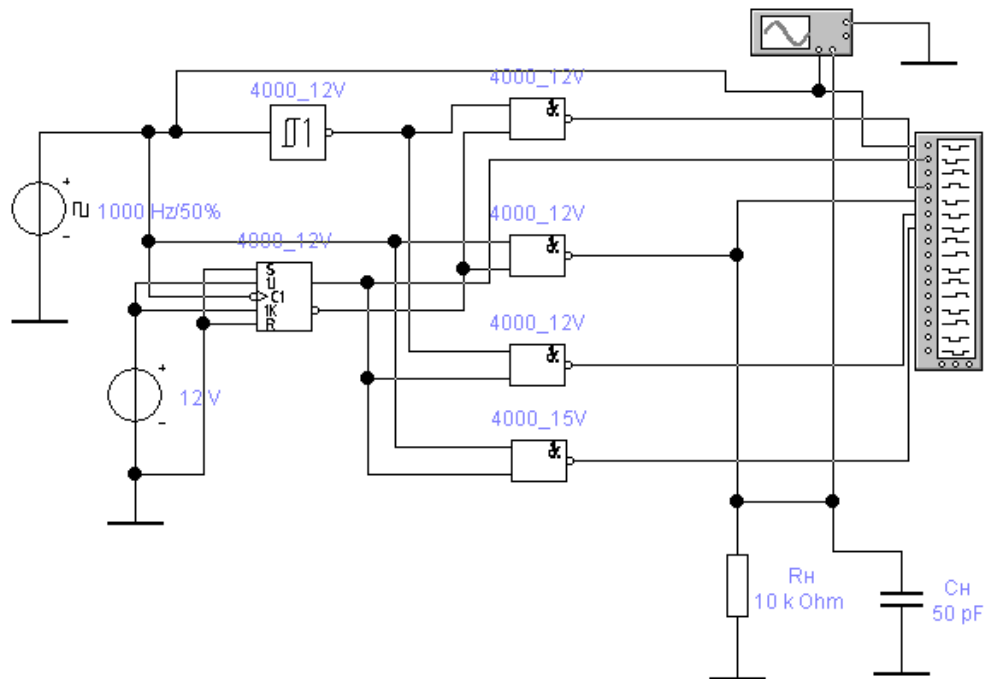


Рис. 3.6

Методичні вказівки

1. Зібрати схему з використанням заданої викладачем серії ЛЕ.
2. Вхідний сигнал x_0 подається від генератора прямокутних імпульсів. Вхідний сигнал x_1 формується JK-Тригером, що використовується як дільник частоти, тому для узгодження рівнів сигналів він повинен бути побудований на елементах тієї ж серії, що й компоненти дешифратора. За допомогою осцилографа, спів ставляючи вхідний сигнал від генератора тактових імпульсів і вихідний сигнал на навантаженні R_n , C_n , визначити $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} .
3. Для дослідження логіки роботи дешифратора відключити осцилограф і підключити логічний аналізатор (Logic Analyzer), як показано на рис. 3.6.

Контрольні питання

1. Що таке дешифратор?
2. Назвіть область застосування шифраторів і дешифраторів.
3. Які дешифратори називаються лінійними?
4. Опишіть за допомогою таблиці істинності функціонування лінійного дешифратора.
5. Чим відрізняється пірамідальний дешифратор від лінійного?
6. З яких функціональних вузлів складається матричний дешифратор?

4 Мультиплексори і демультимплексори

Мультиплексори і демультимплексори відносяться до класу комбінаційних пристроїв, які призначені для комутації потоків даних у лініях зв'язку по заданих адресах. Більша частина даних у цифрових системах передається безпосередньо по проводам і провідникам (наприклад, друкованих плат). Часто виникає необхідність у передачі інформаційних двійкових сигналів (або аналогових в аналого-цифрових системах) від джерела сигналів до споживачів. У деяких випадках потрібно передавати дані на більші відстані по телефонних лініях, коаксіальним і оптичним кабелям. Якби всі дані передавалися одночасно по паралельних лініях зв'язку, загальна довжина таких кабелів була б занадто велика й вони б коштували занадто дорого. Замість цього дані передаються по одному провіднику в послідовній формі й групуються в паралельні дані на прийомному кінці цієї єдиної лінії зв'язку. Пристрої, що використовуються для підключення одного із джерел даних із заданим номером (адресою) до лінії зв'язку, називаються мультиплексорами. Пристрої для підключення лінії зв'язку до одного з приймачів інформації із зазначеною адресою, називаються демультимплексорами. Паралельні дані одного із цифрових пристроїв за допомогою мультиплексора можуть бути перетворені в послідовні інформаційні сигнали, які передаються по одному провіднику. На виходах демультимплексора ці послідовні вхідні сигнали можуть бути знову згруповані в паралельні дані.

4.1 Мультиплексори

Теоретичні відомості

Якщо виникає необхідність передати цифрову інформацію від m різних пристроїв до n приймачів через канал загального користування, використовують мультиплексор M (рис.4.1.1), що відповідно до коду адреси A_m підключає до каналу один з m («1 з m ») джерел інформації, а на виході каналу пристрій DM (демультимплексор) забезпечує передачу інформації до приймача, що має цифрова адреса A_n .

Тобто мультиплексор – це комбінаційний пристрій, призначений для підключення одного з n вхідних сигналів до загального виходу відповідно до коду адреси. Стосовно до комп'ютерної схемотехніки, мультиплексор – це функціональний вузол цифрової системи, призначений для комутації (перемикання) інформації від одного з m входів за відповідною адресою на загальний вихід. Номер конкретної вхідної лінії, що підключається до виходу, у кожний такт машинного

часу визначається адресним кодом $A_0, \dots, A_{k-1}$. Зв'язок між числом інформаційних m і адресних k входів визначається співвідношенням $m \leq 2^k$. Таким чином, мультиплексор реалізує керовану передачу даних від декількох вхідних ліній в одну вихідну.

Принцип роботи мультиплексора і демультимплексора пояснює рис. 4.1.

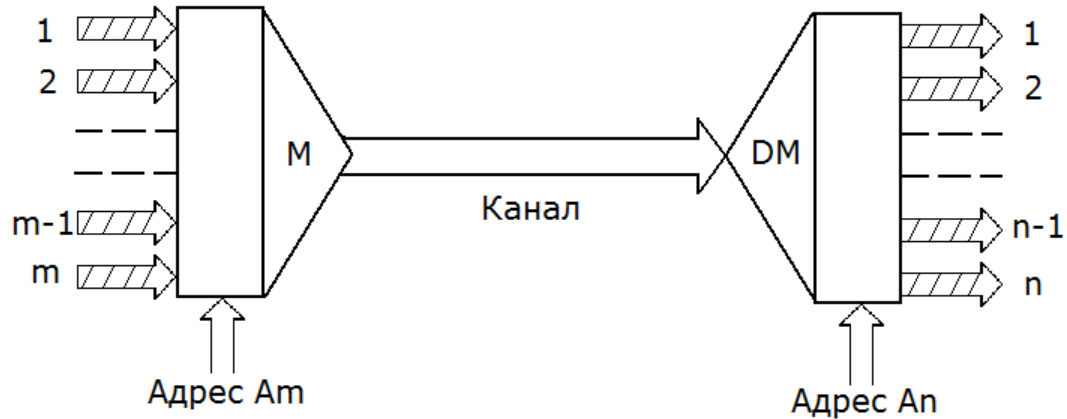


Рис. 4.1

Функція мультиплексорів на зображеннях ЛЕ позначається буквами MUX (multiplexor). Умовне графічне позначення (УГП) мультиплексору показано на рис.4.2.

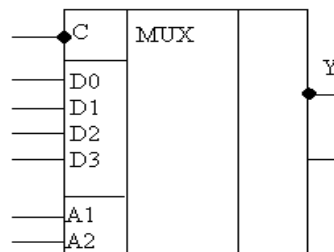


Рис. 4.2

Мультиплексори застосовуються для комутації окремих ліній або груп ліній (шин), перетворення паралельного коду в послідовний, реалізації логічних функцій декількох змінних, побудови схем порівняння, генераторів кодів. Стосовно до мультиплексорів користуються також терміном «селектори» даних.

Мультиплексори містять у своєму складі дешифратор адреси. Сигнали дешифратора управляють логічними вентилями, дозволяючи передачу інформації тільки через один з них. Логіка функціонування мультиплексору для $m=4$ описується табл.4.1, де $x_0, \dots, x_3$ – сигнали незалежних джерел інформації, а змінні A_0, A_1 є адресними, тобто представляють у двійковому коді номер інформаційного входу, що підключається в цей момент до виходу Y . Тоді

функціонування мультиплексору описується таблицею істинності згідно табл. 4.1. У термінах булевої алгебри функція мультиплексору має вигляд:

$$Y = \bar{A}_1 \bar{A}_0 X_0 + \bar{A}_1 A_0 X_1 + A_1 \bar{A}_0 X_2 + A_1 A_0 X_3.$$

Найпростіший мультиплексор, що реалізує задане табл.4.1 перетворення, може бути побудований на логічних елементах (І, АБО, І-НЕ, АБО-НЕ, І-АБО-НЕ) в сполученні з дешифратором адреси. У такій структурі сигнал на виході мультиплексору Y установлюється із затримкою адресних сигналів у логічних елементах дешифратора (рис.4.3,а).

Таблиця 4.1

Інформ. входи	Адреса $A_1 A_0$	Вихід
$X_3 X_2 X_1 X_0$	0 0	x_0
	0 1	x_1
	1 0	x_2
	1 1	x_3

Швидкодію мультиплексору можна збільшити, якщо сполучити дешифратор адреси й інформаційні вентиля (рис.4.3,б). Стробуючий вхід S (на рис. 4.3,б) використовується для виключення несанкціонованого підключення до виходу випадкових входів на час зміни адрес. Короткий запираючий імпульс (строб-імпульс) забезпечує відключення виходу від входів на час переадресації.

Розглянемо деякі схемотехнічне застосування мультиплексорів. Цілком очевидним є використання мультиплексору в якості перетворювача паралельного m -розрядного двійкового коду в послідовний. Для цього досить на входи мультиплексору подати паралельний код і потім переключати адресні коди в необхідній послідовності. При цьому, щоб уникнути появи помилкового сигналу на виході мультиплексор, строб-імпульс на час переключення адресів повинен відключати вихід від входів.

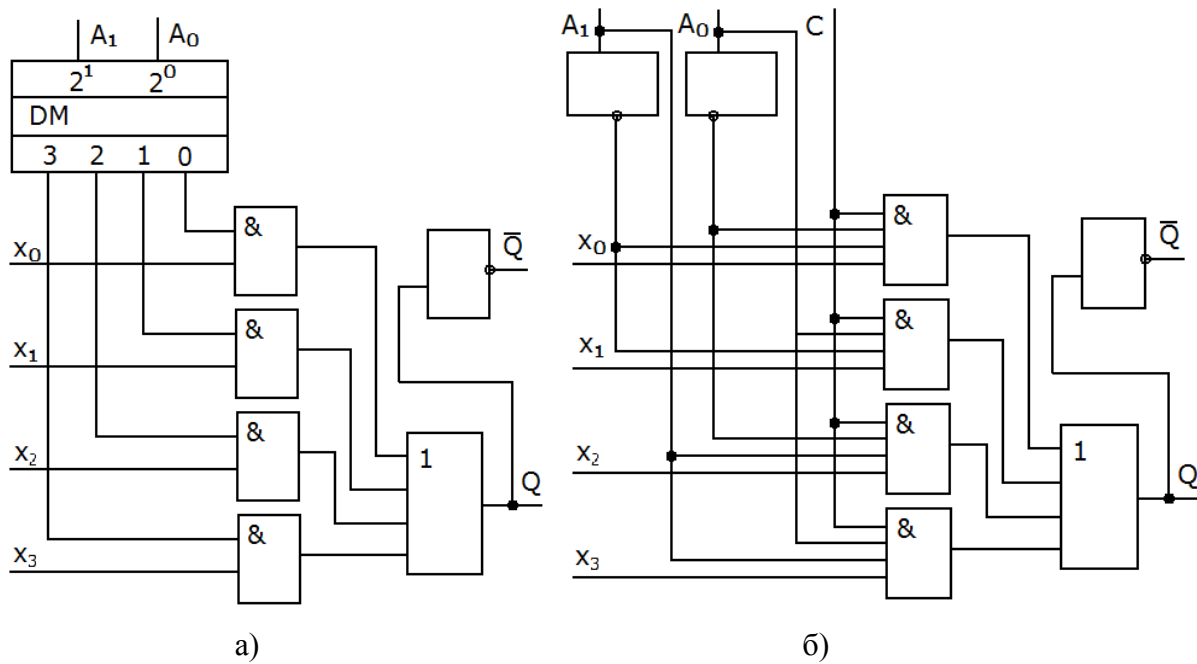


Рис. 4.3

Мультиплексори можуть бути використані для реалізації логічних функцій декількох змінних у вигляді диз'юнктивної нормальної форми. Нехай логічна функція визначена п'ятьма незалежними змінними. Якщо їх подати на адресні входи, що відповідає мультиплексорові на $2^5 = 32$ інформаційних входів, то для одержання на виході Q будь-якої функції п'яти змінних досить подати логічні одиниці на інформаційні входи, адресу яких збігається з мінтермами синтезованої функції. На інші входи необхідно подати логічні нулі, виключивши тим самим відповідні комбінації з вихідної функції. Такий метод прийнятний, якщо функція m змінних містить близьке до 2^m кількість мінтермов. У протилежному випадку складність схема виходить надлишковою.

Мультиплексор може бути використаний більш ефективно, якщо аргументи функцій подавати не тільки на адресні, але й на інформаційні входи. Для цього аргументи синтезованої функції $f(x_1, \dots, x_m)$ розділяються на інформаційні входи (D_i) і адресні входи (A_j) так, щоб останніми управляли змінні, що найбільше часто входять до мінтермів функції, що реалізується.

В інтегральному виконанні мультиплексори випускають на чотири, вісім або шістнадцять входів. Каскадне включення мультиплексорів дозволяє реалізувати комутацію довільного числа вхідних ліній на базі серійних мікросхем мультиплексорів меншої розрядності. Приклад побудови схеми мультиплексору на 16 входів на основі типових 4 -

входових мультиплексорів показаний на рис. 4.4. Така схема називається мультиплексорним деревом.

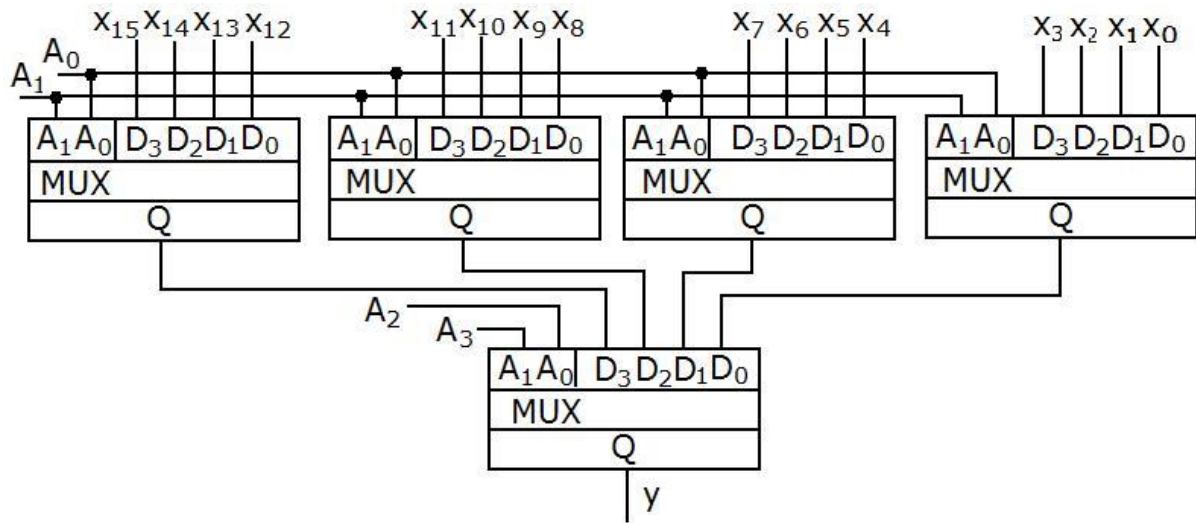


Рис. 4.4

Алгоритм синтезу пристрою, що реалізує логічну функцію на основі мультиплексорів, містить у собі наступні операції:

- представити функцію у вигляді СДНФ;
- для даної СДНФ заповнити карту Карно (Вейча);
- на карті Карно (Вейча) виділити адресні області по кількості інформаційних входів мультиплексору. Кількість рядків m і стовпців n у таких областях повинні задовольняти умові: $m, n = 2^k$, де $k=0,1,2,\dots$ змінні, що зберігають своє значення в межах виділених областей, є адресними, а інші - інформаційними;
- подати адресні змінні будь-яким способом на адресні входи обраного (або заданого) мультиплексору, визначивши в такий спосіб однозначно відповідність адресних областей певному інформаційному входу;
- для кожної адресної області знайти МДНФ/МКНФ щодо інформаційних змінних, для керування інформаційними входами;
- за допомогою тотожних перетворень МДНФ/МКНФ привести до виду, зручному для спільної реалізації;
- реалізувати схеми по кожному інформаційному входу мультиплексору в обраному елементному базисі.

Наведемо приклад побудови мультиплексору, що реалізує деяку функцію:

$$Y = \bar{X}_3 \bar{X}_2 \bar{X}_1 \bar{X}_0 + \bar{X}_3 \bar{X}_2 X_1 X_0 + \bar{X}_3 X_2 \bar{X}_1 \bar{X}_0 + \bar{X}_3 X_2 X_1 X_0 + X_3 X_2 \bar{X}_1 X_0 + X_3 X_2 X_1 \bar{X}_0 + X_3 \bar{X}_2 \bar{X}_1 X_0 + X_3 \bar{X}_2 X_1 \bar{X}_0$$

1. Для даної функції побудуємо карту Карно:

		X ₁ X ₀			
		00	01	11	10
X ₃ X ₂	00	1	0	1	0
	01	1	0	1	0
	11	0	1	0	1
	10	0	1	0	1

2. Оберемо мультиплексор з 4 інформаційними входами (2 входи – адресні). На карті Карно виділимо адресні області. Для обраного варіанта розбивки на адресні області адресними стали змінні X_1 , X_3 . Їх можна двома способами подати на адресні входи: $A_1=X_1$, $A_0=X_3$ або $A_1=X_3$, $A_0=X_1$ (спосіб подачі не має значення). Тоді адресним областям відповідають інформаційні входи D_0 , D_1 , D_2 , D_3 (показані на карті Карно). Адресні області визначають функції керування відповідним інформаційним входом мультиплексору.

3. Мінімізуємо функції керування:

$$D_0 = \bar{X}_0, D_1 = X_0, D_2 = X_0, D_3 = \bar{X}_0$$

4. Реалізуємо отримані функції (рис. 4.5):

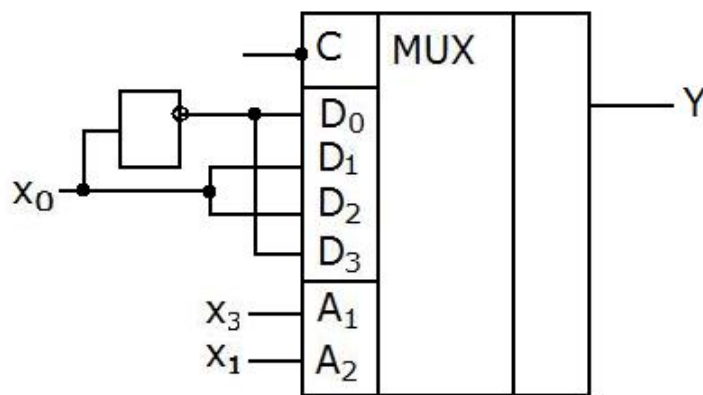


Рис. 4.5

Ціль роботи – дослідження логіки функціонування, статичних і динамічних параметрів комбінаційних пристроїв на прикладі чотиривходового мультиплексора, побудованого на елементах Шеффера.

Принципова схема чотиривходового мультиплексора наведена на рис. 4.6.

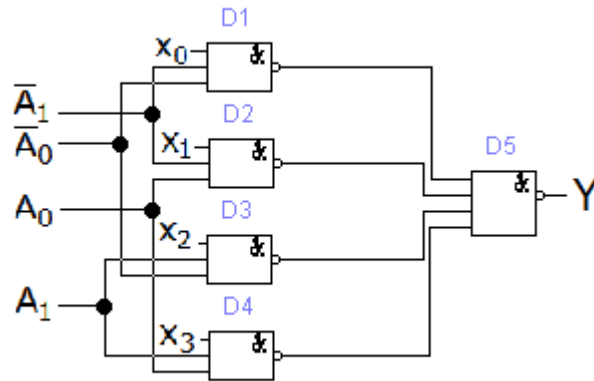


Рис. 4.6

Робоче завдання

1. Зібрати досліджувану схему мультиплексора (рис. 4.7). На схемі генератори прямокутних імпульсів G1, G2, G3, G4 імітують джерела вхідних даних, а 2-розрядний двійковий лічильник на тригерах Тг1, Тг2 забезпечує періодичну зміну адресних кодів мультиплексора.

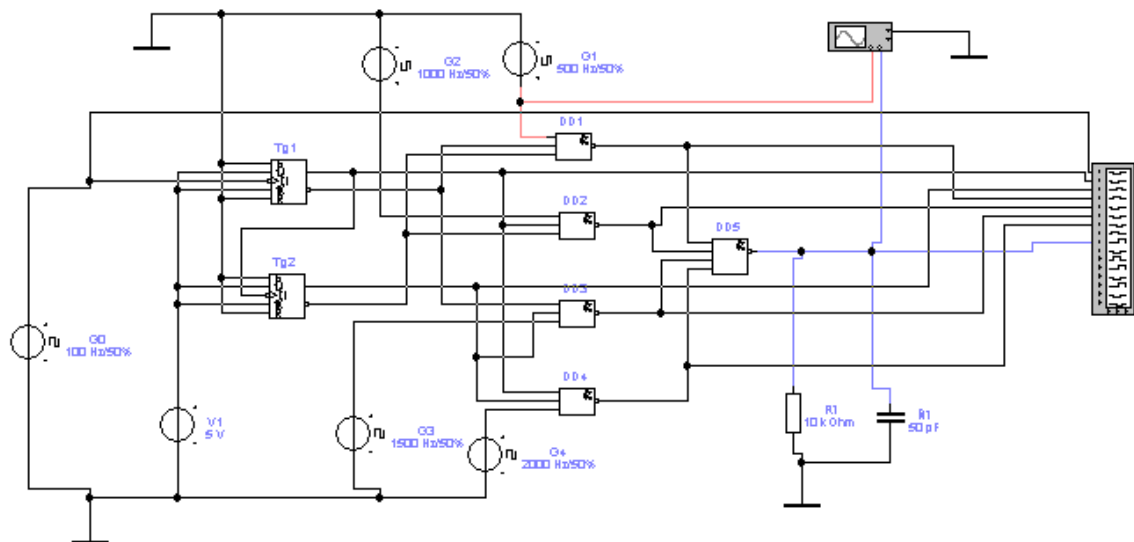


Рис. 4.7

2. Встановити параметри генераторів на інформаційних входах D_0, D_1, D_2, D_3 і параметри навантаження R_H, C_H .
3. Дослідити перехідні процеси у мультиплексорі. Визначити по осцилограмах вхідних і вихідних сигналів статичні U_2^0, U_2^1 і динамічні параметри схеми $t_{зд.р.}^{01}, t_{зд.р.}^{10}, t_{\phi}^{01}, t_{\phi}^{10}$, а також f_{max} .
4. За допомогою логічного аналізатора дослідити логіку роботи мультиплексора.
5. Задokumentувати для звіту зняті в експериментах часові діаграми й характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. У схемі (рис. 4.1.7) використовувати моделі ідеальних компонентів або серії логічних елементів, визначені викладачем.
2. Подати сигнали від генераторів із частотами f_0, f_1, f_2, f_3, f_4 – за завданням викладача, джерело напруги $V1 = U_{ип}$.
3. При нормальному функціонуванні мультиплексору на його виході повинні сформуватися серії імпульсів із частотами f_1, f_2, f_3, f_4 (вхід осцилографа В). Для дослідження перехідних процесів у мультиплексорі відключити генератор G0 від входу тригера Тг1 і підключити його до входів R тригерів. Визначте значення статичних і динамічних параметрів сигналу на виході мультиплексора.
4. Підключити генератор G0 до входу тригера Тг1, а входи Logic Analyzer - у точки схеми, як показано на рис. 4.7.

Контрольні питання

1. Що таке мультиплексор і для чого мультиплексори використовуються?
2. Приведіть рівняння, що описує роботу чотирьохвходового мультиплексору.
3. Поясніть призначення адресних входів.
4. Поясніть призначення інформаційних входів.
5. Для чого в мультиплексорах використовується стробуючий вхід?
6. Від чого залежить швидкодія мультиплексору?
7. Для чого застосовують каскадування мультиплексорів?

4.2 Демультимплексори

Теоретичні відомості

Демультимплексором називається цифровий функціональний вузол, призначений для комутації (перемикання) сигналу єдиного інформаційного входу D на один з n інформаційних виходів. Номер виходу, на який у кожний такт машинного часу передається вхідний сигнал, визначається адресним кодом $A_0, A_1, \dots, A_{m-1}$. Адресні входи m і інформаційні виходи n зв'язані співвідношенням $n \leq 2^m$. У функції демультимплексору може бути використаний дешифратор ДС. При цьому інформаційний сигнал подається на вхід дозволу E (від англ. enable – дозвіл). Стробуємий демультимплексор з інформаційним входом D , адресними входами A_1, A_0 і стробуючим входом C , показаний на рис. 4.8. Демультимплексор виконує функцію, зворотну до функції мультиплексору. Стосовно до мультиплексорів і демультимплексорів користуються так само терміном «селектори» даних.

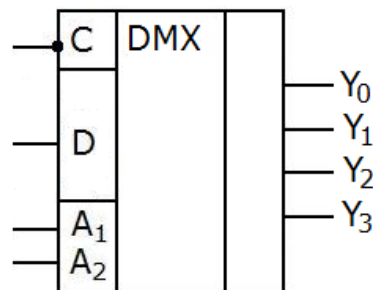


Рис. 4.8

Демультимплексори використовують для комутації окремих ліній і багаторозрядних шин, перетворення послідовного коду в паралельний. Як і мультиплексор, демультимплексор містить у собі дешифратор адреси. Сигнали дешифратору управляють логічними вентилями, дозволяючи передачу інформації тільки через один з них (рис.4.9)

Логіка функціонування демультимплексору для випадку $n=4$ ілюструється в табл. 4.2, де $y_0, \dots, y_3$ - виходи демультимплексору, що підключаються до приймачів інформації.

Табл. 4.2

Інформ. вхід	Адреса A ₁ A ₀	Вихід y ₀ y ₁ y ₂ y ₃
D	0 0	0 0 0 D
	0 1	0 0 D 0
	1 0	0 D 0 0
	1 1	D 0 0 0

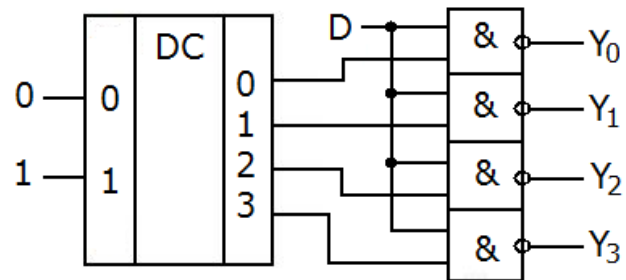


Рис. 4.9

Робоче завдання

- Зібрати досліджувану схему демультиплексора (рис. 4.10). На схемі генератор прямокутних імпульсів G1 імітує джерело вхідних даних, а 2-розрядний двійковий лічильник на тригерах Тг1, Тг2 забезпечує періодичну зміну адрес демультиплексору з частотою генератору G0.

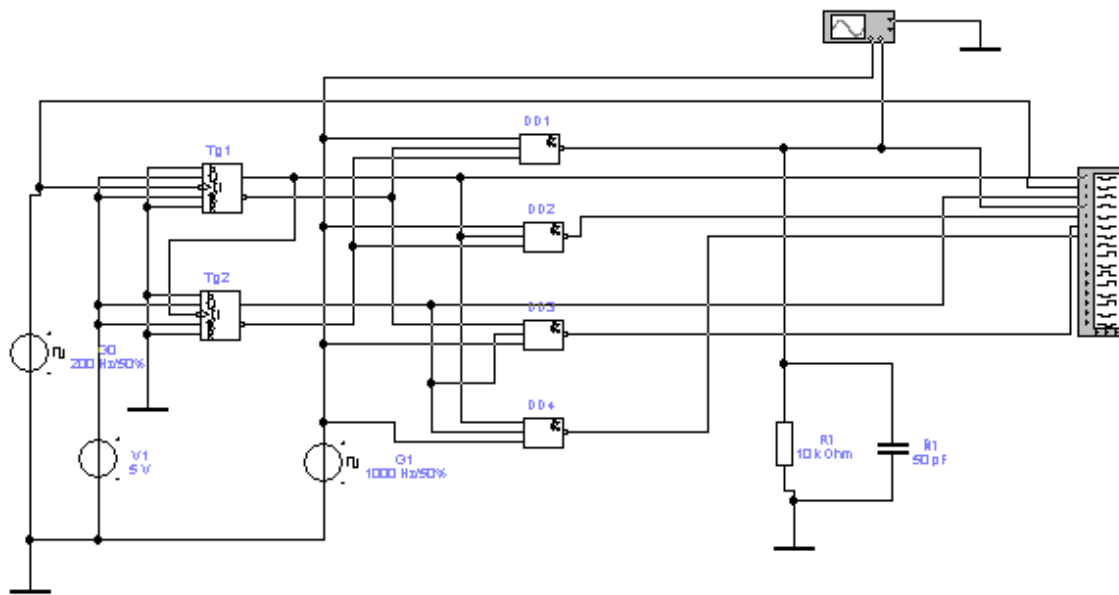


Рис. 4.10

2. Встановити параметри генераторів (інформаційний – G1, адресний – G0) і параметри навантаження (R_n , C_n).
3. Дослідити перехідні процеси у демультиплексорі. Визначити по осцилограма[m вхідних і вихідних сигналів статичні U_2^0 , U_2^1 і динамічні $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} параметри схеми, а також f_{max} .
4. За допомогою логічного аналізатору дослідити логіку роботи демультиплексора.
5. Задokumentувати для звіту по лабораторній роботі зняті в експериментах часові діаграми й характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. У схемі (рис. 4.10) використовувати моделі ідеальних компонентів або серії ЛЕ, визначені викладачем.
2. Подати сигнали від генераторів із частотами f_D , f_0 – за завданням викладача.
3. При нормальному функціонуванні демультиплексора на його виходах повинні сформуватися пачки імпульсів із частотою f_0 із заповненням імпульсами з частотою f_D . Для дослідження перехідних процесів у демультиплексорі відключити генератор G0 від входу

тригера Tr1 і підключить його до входів R тригерів. Визначте статичні U_2^0 , U_2^1 і динамічні $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , $f_{\max}$ параметри сигналу на виході демультимплексора.

4. Підключить генератор G0 до входу тригера Tr1, а входи логічного аналізатора (Logic Analyzer) - у точки схеми, як показано на рис. 4.10.

Контрольні запитання

1. Що таке демультимплексор і для чого демультимплексори використовуються?
2. Наведіть рівняння, що описують роботу демультимплексора на чотири виходи.
3. Поясніть призначення адресних входів.
4. Для чого у демультимплексорах використовується стробуючий вхід?
5. Від чого залежить швидкодія демультимплексора?
6. Для чого застосовують каскадування демультимплексорів?

5 Комбінаційні суматори

Комбінаційні суматори призначені для виконання арифметичних операцій додавання й віднімання над однорозрядними й багаторозрядними числами (операндами). Багаторозрядний суматор складається з однорозрядних, що реалізують додавання однорозрядних чисел. Однорозрядний суматор, на вхід якого надходять два однорозрядних числа А і В, а на виході формуються також однорозрядні числа суми S і переносу Р, називають напівсуматором. Тобто напівсуматори— це пристрої, що реалізують арифметичне додавання двох однорозрядних двійкових чисел.

Таблиця істинності для напівсуматору дозволяє записати функцію визначення суми двох однорозрядних чисел S і одиниці переносу Р у старший розряд:

A	B	P	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

$$S = \overline{A} \cdot B + A \cdot \overline{B} = A \oplus B = \overline{\overline{A \cdot B + A \cdot \overline{B}}} = \overline{\overline{A \cdot B} + \overline{A \cdot \overline{B}}} = \overline{\overline{A \cdot B} + \overline{A} \cdot \overline{\overline{B}}} = \overline{\overline{A \cdot B} + \overline{A} \cdot B} = \overline{P + A + B}$$

$$P = A \cdot B = \overline{\overline{A + B}}$$

Реалізації напівсуматорів на підставі цих тотожних перетворень показані на рис. 5.1 і рис. 5.2.

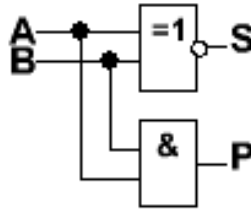


Рис. 5.1

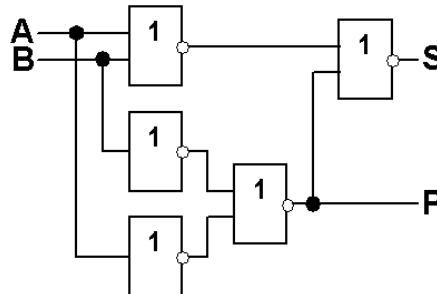


Рис. 5.2

Умовно-графічне зображення непошарпаного наведено на рис.5.3:

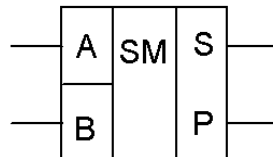


Рис. 5.3

Якщо однорозрядний суматор реалізує додавання трьох однорозрядних чисел A , B , C и при цьому формує функцію суми S і функцію переносу P , його називають повним.

Робота повного суматора описується наступною таблицею істинності:

A	B	C	P	S
0	0	0	0	0
0	1	0	0	1
1	0	0	0	1
1	1	0	1	0
0	0	1	0	1
0	1	1	1	0
1	0	1	1	0
1	1	1	1	1

Для побудови повного суматора на логічних елементах Шеффера І-НЕ або на елементах ВИКЛЮЧНЕ АБО знайдемо МДНФ функцій переносу P и суми S . Для цього складемо відповідні карти Карно для трьох складових A , B і C . З карт Карно отримуємо вираження для функції переносу P :

$P =$

	$A \ B$	0 0	0 1	1 1	1 0
C					
0		0	0	1	0
1		0	1	1	1

$$\begin{aligned}
 P &= A \cdot B \cdot \bar{C} + \bar{A} \cdot B \cdot C + A \cdot \bar{B} \cdot C + A \cdot B \cdot C = C \cdot (\bar{A} \cdot B + A \cdot \bar{B}) + A \cdot B = \\
 &= C \cdot S' + A \cdot B = \overline{\overline{C} \cdot S' \cdot \bar{A} \cdot \bar{B}}, \quad S' = \bar{A} \cdot B + A \cdot \bar{B}
 \end{aligned}$$

і функції суми S :

		A B	0 0	0 1	1 1	1 0
S =	C					
	0		0	1	0	1
	1		1	0	1	0

$$S = \bar{A} \cdot B \cdot \bar{C} + A \cdot \bar{B} \cdot \bar{C} + \bar{A} \cdot \bar{B} \cdot C + A \cdot B \cdot C = \overline{\bar{A} \cdot B \cdot \bar{C} \cdot A \cdot \bar{B} \cdot \bar{C} \cdot \bar{A} \cdot \bar{B} \cdot C \cdot A \cdot B \cdot C} =$$

$$= \bar{C} \cdot (\bar{A} \cdot B + A \cdot \bar{B}) + C \cdot (\bar{A} \cdot \bar{B} + A \cdot B) = \bar{C} \cdot S' + C \cdot \bar{S}' = C \oplus S' = C \oplus A \oplus B.$$

Реалізація такого суматору на елементах І-НЕ показана на рис. 5.4.

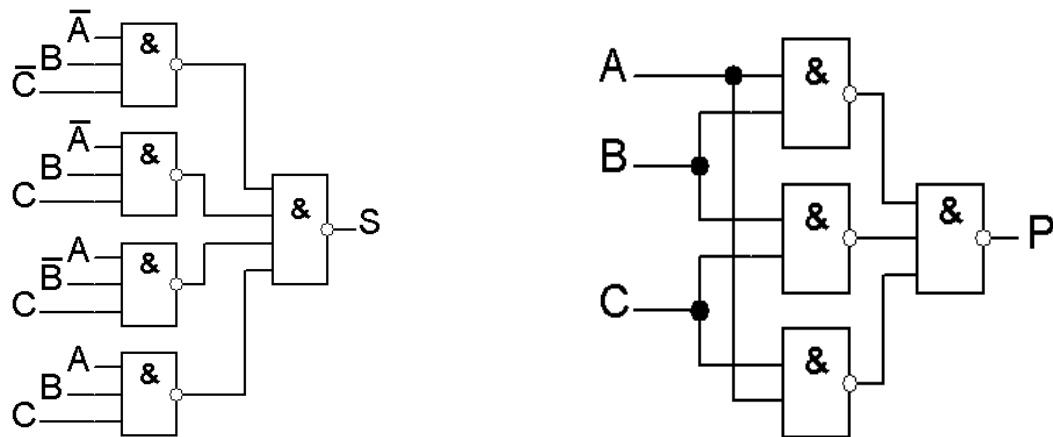


Рис. 5.4

Схема суматору на елементах ВИКЛЮЧНЕ АБО і І-НЕ зображена на рис. 5.5:

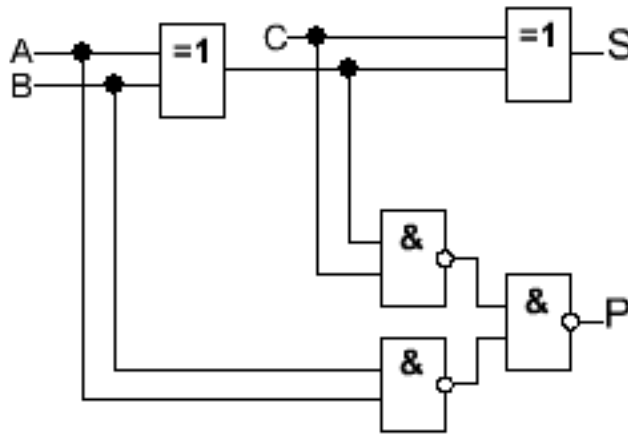


Рис. 5.5

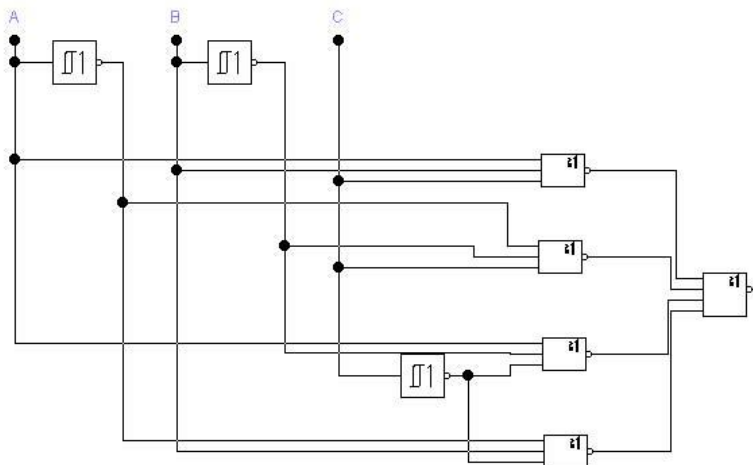
Аналогічно, повний суматор може бути побудований на логічних елементах Пірса АБО-НЕ, якщо з таблиць істинності для P і S одержати МКНФ:

$$P = (A + B)(B + C)(A + C) = \overline{\overline{A + B + B + C + A + C}},$$

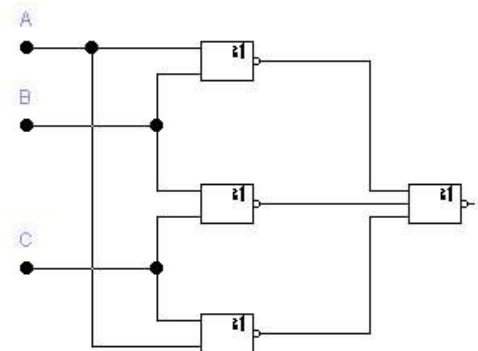
$$S = (A + B + C)(\overline{A} + \overline{B} + C)(A + \overline{B} + \overline{C})(\overline{A} + \overline{B} + \overline{C}) =$$

$$\overline{\overline{A + B + C + \overline{A} + \overline{B} + C + A + \overline{B} + \overline{C} + \overline{A} + \overline{B} + \overline{C}}}.$$

Відповідна даним співвідношенням схема повного суматора на елементах АБО-НЕ наведена на рис. 5.6 (для функції суми S (а) та переносу P (б)).



а



б

Рис. 5.6

Умовно-графічне зображення повного однорозрядного суматора наведено на рис. 5.7:

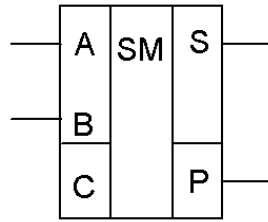


Рис. 5.7

5.1 Суматор на логічних елементах ВИКЛЮЧНЕ АБО, І-НЕ

Ціль роботи – дослідження логіки функціонування, статичних і динамічних параметрів комбінаційного суматора, побудованого на елементах ВИКЛЮЧНЕ АБО, І-НЕ

Принципова схема комбінаційного суматора на елементах ВИКЛЮЧНЕ АБО, І-НЕ наведена на рис. 5.5.

Робоче завдання

1. Зібрати досліджувану схему комбінаційного суматора (рис. 5.8). На схемі генератор прямокутних імпульсів G1 і 3-розрядний двійковий лічильник на тригерах Тг1, Тг2, Тг3 забезпечують формування різних комбінацій доданків А, В, С.

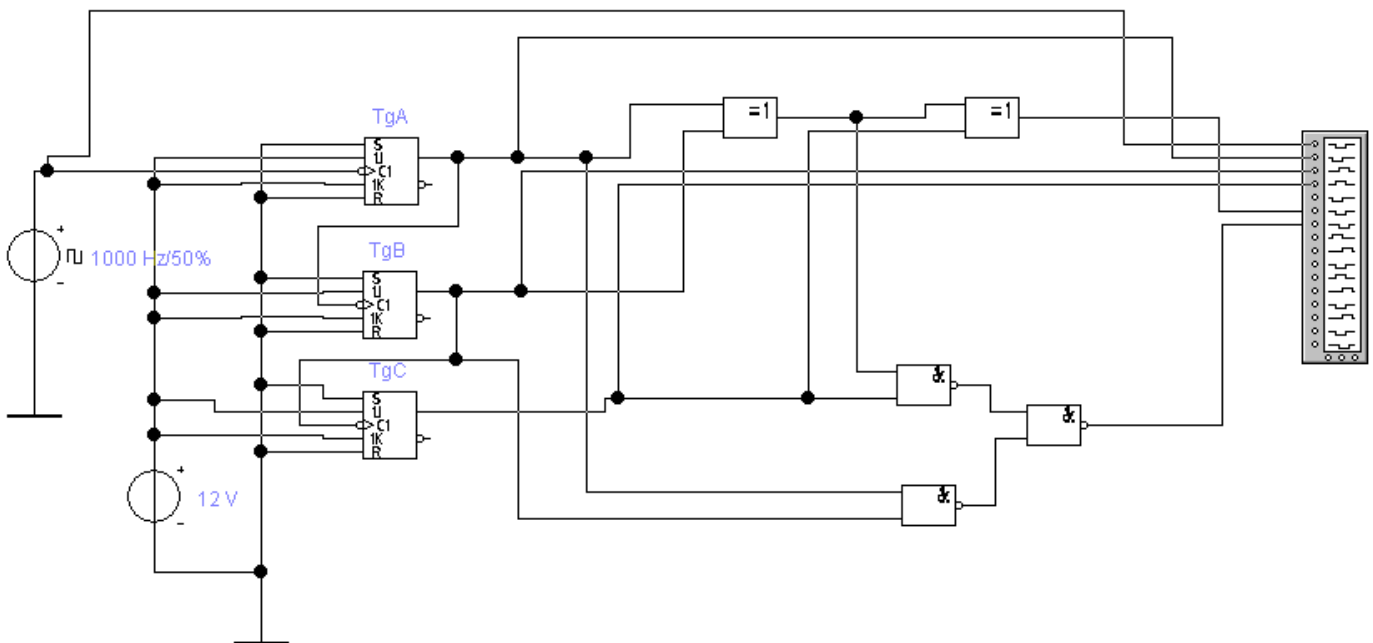


Рис. 5.8 а

- Встановити параметри генератора імпульсів G1, джерела живлення V.
- За допомогою логічного аналізатора дослідити логіку роботи суматора.
- Відключити логічний аналізатор, підключити осцилограф та параметри навантаження (R_H , C_H) за завданням викладача.

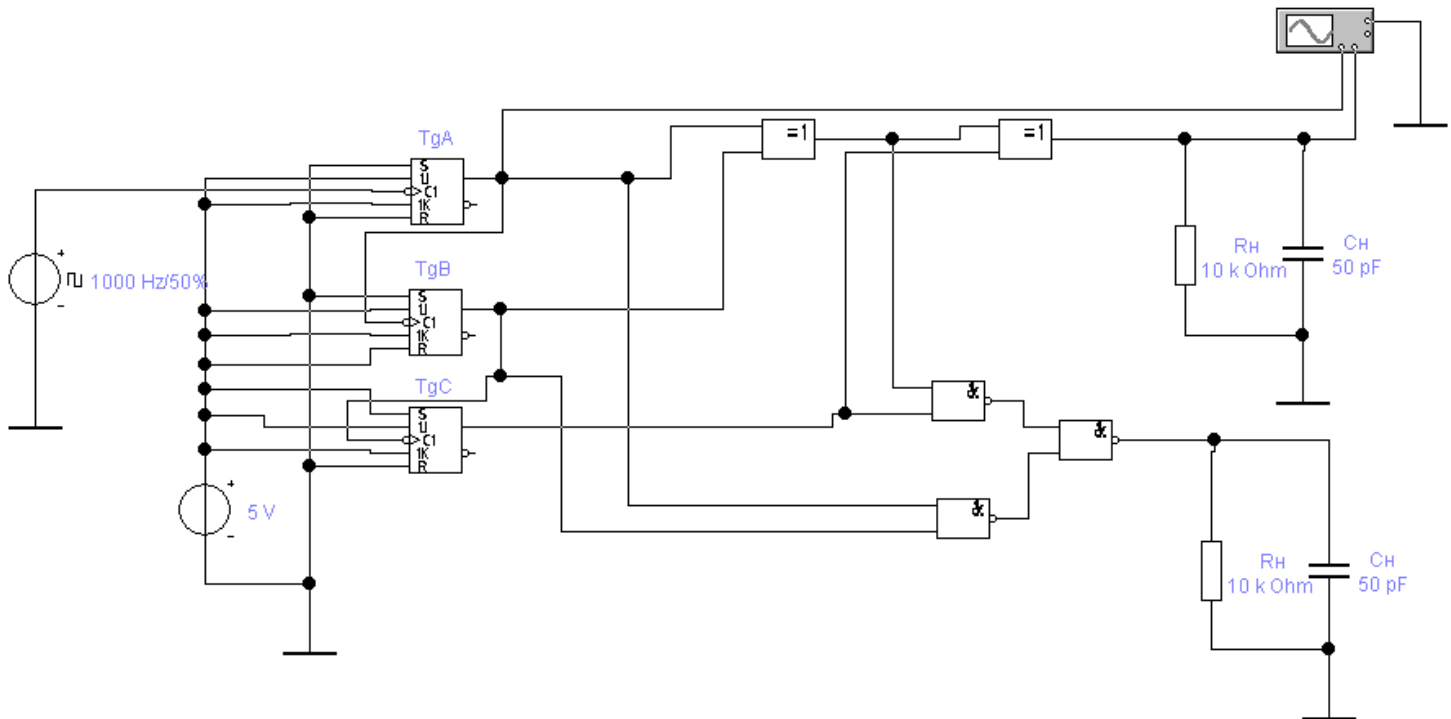


Рис. 5.8 б

- Дослідити статичні параметри й перехідні процеси в суматорі, побудованому на елементах ВИКЛЮЧНЕ АБО, І-НЕ. Визначити по осцилограмах вхідних і вихідних сигналів статичні U_2^0 , U_2^1 і динамічні $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} параметри схеми, а також f_{max} .
- Задokumentувати для звіту зняті в експериментах часові діаграми і характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

- У схемі рис. 5.8 використовувати задані викладачем моделі ідеальних компонентів або серії ЛЕ з бібліотеки Electronics Workbench з напругою живлення $U_{ип}$.
- Подати сигнали від генератора G1 із частотою f_0 і амплітудою $U_1 = U_{ип}$ – за завданням викладача.
- Для дослідження статичних характеристик подати на вхід схеми від функціонального

генератора сигнал трикутної форми з параметрами:

Amplitude= $0.5U_{\text{ип}}$;

Offset= $0.5U_{\text{ип}}$;

Frequency=1kHz.

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $U_{1\text{max}}^0$, $U_{1\text{min}}^1$, U_2^0 , U_2^1 .

Передаточна характеристика $U_2=f(U_1)$ відображається в режимі В/А осцилографа.

При дослідженні перехідних процесів і визначенні динамічних параметрів суматору на вхід схеми від функціонального генератора подати сигнал прямокутної форми з параметрами:

Amplitude= $0.5U_{\text{ип}}$;

Offset= $0.5U_{\text{ип}}$;

Frequency=1...10MHz.

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $t_{\text{зд.р.}}^{01}$, $t_{\text{зд.р.}}^{10}$, $t_{\text{ф.}}^{01}$, $t_{\text{ф.}}^{10}$.

Частота f_{max} визначається для вихідного сигналу із чітко вираженими рівнями U_2^0 , U_2^1 .

4. При нормальному функціонуванні суматора на його виходах S і Р повинні сформуватися серії імпульсів, що відповідають арифметичній сумі сигналів на входах А, В, і С. Для дослідження логіки роботи суматора підключіть генератор G1 до входу C1 тригера Тг1, а входи Logic Analyzer - у точки схеми, як показано на рис. 5.8.

Контрольні питання

5. Що таке комбінаційний суматор і де суматори використовуються?
6. Наведіть рівняння, що описують роботу суматору.
7. У чому складається відмінність напівсуматору від повного суматору?
8. Поясніть логіку роботи суматору, використовуючи часові діаграми, отримані за допомогою Logic Analyzer.
5. Сформулюйте переваги і недоліки суматорів, побудованих на логічних елементах І-НЕ, АБО-НЕ, ВИКЛЮЧЕ АБО.
6. Від чого залежить швидкодія суматору?
7. Чим відрізняються комбінаційні суматори від накопичуючих суматорів?

5.2 Суматор на логічних елементах І-НЕ

Ціль роботи – дослідження логіки функціонування, статичних і динамічних параметрів комбінаційного суматору, побудованого на елементах І-НЕ.

Принципова схема комбінаційного суматора, побудованого на елементах І-НЕ, наведена на рис. 5.4.

Робоче завдання

1. Зібрати досліджувану схему комбінаційного суматора (рис. 5.9). На схемі генератор прямокутних імпульсів G0 і 3-розрядний двійковий лічильник на тригерах ТгА, ТгВ, ТгС забезпечують формування різних комбінацій доданків А, В, С.

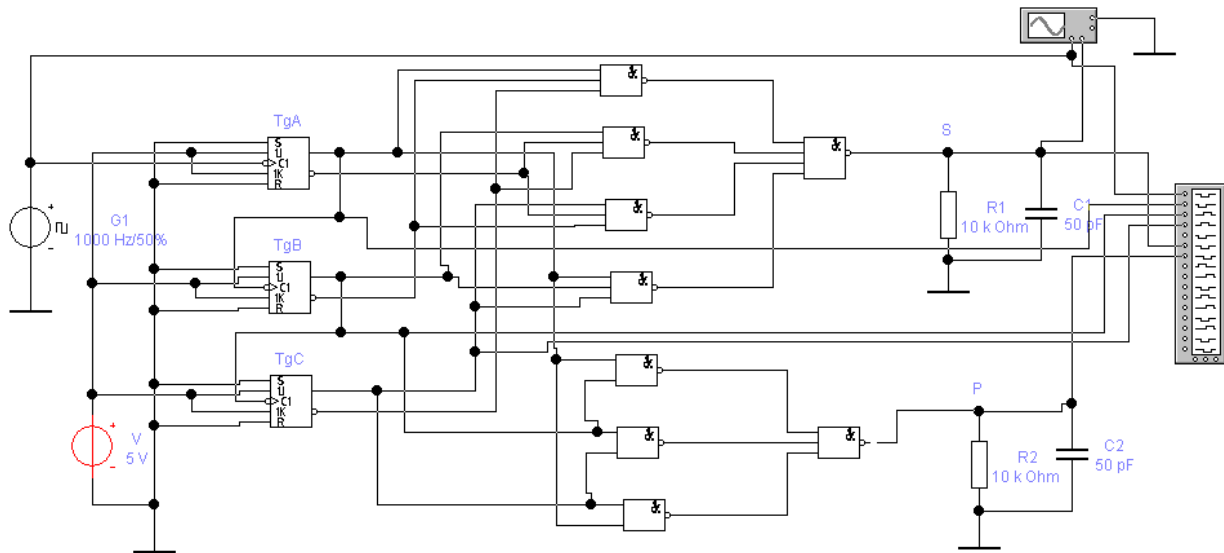


Рис. 5.9

2. Встановити параметри генератора рахункових імпульсів G1 і параметри навантаження ($R_{1,2}$, $C_{1,2}$) за завданням викладача.
3. Дослідити статичні параметри й перехідні процеси в суматорі, побудованому на елементах І-НЕ. Визначити по осцилограмах входних і вихідних сигналів статичні U_{1max}^0 , U_{1min}^1 , U_2^0 , U_2^1 і динамічні $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} параметри схеми, а також f_{max} .
4. За допомогою логічного аналізатора дослідити логіку роботи суматора, побудованого на елементах І-НЕ.
5. Задokumentувати для звіту зняті в експериментах часові діаграми й характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. У схемі рис. 5.9 використовувати задані викладачем моделі ідеальних компонентів або серії ЛЕ з бібліотеки Workbench з напругою живлення $U_{нп}$.
2. Подати сигнали від генератора із частотою f_0 і амплітудою $U_1 = U_{нп}$ – за завданням

викладача.

3. Для дослідження статичних характеристик подати на вхід схеми від функціонального генератора сигнал трикутної форми з параметрами:

$$\text{Amplitude} = 0.5U_{\text{ип}};$$

$$\text{Offset} = 0.5U_{\text{ип}};$$

$$\text{Frequency} = 1 \text{ kHz}.$$

За допомогою візирів 1 і 2 на екрані осцилографа виміряти параметри $U_{1\text{max}}^0$, $U_{1\text{min}}^1$, U_2^0 , U_2^1 .

Передаточна характеристика $U_2=f(U_1)$ відображається в режимі В/А осцилоскопу.

При дослідженні перехідних процесів і визначенні динамічних параметрів суматора на вхід схеми від функціонального генератора подати сигнал прямокутної форми з параметрами:

$$\text{Amplitude} = 0.5U_{\text{ип}};$$

$$\text{Offset} = 0.5U_{\text{ип}};$$

$$\text{Frequency} = 1 \dots 10 \text{ MHz}.$$

За допомогою візирів 1 і 2 на екрані осцилографу виміряти параметри $t_{\text{зд.р.}}^{01}$, $t_{\text{зд.р.}}^{10}$, $t_{\text{ф.}}^{01}$, $t_{\text{ф.}}^{10}$.

Частота f_{max} визначається для вихідного сигналу із чітко вираженими рівнями U_2^0 , U_2^1 .

4. При нормальному функціонуванні суматора на його виходах S і Р повинні сформуватися серії імпульсів, що відповідають арифметичній сумі сигналів на входах А, В, і С. Для дослідження логіки роботи суматора підключіть генератор G0 до входу C1 тригера Тг1, а входи Logic Analyzer - у точки схеми, як показано на рис. 5.9.

Контрольні питання

1. Що таке комбінаційний суматор і де суматори використовуються?
2. Наведіть рівняння, що описують роботу суматора.
3. У чому складається відмінність напівсуматора від повного суматора?
4. Поясніть логіку роботи суматора, використовуючи часові діаграми, отримані за допомогою Logic Analyzer.
5. Співставте переваги та недоліки суматорів, побудованих на логічних елементах І-НЕ, ІЛИ-НІ, ВИКЛЮЧНЕ АБО.
6. Від чого залежить швидкодія суматора?
7. Чим відрізняються комбінаційні суматори від накопичуючих суматорів?

5.3 Суматор на логічних елементах АБО-НЕ

Ціль роботи – дослідження логіки функціонування, статичних і динамічних параметрів комбінаційного суматора, побудованого на елементах АБО-НЕ.

Принципова схема комбінаційного суматора, побудованого на елементах АБО-НЕ, наведена на рис. 5.10.

Робоче завдання

1. Зібрати досліджувану схему комбінаційного суматора (рис. 5.10). На схемі генератор прямокутних імпульсів G0 і 3-розрядний двійковий лічильник на тригерах Tg1, Tg2, Tg3 забезпечують формування різних комбінацій доданків А, В, С.

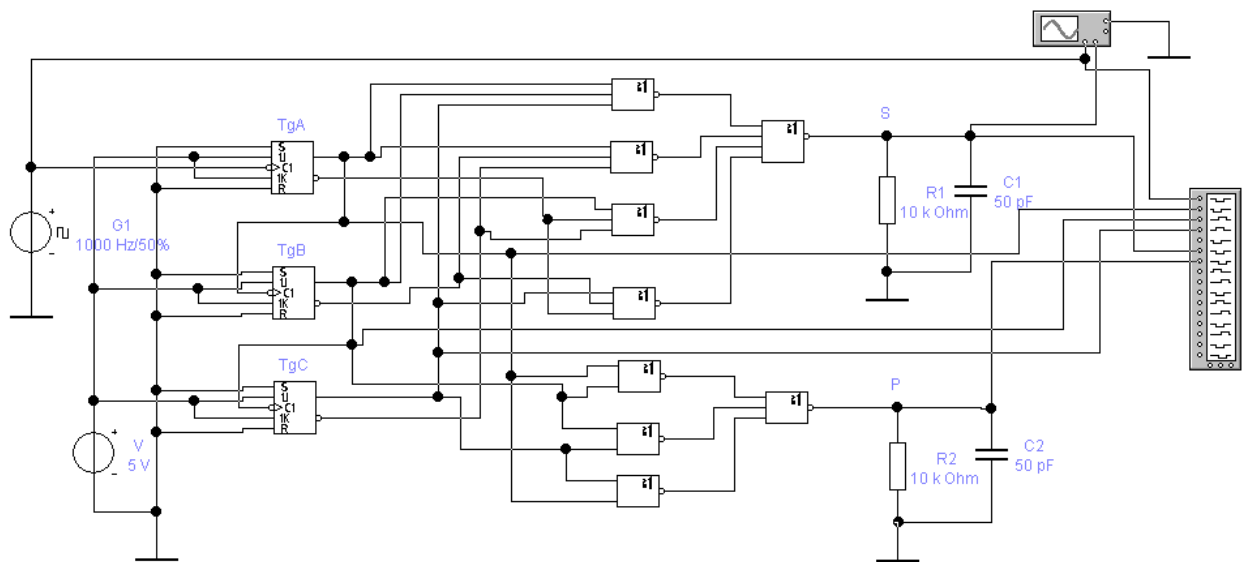


Рис. 5.10

2. Встановити параметри генератора рахункових імпульсів G0 і параметри навантаження (R_H , C_H) за завданням викладача.
3. Дослідити статичні параметри та перехідні процеси в суматорі, побудованому на елементах АБО-НЕ. Визначити по осцилограмах вхідних і вихідних сигналів статичні U_{1max}^0 , U_{1min}^1 , U_2^0 , U_2^1 і динамічні $t_{зд.p.}^{01}$, $t_{зд.p.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} параметри схеми, а також f_{max} .
4. За допомогою логічного аналізатору дослідити логіку роботи суматора, побудованого на елементах АБО-НЕ.
5. Задokumentувати для звіту зняті в експериментах часові діаграми і характеристики.

Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні запитання.

Методичні вказівки

1. У схемі рис. 5.10 використовувати задані викладачем моделі ідеальних компонентів або серії ЛЕ з бібліотеки Workbench з напругою живлення $U_{\text{ИП}}$.
2. Подати сигнали від генератора із частотою f_0 і амплітудою $U_1 = U_{\text{ИП}}$ – за завданням викладача.
3. Для дослідження статичних характеристик подати на вхід схеми від функціонального генератора сигнал **трикутної** форми з параметрами:

Amplitude= $0.5U_{\text{ИП}}$;

Offset= $0.5U_{\text{ИП}}$;

Frequency=1kHz.

За допомогою візирів 1 і 2 на екрані осцилографу виміряти параметри $U_{1\text{max}}^0$, $U_{1\text{min}}^1$, U_2^0 , U_2^1 .

Передаточна характеристика $U_2=f(U_1)$ відображається в режимі В/А осцилографа.

При дослідженні перехідних процесів і визначенні динамічних параметрів суматору на вхід схеми від функціонального генератора подати сигнал **прямокутної** форми з параметрами:

Amplitude= $0.5U_{\text{ИП}}$;

Offset= $0.5U_{\text{ИП}}$;

Frequency=1...10MHz.

За допомогою візирів 1 і 2 на екрані осцилографу виміряти параметри $t_{\text{зд.р.}}^{01}$, $t_{\text{зд.р.}}^{10}$, $t_{\text{ф.}}^{01}$, $t_{\text{ф.}}^{10}$.

Частота f_{max} визначається для вихідного сигналу із чітко вираженими рівнями U_2^0 , U_2^1 .

4. При нормальному функціонуванні суматору на його виходах S і Р повинні сформуватися серії імпульсів, що відповідають арифметичній сумі сигналів на входах А, В, і С. Для дослідження логіки роботи суматора підключіть генератор G0 до входу C1 тригера Tr1, а входи Logic Analyzer - у точки схеми, як показано на рис. 5.10.

Контрольні питання

1. Що таке комбінаційний суматор і де суматори використовуються?
2. Наведіть рівняння, що описують роботу суматора.
3. У чому складається відмінність напівсуматору від повного суматора?
4. Поясніть логіку роботи суматору, використовуючи часові діаграми, отримані за

допомогою Logic Analyzer.

5. Співставте переваги та недоліки суматорів, побудованих на логічних елементах І-НЕ, АБО-НЕ, ВИКЛЮЧНЕ АБО.
6. Від чого залежить швидкодія суматору?
7. Чим відрізняються комбінаційні суматори від накопичуючих суматорів?

6 Тригери

Тригер - це спусковий регенеративний пристрій із двома або більше стійкими станами, що перемикаються відповідно до сигналу, що надходить на інформаційні входи. Існує велика кількість різновидів тригерів, які різняться по виду вхідних і вихідних сигналів, по способі керування станами, за структурою, по типу логічних елементів і т.д. Як елемент комп'ютера тригер із двома стійкими станами (бістабільний тригер) призначений для зберігання одного біта інформації, тобто логічного 0 або 1. Схема тригера дозволяє забезпечити запис, зчитування, стирання й індикацію двійкової інформації, що зберігається. На основі тригерів виконуються типові функціональні вузли комп'ютерів - регістри, лічильники, накопичувальні суматори, а також, у загальному випадку, цифрові автомати.

По способу синхронізації тригери діляться на асинхронні й синхронні. В асинхронних тригерах зміна стану відбувається під час зміни сигналу на інформаційних входах (R, S). Тригери, що відносяться до цього класу, мають просту структуру й високу швидкодію. Однак, в асинхронних тригерах внаслідок неодночасного перемикання сигналу в різних інформаційних шинах можуть виникати непередбачені стани автомата. Синхронні тригери крім інформаційних входів містять вхід синхронізації (C). Синхронні тригери мають більше складну логіку і залежно від принципу синхронізації підрозділяються на прозорі (синхронізуємі рівнем синхроімпульсу) і непрозорі (синхронізуємі фронтом синхроімпульсу). Схема прозорих тригерів простіше, але в них при зміні сигналу на інформаційних входах в інтервалі дії дозвольного рівня синхроімпульсу можливе виникнення «ефекту гонок» у пристрої. У непрозорих тригерах у зв'язку з тим, що на вході синхронізації перемикання сигналу відбувається за короткий проміжок часу, така ситуація виключена.

По виду вихідних сигналів розрізняють статичні і динамічні тригери. У статичних тригерах стани визначаються по рівнях напруг на їхніх виходах. Стани динамічних тригерів визначаються по наявності або відсутності на виходах тригера безперервної серії імпульсів. У комп'ютерах використовуються в основному статичні тригери.

Функціонально тригер можна представити як елементарний автомат, що включає елемент пам'яті (ЕП) і схему керування (СхК), що утворює вхідну логіку (рис. 6.1). Елемент пам'яті зберігає інформацію про результат попереднього впливу на тригер. Схема керування реалізує правила реагування тригера на різні вхідні сигнали і їхні комбінації. В остаточному підсумку схема керування виробляє сигнали, які забезпечують зберігання інформації в запам'ятовуючому елементі, підтвердження стану або перемикання запам'ятовуючого елемента в новий стан.

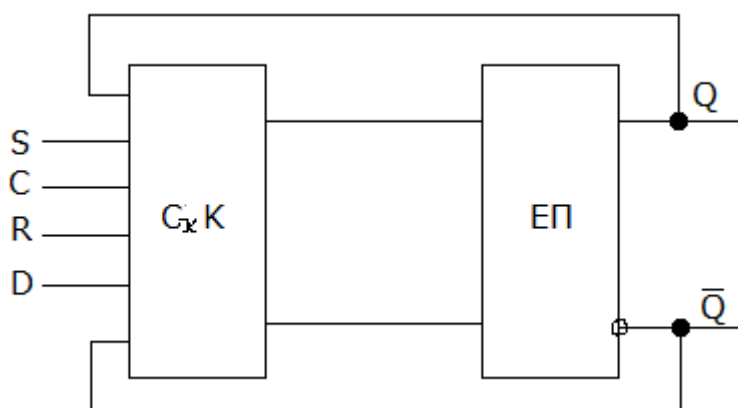


Рис. 6.1

Стан тригера визначається сигналами на прямому Q і інверсному $\bar{Q}$ виходах. При позитивній логіці високий рівень напруги на прямому виході відображає значення стану 1 ($Q=1$), а низький рівень – значення стану 0 ($Q=0$).

Зміна стану тригера (його перемикання) забезпечується зовнішніми сигналами й сигналами зворотного зв'язку, що надходять на входи СхК з виходів тригера. Зазвичай зовнішні сигнали, як і виходи тригера, позначають латинськими літерами R, S, T, J, K, C, V, Q, $\bar{Q}$. У найпростіших схемах тригерів окрема СхК може бути відсутня.

Тригери класифікують по наступних ознаках:

- по типу логіки функціонування: RS-, D-, T- і JK -тригери;
- по способу синхронізації: синхронізуємі рівнем або фронтом синхроімпульсу;
- по характеру вихідного сигналу: статичні, динамічні;
- по кількості ступенів (одно- або двоступінчасті тригери);

Відповідно до логіки функціонування розрізняють тригери:

- с роздільною установкою станів "0" і "1" (RS-тригери);
- с одним інформаційним входом (D-тригери);
- з рахунковим входом (T-тригери);
- універсальні з роздільною установкою станів "0" і "1" (JK-тригери);
- комбіновані (RST-, RSJK-тригери);
- зі складною вхідною логікою.

По реакції тригера на вхідні керуючі сигнали розрізняють наступні види входів:

S – вхід для установки (Set-установка) тригера в стан «1», тобто $Q=1$, $\bar{Q}=0$;

R – вхід для скидання (Reset- скидання, повернення) тригера в стан «0», тобто $Q=0$, $\bar{Q}=1$;

D – вхід для установки тригера в стан «1», при $D=1$ або в стан «0», при $D=0$ із затримкою (Delay-затримка) перемикання виходів Q , $\overline{Q}$ стосовно входу D ;

T - вхід перемикання тригера в протилежний стан аналогічно рахунку по модулю 2, тому вхід T називають рахунковим;

J , K - входи для установки (Jerk - підняти) тригера в стан «1» і скидання (Kill - убивати) у стан «0» аналогічно входам S, R . Відмінність полягає в тому, що одночасне збудження входів S і R обумовлює невизначеність переходу тригера в новий стан, а одночасне порушення входів J і K приводить до зміни стану тригера на протилежне, аналогічно дії входу T ;

C - вхід синхронізації для точного завдання моменту часу перемикання станів тригера;

V – вхід для дозволу ($V = 1$) або заборони ($V = 0$) реагування тригера на відповідні керуючі входи.

При керуванні фронтами дозвіл на запис інформації дається тільки в момент перепаду тактового сигналу від нуля до одиниці (прямий динамічний вхід) або від одиниці до нуля (інверсний динамічний вхід). В інші моменти часу тригер не реагує на вхідні інформаційні сигнали незалежно від постійного рівня імпульсу.

6.1 RS-тригер типу «защипка»

Ціль роботи - дослідження логіки функціонування, статичних і динамічних параметрів послідовнісних пристроїв на прикладі синхронного тригера з роздільним керуванням і синхронізацією фронтом.

Теоретичні відомості

Існує два принципово різняться між собою підходу в реалізації структури непрозорого RS-тригера:

- Непрозорий RS-тригер типу «защипка» - одноктактний тригер;
- Непрозорий RS-тригер типу Master-Slave - двотактний тригер.

Розглянемо логікові роботи одноктактного RS-тригера типу «защипка». У таблиці 6.1 наведені стани RS-тригера на виході Q_n на n -ом кроці, як реакція на стани входів S_n , R_n і C_n з урахуванням попереднього стану тригера Q_{n-1} . Оскільки таблиця відображає статичні рівні сигналів, для тригерів, керованих фронтом, рівність $C_n=0$ варто розуміти як перехід $C_n=1 \rightarrow 0$,

а $C_n=1$ варто розуміти як перехід $C_n=0 \rightarrow 1$. У клітинах табл. 6.1, де стоїть знак «?», стан тригера не визначено, тобто можливі установки як $Q_n=0$, так і $Q_n=1$. Тоді функціонування RS-тригера, представлене таблицею станів табл. 6.1 без урахуванням клітинок зі знаком «?», може бути описане в термінах булевої алгебри характеристичним рівнянням:

$$Q_n = C_n S_n \overline{R_n} + \overline{R_n} Q_{n-1} + \overline{C_n} Q_{n-1}.$$

Таблиця 6.1

$C_n Q_{n-1}$	$S_n R_n$ 0 0	$S_n R_n$ 0 1	$S_n R_n$ 1 1	$S_n R_n$ 1 0	Реакція тригера
0 0	0	0	0	0	Зберігання: $Q_n=Q_{n-1}$
0 1	1	1	1	1	Зберігання: $Q_n=Q_{n-1}$
1 1	1	0	?	1	Установка Q_n по S_n, R_n
1 0	0	0	?	1	Установка Q_n по S_n, R_n

Розглянемо варіант RS-тригера, виконаного на елементах І-НЕ (рис.6.2). Як видно з рис. 6.2, схема містить у своєму складі 4 асинхронних тригери: основний тригер на ЛЕ DD1-DD2 і тригери схеми синхронізації на ЛЕ DD3-DD4, DD4-DD5, і DD5-DD6. Керування здійснюється інверсними інформаційними сигналами $\overline{S}$, $\overline{R}$, запис нового стану в тригер відбувається по негативному фронті синхроімпульсу C .

Вхідні сигнали $\overline{S}^*$ й $\overline{R}^*$ — це сигнали примусової асинхронної установки тригера (у схемі не є обов'язковими), які використовуються для перемикання тригера в деякий стан незалежно від сигналу, поданого на вхід синхронізації C .

Для спрощення розуміння логіки формування вихідного сигналу, будемо також відслідковувати зміни вихідних сигналів логічних елементів DD3, DD4, DD5 і DD6 (сигнали E , A , B , і F відповідно).

Залежно від синхронізуючого сигналу C можна виділити чотири стани тригера:

1. $C = 0$. Оскільки для елементів Шеффера домінуючим сигналом є рівень 0, то доти, поки на вхід синхронізації подані сигнал $C = 0$, елементи DD4 і DD5 заблоковані, на входах основного тригера $A=B=1$, отже, основний тригер (DD1-DD2) перебуває в режимі зберігання. Інформаційні входи $\overline{S}$, $\overline{R}$ впливають тільки на формування вихідних сигналів логічних елементів DD3 і DD6.

2. Перемикання синхроімпульсу $C_n = 0 \rightarrow 1$.

Позитивний фронт на вході синхронізації викликає перемикання рівнів сигналів у точках А, В, Е, F, як показано на рис. 6.3. Робота тригера на даному етапі залежить від значень сигналів, що встановилися на інформаційних входах $\bar{S}$, $\bar{R}$ до моменту перемикання синхроімпульсу С.

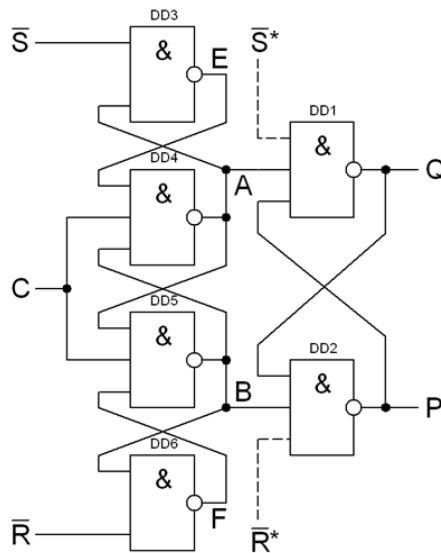


Рис. 6.2

2.1 При наборі на інформаційних входах $\bar{S} = 1$, $\bar{R} = 1$ ($E = 0$, $F = 0$, $A = 1$, $B = 1$) сигнали $E = 0$ й $F = 0$ блокують елементи DD4 і DD5, отже ніяких змін у вихідних сигналах бути не може – тригер перебуває в режимі зберігання (рис. 6.3,а).

2.2 При наборі на інформаційних входах $\bar{S} = 0$, $\bar{R} = 1$ ($E = 1$, $F = 0$, $A = 1$, $B = 1$) елементи DD4 і DD5 одночасно перемикаються, відповідно до поступаючих на них сигналами: $A = \overline{C \cdot E \cdot B} = \overline{1 \cdot 1 \cdot 1} = 0$, $B = \overline{C \cdot F \cdot A} = \overline{1 \cdot 0 \cdot 1} = 1$. Зміни їхніх вихідних сигналів зумовлює перехід тригера DD1-DD2 у режим установки в «1» (рис. 6.3,в).

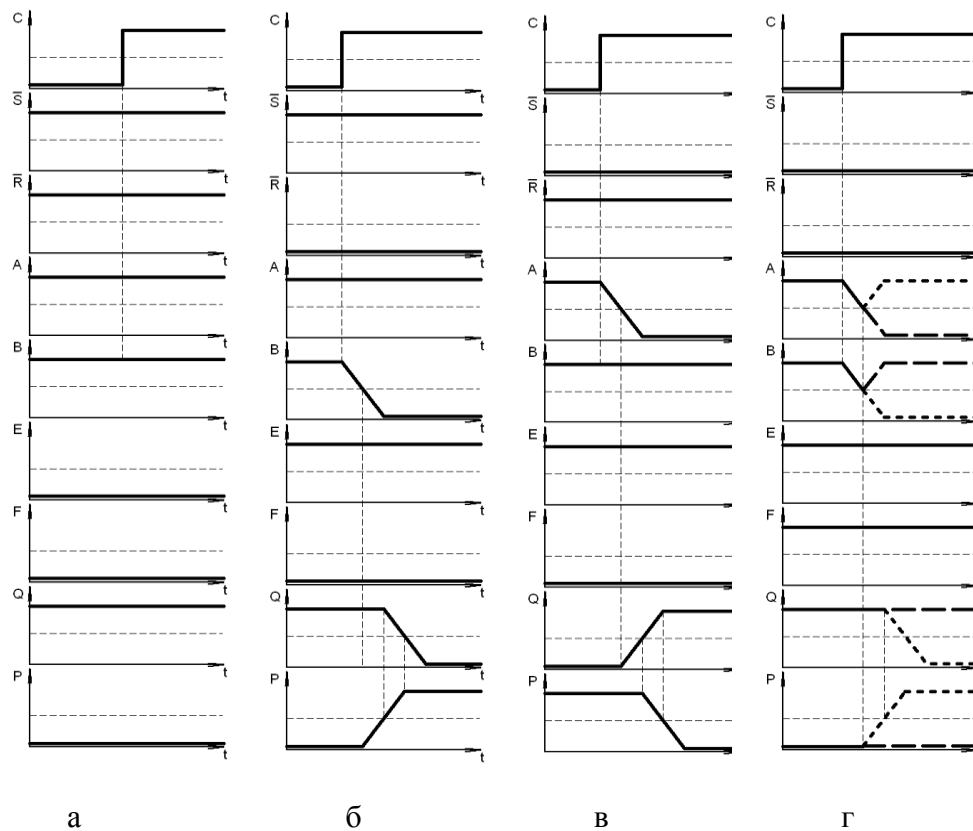


Рис. 6.3

2.3 При наборі на інформаційних входах $\bar{S} = 1$, $\bar{R} = 0$ ($E = 0$, $F = 1$, $A = 1$, $B = 1$) відбуваються процеси аналогічні, розглянутим у попередньому випадку, що зумовлює перехід тригера DD1-DD2 у режим установки в «0» (рис. 6.3,б).

2.4 При наборі на інформаційних входах $\bar{S} = 0$, $\bar{R} = 0$ ($E = 1$, $F = 1$, $A = 1$, $B = 1$) у момент появи на вході синхронізації сигналу високого рівня одночасно перемикаються елементи DD4 і DD5 і тригер DD4- DD5 перейде в режим установки 0 або 1 ($A = 1$, $B = 0$ або $A = 0$, $B = 1$). Тобто має місце невизначеність переходу тригера в новий стан (рис. 6.3,г).

3 $C = 1$.

Тригер повинен перебувати в режимі зберігання. Дійсно, після переходу $C_n = 0 \rightarrow 1$ установлюються рівні $A = 1$, $B = 0$ або $A = 0$, $B = 1$, тому $B = 0$ або $A = 0$ блокують вплив інформаційних входів $\bar{S}$, $\bar{R}$. Отже, тригер не реагує на рівні $\bar{S}$, $\bar{R}$ ні при $C = 0$, ні при $C = 1$, а реагує тільки на перехід $C_n = 0 \rightarrow 1$.

4 Перемикання синхроімпульсу $C_n = 1 \rightarrow 0$.

Установка рівня $C = 0$ блокує елементи DD4 і DD5, у результаті $A = B = 1$, тобто тригер DD1-DD2 перебуває в режимі зберігання.

Непрозорий RS-тригер типу «защипка», виконаний на елементах АБО-НЕ, має аналогічний вигляд (рис. 6.4). Керування здійснюється прямими інформаційними сигналами S,R, синхронізація відбувається по негативному фронту $\bar{C}$.

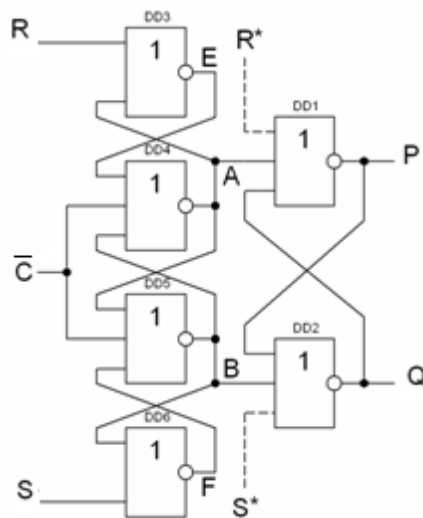


Рис. 6.4

Принцип роботи тригера на елементах Пірса подібний до роботи аналогічного пристрою на елементах Шеффера.

Робоче завдання

1. Зібрати досліджувану схему RS-Тригера зі зворотними зв'язками (рис. 6.5).

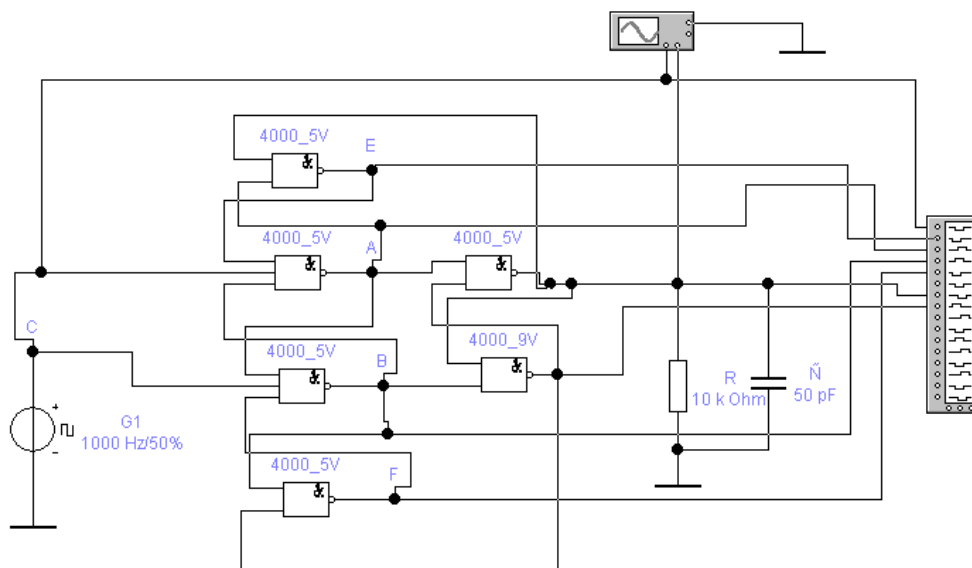


Рис. 6.5

2. Дослідити перехідні процеси в RS-Тригері. Визначити по осцилограмах вхідних і вихідних сигналів статичні U_2^0 , U_2^1 і динамічні параметри схеми: $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , f_{max} .
3. Дослідити часові діаграми в характерних точках С, А, В, Е, F, Q, Р за допомогою логічного аналізатора (Logic Analyzer).
4. Задokumentувати для звіту зняті в експериментах часові діаграми й характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. Зібрати схему, як показано на рис. 6.5, на ЛЕ серії, заданої викладачем. Встановити параметри генератора тактових імпульсів V1 відповідно до типу ЛЕ. Амплітуда імпульсів визначається напругою живлення ЛЕ (Amplitude = $U_{ин}$), шпаруватість Duty Cycle = 20%, частота $f_r = 1...10$ MHz
2. Для визначення статичних U_2^0 , U_2^1 і динамічних параметрів схеми: $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , f_{max} до виходу RS-тригера підключити навантажуючий конденсатор C_n і за допомогою осцилографу провести необхідні виміри.
3. Для дослідження часових діаграм RS-тригера в точки С, А, В, Е, F, Q, Р підключити логічний аналізатор (Logic Analyzer). Встановити частоту тактового генератора $f_r = 1$ kHz.

Контрольні питання

1. Що таке тригер?
2. У чому полягає особливість роботи непрозорих синхронних тригерів?
3. Які бувають різновиди RS-тригерів?
4. Опишіть принцип роботи непрозорого синхронного RS-тригеру типу «защипка»
5. Опишіть логіку функціонування RS-тригеру типу «защипка» за допомогою таблиці станів і характеристичного рівняння.
6. Наведіть схему синхронного непрозорого RS-тригеру типу «защипка» і визначте час затримки, максимальну частоту перемикавання.

6.2 RS-тригер типу Master-Slave

Ціль роботи – дослідження логіки функціонування, статичних і динамічних параметрів послідовних пристроїв на прикладі двотактного синхронного тригера з роздільним керуванням і синхронізацією фронтом.

Теоретичні відомості

RS-Тригер типу Master-Slave побудований на двох прозорих RS-тригерах, з'єднаних послідовно й синхронізованих взаємно інверсними тактовими сигналами. У таких тригерах сигнал, що надходить на інформаційні входи, спочатку записується в перший тригер (Master), а потім перезаписується в другий (Slave). Приведемо дві схеми RS-Тригерів типу Master-Slave (рис. 6.6):

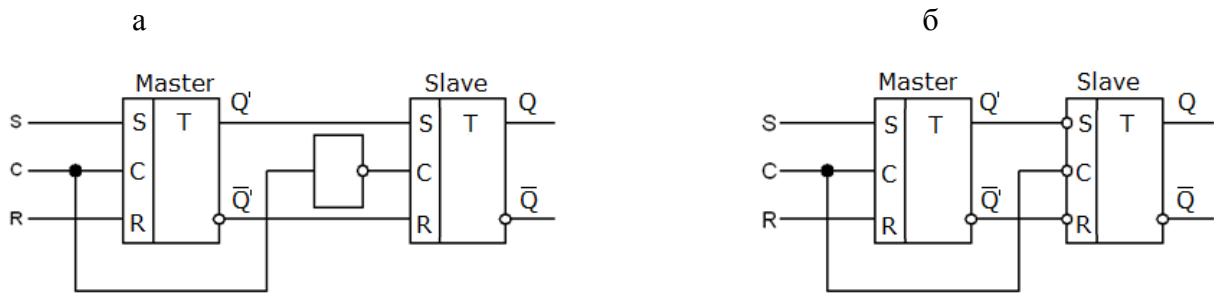


Рис. 6.6

Розглянемо роботу RS-тригера типу Master-Slave на прикладі схеми рис. 6.6,а для можливих подій на синхронізуючому вході C.

1. $C = 0$: на вхід синхронізації поданий сигнал низького рівня, що блокує тригер Master, і завдяки тому що на тригер Slave подається $\bar{C} = 1$, раніше занесена в тригер Master інформація перезаписується в тригер Slave.
2. $C_n=0 \rightarrow 1$: позитивний фронт у шині синхронізації. У цей момент тригер Master стає чутливим до інформаційних сигналів на входах S і R, а тригер Slave блокується інвертованим сигналом синхронізації $\bar{C} = 0$.
3. $C = 1$: на вхід синхронізації поданий сигнал високого рівня. Вихідні сигнали тригера Master формуються відповідно до наборів, поданих на його інформаційні входи S і R, але оскільки Slave заблокований інвертованим синхронізуючим сигналом $\bar{C} = 0$, тригер залишається в режимі зберігання.

4. $C_n=1 \rightarrow 0$: у момент утворення негативного фронту на вході синхронізації блокується тригер Master і включається перезапис записаної на попередньому такті інформації із тригера Master у тригер Slave.

Логікоу роботи двотактного RS-тригера типу Master - Slave можна описати картою Карно (табл. 6.2):

Таблица 6.2

$C_n \ Q_{n-1}$	$S_{n-1} \ R_{n-1}$ 0 0	$S_{n-1} \ R_{n-1}$ 0 1	$S_{n-1} \ R_{n-1}$ 1 1	$S_{n-1} \ R_{n-1}$ 1 0	Реакція тригера
0 0	0	0	?	1	Установка Q_n по S_n, R_n
0 1	1	0	?	1	Установка Q_n по S_n, R_n
1 1	1	1	1	1	Зберігання: $Q_n=Q_{n-1}$
1 0	0	0	0	0	Зберігання: $Q_n=Q_{n-1}$

Характеристичне рівняння, що відповідає даній карті Карно , має вигляд:

$$Q_n = \overline{C_n} \ S_{n-1} \ \overline{R_{n-1}} + \overline{R_{n-1}} \ Q_{n-1} + C_n Q_{n-1}.$$

Робоче завдання

1. Зібрати досліджувану схему RS-Тригера зі зворотними зв'язками (рис. 6.7).

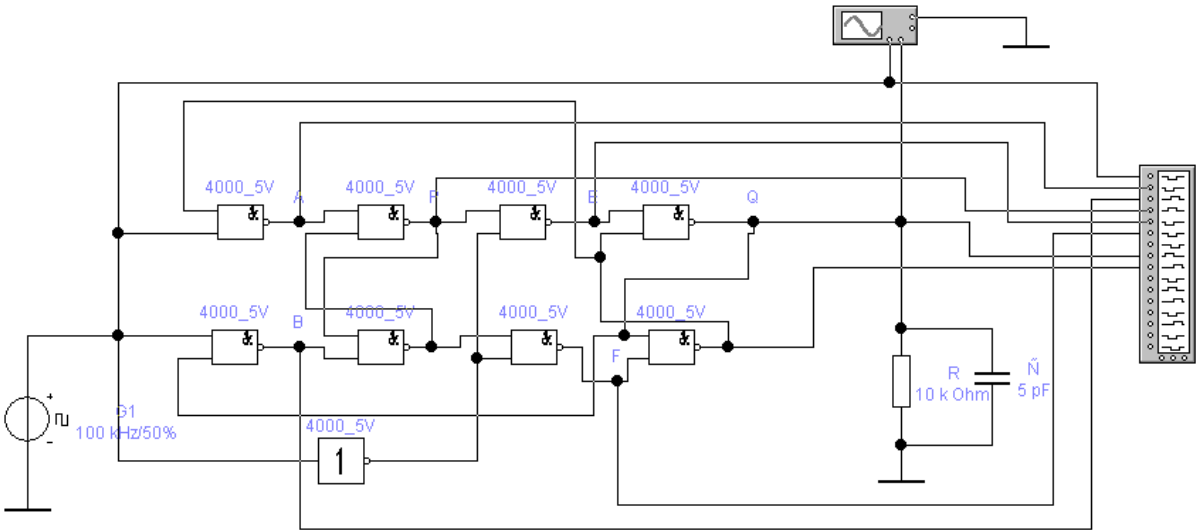


Рис. 6.7

2. Дослідити перехідні процеси в RS-тригері. Визначити по осцилограмах вхідних і вихідних сигналів статичні U_2^0 , U_2^1 і динамічні параметри схеми: $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , $f_{\max}$.
3. Дослідити часові діаграми в характерних точках С, А, В, Е, F, Q, Р за допомогою логічного аналізатора (Logic Analyzer).
4. Задokumentувати для звіту зняті в експериментах часові діаграми і характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. Зібрати схему, як показано на рис. 6.7, на ЛЕ серії, заданої викладачем. Встановити параметри генератора тактових імпульсів V1 відповідно до типу ЛЕ. Амплітуда імпульсів визначається напругою живлення ЛЕ ($\text{Amplitude} = U_{\text{ип}}$), шпаруватість Duty Cycle = 20%, частота $f_r = 1 \dots 10 \text{ MHz}$
2. Для визначення статичних U_2^0 , U_2^1 і динамічних параметрів схеми: $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , $f_{\max}$ до виходу RS-Тригера підключити навантажуючий конденсатор C_n і за допомогою осцилоскопу провести необхідні виміри.
3. Для дослідження часових діаграм RS-Тригера в точки С, А, В, Е, F, Q, Р підключити логічний аналізатор (Logic Analyzer). Встановити частоту тактового генератору $f_r = 1 \text{ kHz}$.

Контрольні питання

1. Що таке тригер?
2. У чому полягає особливість роботи непрозорих синхронних тригерів?
3. Які бувають різновиди RS-Тригерів?
4. Опишіть принцип роботи непрозорого синхронного RS-тригера типу Master-Slave.
5. Опишіть логіку функціонування RS-тригера типу Master-Slave за допомогою таблиці станів і характеристичного рівняння.
6. Приведіть схему синхронного непрозорого RS-тригера типу Master-Slave і визначте час затримки, максимальну частоту перемикання.
7. Назвіть статичні параметри непрозорих RS-тригерів?

6.3 D-тригер типу «защипка»

Ціль роботи – дослідження логіки функціонування, статичних і динамічних параметрів послідовнісних пристроїв на прикладі синхронного D-тригера типу «защипка» із синхронізацією позитивним фронтом.

Теоретичні відомості

D-тригер (від англ. DELAY – затримка) називають інформаційним тригером або тригером затримки. D – тригер має тільки один інформаційний вхід D, причому стан цього входу фіксується в тригері при подачі на його тактовий (синхронізуючий) вхід C дозвольного **рівня** (у прозорих D-тригерах) або **фронту** (у непрозорих D-тригерах) синхроімпульсу. Таким чином, D - тригери бувають тільки синхронними.

Робота синхронного D-тригера описується таблицею станів (табл. 6.3):

Таблиця 6.3

$C_n \ D_n$	Q_{n-1}	Q_{n-1}	Реакція тригера Q_n
0 0	0	1	Зберігання Q_{n-1}
0 1	0	1	Зберігання Q_{n-1}
1 1	0	1	Установка $Q_n = D_n = 1$
1 0	0	1	Установка $Q_n = D_n = 0$

Відповідне табл. 6.3 характеристичне рівняння має вигляд:

$$Q_n = \bar{C}_n Q_{n-1} + C_n D_n.$$

Реалізація D - тригера типу «защипка» на логічних елементах Шеффера наведена на рис. 6.8,а , його умовно-графічне зображення - на рис. 6.8,б.

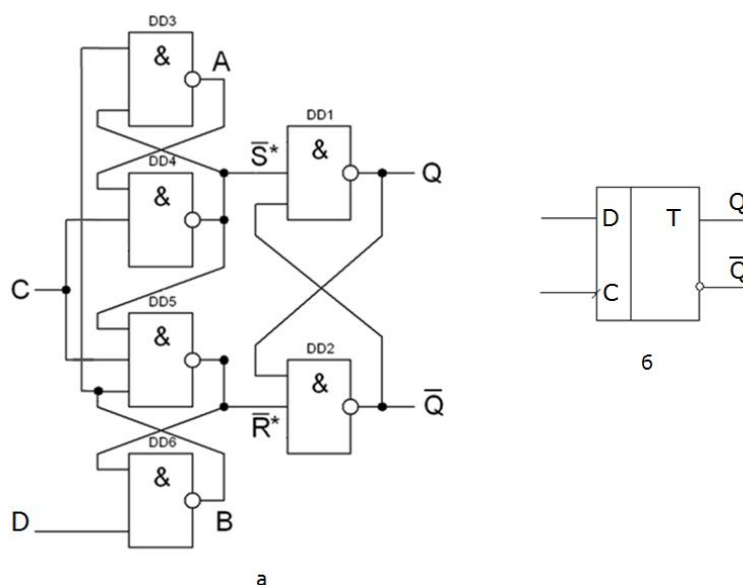


Рис. 6.8

D-тригер побудований на трьох елементарних асинхронних тригерах: основний тригер на ЛЕ DD1-DD2 і 2 тригери на ЛЕ DD3-DD4, DD5-DD6, які утворюють схему синхронізації. Застосування тригерів у схемі синхронізації обумовлює регенеративний режим перемикання її в новий стан, тому даний D-тригер називають «защіпкою». Виходи схеми синхронізації, позначені як $\bar{R}^*$, $\bar{S}^*$, оскільки вони є входами основного асинхронного RS-тригера DD1-DD2.

На рис. 6.9 представлені часові діаграми функціонування такого тригера з урахуванням тривалості фронтів імпульсів. З часових діаграм видно, що в паузах між синхроімпульсами ($C = 0$) на виходах схеми синхронізації $\bar{R}^*$, $\bar{S}^*$ підтримуються рівні логічної 1 незалежно від стану входу D. Це відповідає режиму зберігання інформації в основному тригері. Перемикання рівня на вході D впливає тільки на логічні стани виходів A і B тригерів схеми синхронізації: якщо $D = 0$, то $B = 1$ і $A = 0$, а у випадку $D = 1$ маємо $B = 0$, $A = 1$. При цьому один із тригерів схеми синхронізації перебуває в стійкому стані, а інший — у режимі розриву тригерних зв'язків (при рівнях «логічної 1» на обох виходах). Наприклад, якщо $D = 0$, то на виходах тригера на ЛЕ DD5-DD6 встановлюються однакові рівні $\bar{R}^* = B = 1$.

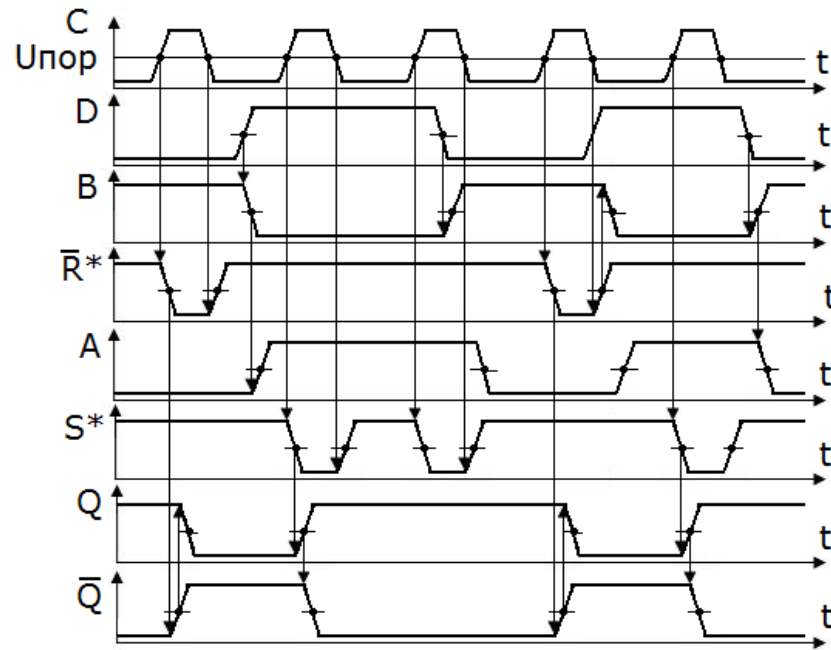


Рис. 6.9

По позитивному фронту синхроімпульсу $C = 0 \rightarrow 1$ (рис. 6.9) тригер, що перебував до цього в режимі розриву тригерних зв'язків, переходить у нормальний стійкий стан і на входах основного тригера DD1-DD2 формуються взаємно інверсні логічні рівні: якщо $D = 0$, то $\bar{R}^* = 0$, $\bar{S}^* = 1$ і тригер устновлюється в стан «0»; якщо $D = 1$, то $\bar{R}^* = 1$, $\bar{S}^* = 0$ і відбувається установка в стан «1».

При постійному рівні $C = 1$ перемикання стану інформаційного входу D не впливає на стан основного тригера DD1-DD2. Це пояснюється тим, що при установці основного тригера в стан «0» сигналом $\bar{R}^* = 0$ одночасно блокується логічний елемент DD4 і на його виході $B = 1$ незалежно від стану входу D . При установці основного тригера в стан «1» сигналом $\bar{S}^* = 0$ блокуються логічні елементи DD1 і DD3, тому перемикання станів D і B не впливає на стан основного тригера, тобто наскрізне керування по входу D при $C = 1$ або при $C = 0$ у таких D-тригерах відсутній.

Застосування тригерів у схемі синхронізації обумовлює регенеративний режим перемикання в новий стан, тому даний D-тригер називають «защіпкою». D-тригер типу «защіпка» можна аналогічно реалізувати на елементах АБО-НЕ.

1. Зібрати досліджувану схему D-тригера зі зворотним зв'язком (рис. 6.10).

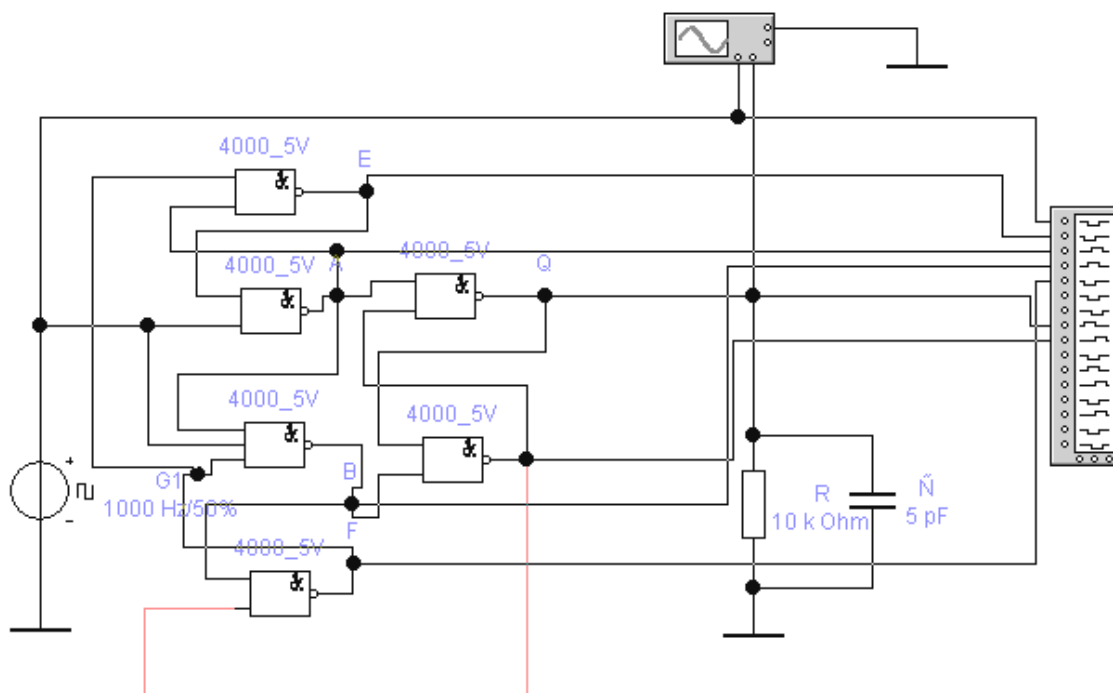


Рис. 6.10

2. Дослідити перехідні процеси у D -тригері. Визначити по осцилограмах вхідних і вихідних сигналів статичні U_2^0 , U_2^1 і динамічні параметри схеми: $t_{зд.p.}^{01}$, $t_{зд.p.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , f_{max} .
3. Дослідити часові діаграми в характерних точках C, A, B, E, F, Q, P за допомогою логічного аналізатора (Logic Analyzer).
4. Задokumentувати для звіту зняті в експериментах часові діаграми й характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. Зібрати схему, як показано на рис. 6.10, на ЛЕ серії, заданої викладачем. Встановити параметри генератора тактових імпульсів G1 відповідно до типу ЛЕ. Амплітуда імпульсів визначається напругою живлення ЛЕ (Amplitude = $U_{ин}$), шпаруватість Duty Cycle = 20%, частота $f_r = 1...10$ MHz

2. Для визначення статичних U_2^0 , U_2^1 і динамічних параметрів схеми: $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , $f_{\max}$ до виходу Q D-Тригера підключити навантажувальний конденсатор C_n і за допомогою осцилоскопу провести необхідні виміри.

3. Для дослідження часових діаграм D-Тригера в точки C, A, B, E, F, Q, P підключити логічний аналізатор (Logic Analyzer). Установити частоту тактового генератора $f_T = 1 \text{ kHz}$.

Контрольні питання

1. Що таке тригер?
2. У чому полягає особливість роботи непрозорих синхронних тригерів?
3. Які бувають різновиди D-тригерів?
4. Опишіть принцип роботи непрозорого синхронного D-тригера типу «защіпка» за допомогою карти Карно й характеристичного рівняння.
5. Наведіть схему синхронного непрозорого D-тригера типу «защіпка» і визначте час затримки, максимальну частоту перемикавання.
6. Опишіть принцип роботи непрозорого синхронного D-тригера типу «защіпка».
7. Назвіть основні статичні параметри непрозорих D-Тригерів?

6.4 JK-тригер типу «защіпка»

Ціль роботи – дослідження логіки функціонування, статичних і динамічних параметрів послдовнісних пристроїв на прикладі синхронного JK-тригера типу «защіпка» із синхронізацією позитивним фронтом.

Теоретичні відомості

JK - тригер є універсальним тригером. Універсальність JK - тригера полягає в можливості реалізації на його основі RS-, T- і D - тригерів. JK-тригер - двовходовий тригер, що допускає роздільну установку стану 0 і 1, а також зміну поточного стану (режим з рахунковим входом),

0	1	1	1	1	1	Зберігання: $Q_n = Q_{n-1}$
1	1	1	0	0	1	Установка Q_n по J_n, K_n
1	0	0	0	1	1	Установка Q_n по J_n, K_n

Характеристичне рівняння у формі мінімальної ДНФ, яке витікає з табл. 6.4, має вигляд:

Якщо зіставити таблиці станів для RS-тригера (табл. 6.1) і для JK-тригера (табл. 6.4), беручи до уваги, що $J_n \equiv S_n$ і $K_n \equiv R_n$, те можна відзначити відмінність тільки у двох клітинках, коли при $J_n = K_n = 1$ і $C_n = 1$ (тобто $C_n = 0 \rightarrow 1$) тригер змінює стан на протилежне: $Q_n = \overline{Q_{n-1}}$. Для даної комбінації сигналів у тригері реалізується рахунковий режим, як у Т-тригері.

Робоче завдання

1. Зібрати досліджувану схему JK-тригера на ЛЕ Шеффера (рис. 6.12).
2. Дослідити перехідні процеси в JK-тригері в режимі Т-тригера. Визначити по осцилограмах вхідних і вихідних сигналів статичні U_2^0, U_2^1 і динамічні параметри схеми $t_{зд.р.}^{01}, t_{зд.р.}^{10}, t_{\phi}^{01}, t_{\phi}^{10}, f_{\max}$.

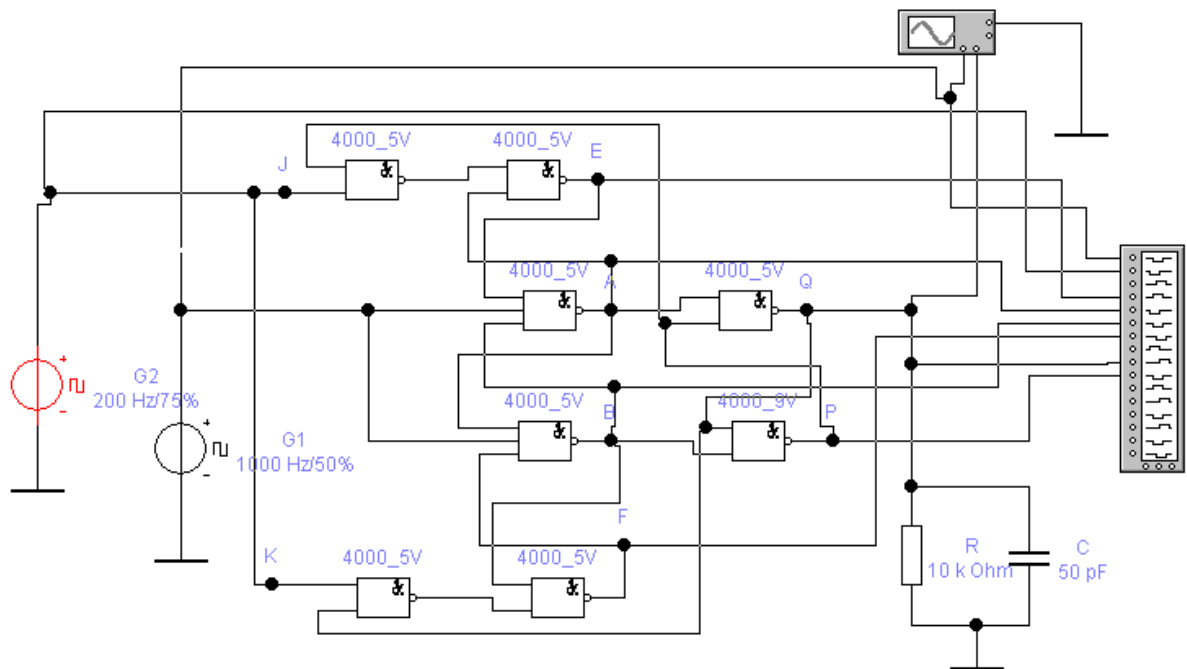


Рис. 6.12

3. Дослідити часові діаграми в характерних точках JK-тригера C, A, B, E, F, Q, P за допомогою логічного аналізатора (Logic Analyzer).
4. Задokumentувати для звіту зняті в експериментах часові діаграми й характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. Зібрати схему, як показано на рис.6.12, на ЛЕ серії, заданої викладачем. Встановити параметри генератора тактових імпульсів G1 відповідно до типу ЛЕ. Амплітуда імпульсів визначається напругою живлення ЛЕ, частота $f_r = 1 \dots 10$ MHz. Встановити параметри джерела інформаційних сигналів G2 $J = K = U_{ип}$.
2. Для визначення статичних U_2^0 , U_2^1 і динамічних параметрів схеми $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , f_{max} до виходу JK-тригера підключити навантажувачий конденсатор C_n і за допомогою осцилографу провести необхідні виміри.
3. Для дослідження часових діаграм JK-тригера в точки C, A, B, E, F, Q, P підключити логічний аналізатор (Logic Analyzer). Встановити частоту тактового генератора G1 $f_r = 1$ kHz і частоту генератора інформаційних сигналів G2 200 Hz з коефіцієнтом заповнення (Duty cycle) 75%.

Контрольні питання

1. Що таке тригер?
2. У чому полягає особливість роботи непрозорих синхронних тригерів?
3. Які бувають структурно відмінні види JK-тригерів?
4. Опишіть принцип роботи JK -тригера типу «защіпка».
5. Опишіть логіку функціонування JK-тригера типу «защіпка» за допомогою таблиці станів і характеристичного рівняння у вигляді ДНФ і КНФ.
6. Приведіть схему синхронного непрозорого JK -тригера типу «защіпка» і визначте час затримки, максимальну частоту перемикавання.

6.5 JK-тригер типу Master-Slave

Ціль роботи – дослідження логіки функціонування, статичних і динамічних параметрів послідовнісних пристроїв на прикладі двотактного синхронного JK-тригера типу Master-Slave з роздільним керуванням і синхронізацією фронтом.

Теоретичні відомості

JK-тригер типу Master-Slave побудований на двох прозорих RS-тригерах, з'єднаних послідовно зі синхронізацією взаємно інверсними тактовими сигналами. У таких тригерах сигнал, що надходить на інформаційні входи, спочатку записується в перший тригер (Master), а потім перезаписується в другий (Slave). Тобто, аналогічно RS-тригерів типу Master-Slave (рис. 6.6), такий тригер є двотактним. Відмінною рисою JK-тригера типу Master-Slave є підключення зворотних зв'язків із прямого виходу Q на один із входів K і з інверсного виходу P на один із входів J .

Логіку роботи двотактного JK-тригера типу	$C_n \ Q_{n-1}$	$J_{n-1} \ K_{n-1}$ 0 0	$J_{n-1} \ K_{n-1}$ 0 1	$J_{n-1} \ K_{n-1}$ 1 1	$J_{n-1} \ K_{n-1}$ 1 0	Реакція тригера
	0 0	0	0	1	1	Установка Q_n по J_n, K_n
	0 1	1	0	0	1	Установка Q_n по J_n, K_n
	1 1	1	1	1	1	Зберігання: $Q_n = Q_{n-1}$
	1 0	0	0	0	0	Зберігання: $Q_n = Q_{n-1}$

Master - Slave можна описати картою Карно (табл. 6.5):

Табл. 6.5

Характеристичне рівняння у вигляді ДНФ, що відповідає даній карті Карно, має вигляд:

$$Q_n = \overline{C_n} \overline{Q_{n-1}} \overline{K_{n-1}} + \overline{K_{n-1}} Q_{n-1} + C_n Q_{n-1}.$$

Схема JK-тригера типу Master - Slave на ЛЕ I-HE показана на рис.6.13.

Робоче завдання

1. Зібрати досліджувану схему JK-тригера на ЛЕ Шеффера (рис.6.13).
2. Дослідити перехідні процеси в JK-Тригері в режимі Т-тригера. Визначити по осцилограмах вхідних і вихідних сигналів статичні U_2^0 , U_2^1 і динамічні параметри схеми $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , $f_{\max}$.

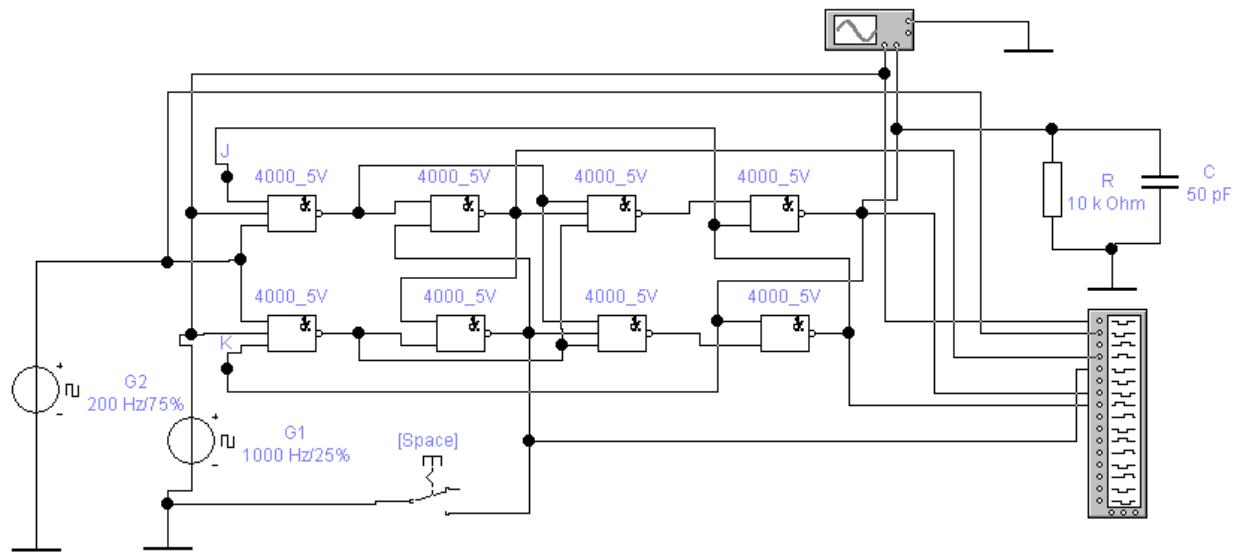


Рис. 6.13

3. Дослідити часові діаграми в характерних точках JK-Тригера С, А, В, Е, F, Q, Р за допомогою логічного аналізатора (Logic Analyzer).
4. Задокументувати для звіту зняті в експериментах часові діаграми і характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. Зібрати схему, як показано на рис. 6.13, на ЛЕ серії, заданої викладачем. Встановити параметри генератора тактових імпульсів G1 відповідно до типу ЛЕ. Амплітуда

вхідних імпульсів визначається напругою живлення ЛЕ, частота $f_1 = 1...10$ МГц.

Встановити параметри джерела інформаційних сигналів G2:

$$f_2 = 0.1 \dots 0.2 \text{ МГц.}$$

2. Для визначення статичних U_2^0 , U_2^1 і динамічних параметрів схеми $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , f_{max} до виходу JK-тригера підключити навантажуючий резистор R_n і конденсатор C_n і за допомогою осцилоскопу провести необхідні виміри.

3. Для дослідження часових діаграм JK-тригера в точки С, А, В, Е, F, Q, Р підключити логічний аналізатор (Logic Analyzer). Встановити частоту тактового генератора G1 $f_r = 1$ kHz і частоту генератора інформаційних сигналів G2 200 Hz з коефіцієнтом заповнення (Duty cycle) 75%.

Контрольні питання

1. Що таке тригер?
2. У чому полягає особливість роботи непрозорих синхронних JK-тригерів?
3. Які бувають структурно відмінні види JK-тригерів?
4. Опишіть принцип роботи JK -тригера типу Master - Slave.
5. Опишіть логіку функціонування JK -тригера типу Master - Slave за допомогою таблиці станів і характеристичного рівняння у вигляді ДНФ і КНФ.
6. Наведіть схему JK -тригера типу Master - Slave.
7. Від чого залежить час затримки вихідного сигналу й максимальна частота перемикавання?

7 Лічильники

Ціль циклу лабораторних робіт – дослідження методів побудови, логіки функціонування різних типів асинхронних і синхронних лічильних пристроїв і перехідних процесів у них.

Теоретичні відомості

Лічильниками називають послідовнісні цифрові пристрої, призначені для підрахунку й зберігання числа імпульсів, поданих у певному тимчасовому інтервалі на його рахунковий вхід. Крім рахункового входу лічильники можуть також мати входи асинхронної і/або синхронної установки початкових станів, очищення вмісту лічильника (скидання в 0), керування напрямком рахунку (додавання/віднімання) і інші входи керування режимами роботи.

Щоб зрозуміти роботу лічильника-дільника частоти з довільним коефіцієнтом розподілу « k », розглянемо спочатку схему найпростішого дільника частоти на 2, побудовану на одному тригері. Такий дільник повинен реалізувати, наприклад, часову діаграму, наведену на рис.7.1 (Т - вхідні імпульси, Q – вихідні).

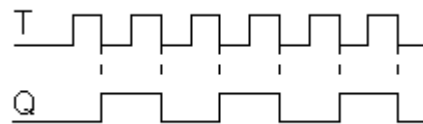


Рис. 7.1

З малюнка видно, що сигнал на виході тригера Q повинен перемикатися при проходженні заднього фронту рахункового імпульсу. Простіше за все таку часову діаграму можна реалізувати на JK-Тригері, у якому є режим рахунку сигналу по модулю «2». Для цього необхідно подати логічну «1» одночасно на входи J і K (рис. 7.2,а).

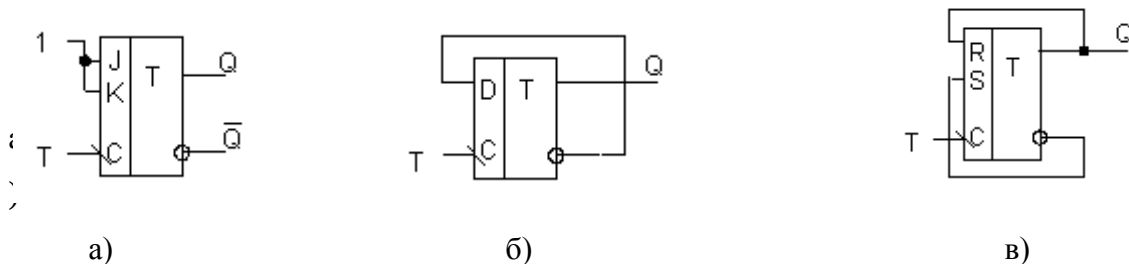


Рис. 7.2

Для побудови схеми дільника частоти на D-тригері необхідно на D-вхід подати сигнал $\bar{Q}$, що обумовлює зміну стану тригера на протилежний по від'ємному фронту рахункового імпульсу (рис. 7.2.б).

Аналогічно поділ частоти на 2 в непрозорому синхронному RS-тригері буде відбуватися, якщо подати на вхід R сигнал з виходу Q і на вхід S - сигнал з виходу $\bar{Q}$ (рис. 7.2,в).

Щоб створити схему дільника частоти з коефіцієнтом поділу $K_{сч} = 2^n$, де $K_{сч}$ - число різних станів лічильника, необхідно послідовно з'єднати «n» тригерів-дільників на 2 вище описаних типів. На рис. 7.3 наведена схема дільника на 16, побудована на JK-тригерах.

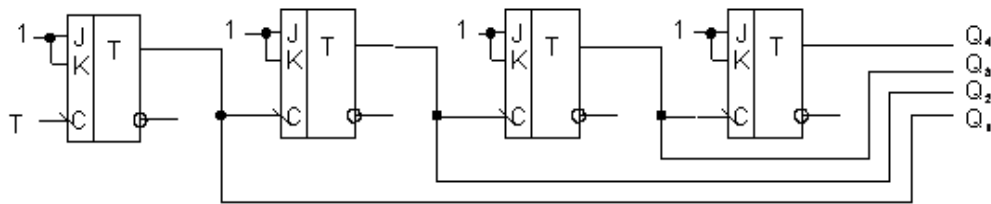


Рис. 7.3

На рис. 7.4,а наведені часові діаграми такого лічильника-дільника частоти. Якщо розглядати сигнали на виходах Q4, Q3, Q2, Q1 як деяке число «А», представлене у двійковому коді, тоді це число відповідає результату рахунку кількості поступаючих на вхід T імпульсів і змінюється в межах від 0 до 15 (у загальному випадку від 0 до $2^n - 1$).

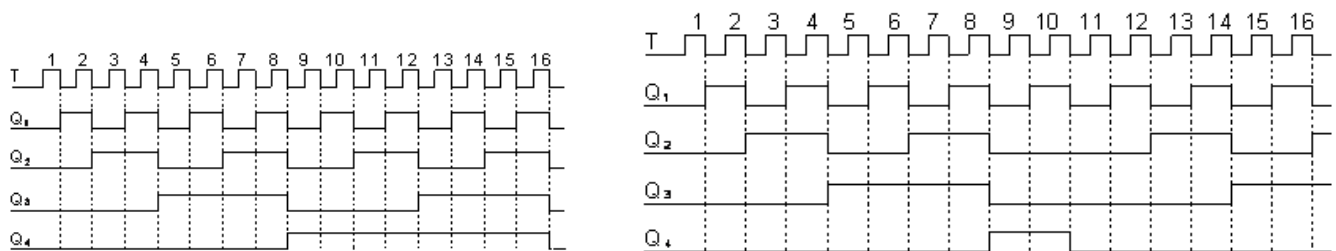


Рис. 7.4

Якщо потрібно побудувати лічильник з коефіцієнтом розподілу $2^{n-1} < K_{сч} < 2^n$, необхідно n T-тригерів щоб $K_{сч}-1$ -ий імпульс переводив лічильник у нульовий стан. У

результаті стани лічильника змінюються від 0 до $K_{сч} - 1$, тобто реалізуються $K_{сч}$ різних станів. На рис.7.4, б наведена часова діаграма дільника частоти з коефіцієнтом розподілу $K_{сч} = 10$.

На рис. 7.5 наведена схема лічильника з керованим коефіцієнтом рахування $K_{сч} = 1..15$ для $n = 4$.

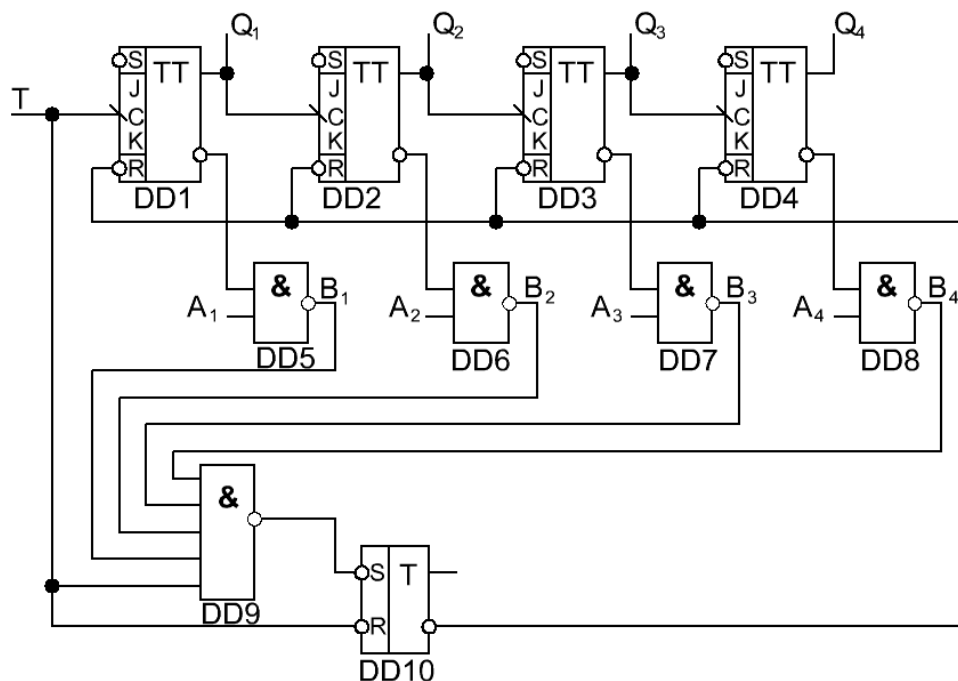


Рис.7.5

Після $K_{сч} - 1$ імпульсів на виходах $B_1, \dots, B_4$ логічних елементів DD5, ..., DD8 встановлюються логічні рівні:

$$B_i = Q_i \geq A_i = \overline{Q_i} < \overline{A_i} = \overline{\overline{Q_i} A_i} = Q_i + \overline{A_i} = 1,$$

7.2. Необхідно побудувати схеми дільників частоти на прості числа $k_3, k_5, k_7, \dots$. Такі схеми повинні реалізувати поділ з коефіцієнтами 3, 5, 7 і т.д. З'єднавши послідовно кілька дільників з коефіцієнтами $k_2, k_3, \dots, k_n$, одержимо лічильник дільник з коефіцієнтом поділу $k = k_2 * k_3 * \dots * k_n$. У такий спосіб можна побудувати дільники з коефіцієнтами поділу на будь-яке ціле число.

На рис. 7.7,а представлена часова діаграма дільника з коефіцієнтом поділу k_3 , а на рис. 7.7,б – схема такого дільника частоти.

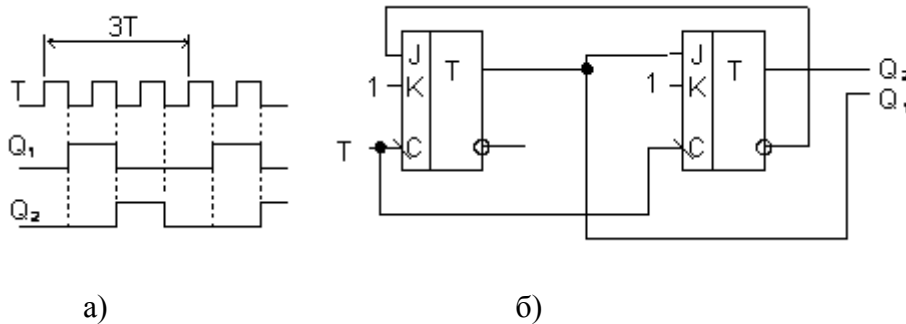


Рис. 7.7

На рис. 7.8,а представлена часова діаграма дільника частоти з коефіцієнтом k_5 , а на рис. 7.8,б – схема такого дільника.

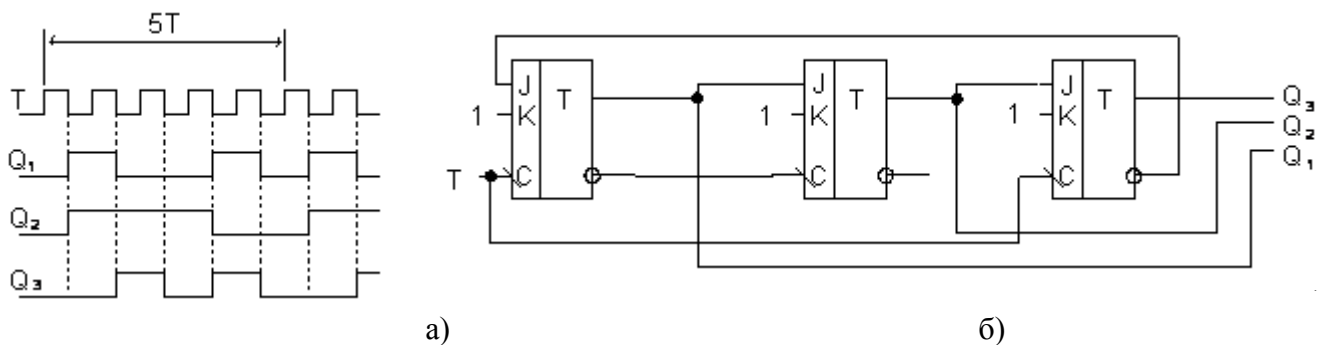


Рис. 7.8

Аналогічним способом можна побудувати дільник частоти з коефіцієнтом рахунку на будь-яке просте число $K_{сч} = 2n+1$, де n – будь-яке ціле число. Приклад узагальненої схеми дільника з коефіцієнтом $K_{сч} = 2n+1$ показаний на рис. 7.9. Включений між вхідним і вихідним тригерами внутрішній блок являє собою лічильник-дільник частоти й повинен забезпечити розподіл частоти на n , тобто $K_{сч.внутр.} = 1/n$.

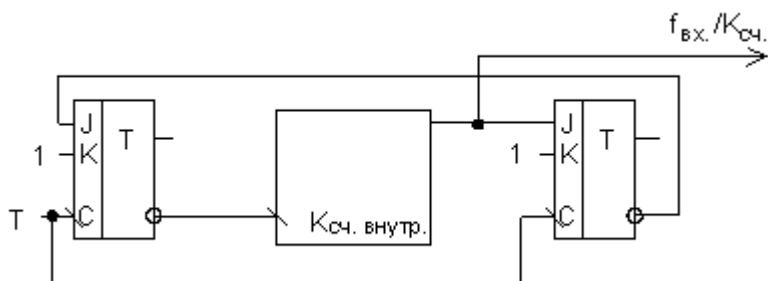


Рис. 7.9

Для збільшення швидкодії й забезпечення одночасного перемикання всіх розрядів лічильника, використовуються синхронні лічильники. У таких схемах синхроімпульс С подається на С-входи всіх тригерів, а стан кожного тригера визначається сигналами на інформаційних входах (R-S, J-K або D). Зміна стану кожного розряду підсумовуючого лічильника відбувається за умови, що на виходах всіх молодших стосовно нього розрядів встановлені «1». При наступному синхроімпульсі С всі молодші розряди встановлюються в «0».

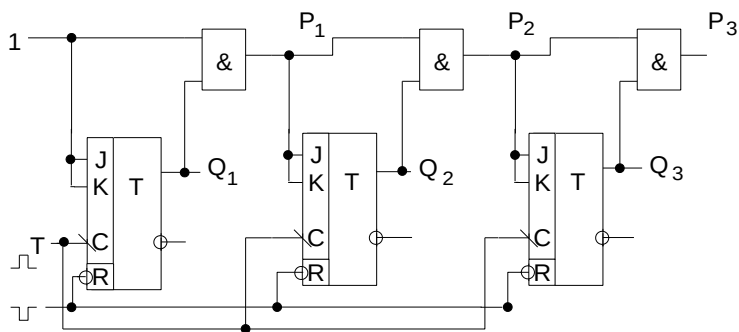
Проста схема двійкового синхронного лічильника наведена на рис 7.10,а. Однак, у такій схемі максимальна частота перемикання $f_{\max}$ залежить від кількості розрядів n лічильника й повинна задовольняти умові:

$$f_{\max} \leq 1 / [(n-1) \cdot t_{\text{зд.р.И}} + t_{\text{вх}}],$$

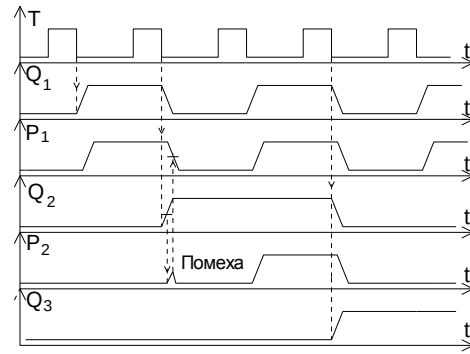
де $t_{\text{зд.р.И}}$ – час затримки поширення сигналу переносу P_i через схеми И;

$t_{\text{вх}}$ – тривалість синхроімпульсу на вході Т.

Часова діаграма роботи такого лічильника наведена на рис. 7.10,б.



а)



б)

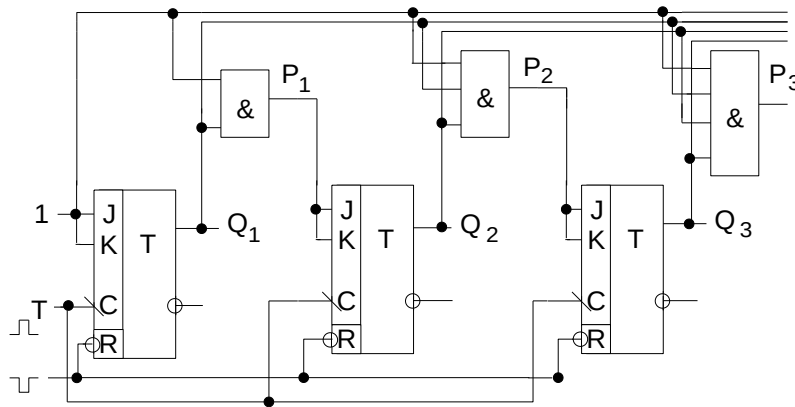
Рис. 7.10

У схемі, наведеній на рис. 7.11,а, максимальна частота рахунку $f_{\max}$ не залежить від розрядності лічильника й визначається тільки параметрами тригерів:

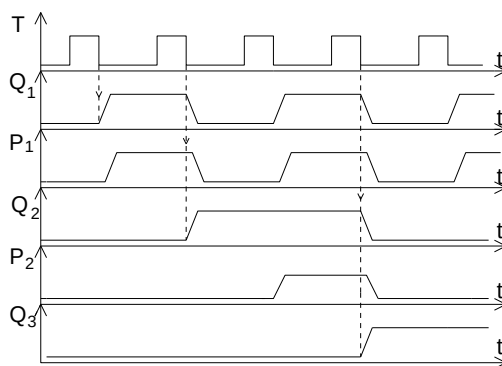
$$f_{\max} = 1 / [t_{\text{вуст.Тг}} + t_{\text{вх}}],$$

де $t_{\text{вуст.Тг}}$ — час установки тригера в новий стан.

Часова діаграма роботи такої схеми наведена на рис. 7.11,б.



а)



б)

Рис. 7.11

Якщо потрібно побудувати синхронний лічильник із чергуванням станів, відмінних від двійкового рахунку, необхідно виконати процедуру синтезу, що включає певну послідовність операцій. При цьому як основні компоненти можуть бути використані будь-які непрозорі тригери, тобто синхронізуємі фронтом, у сполученні зі схемою керування. При будь-яких переходах з попереднього стану лічильника в наступне для кожного з типів тригерів на інформаційні входи необхідно подати керуючі сигнали, наведені в таблиці 7.1.

Прочерк (-) у таблиці вказує на те, що для такого переходу на даний вхід можна подавати як «0», так і «1». Основою для синтезу схем керування входами тригерів D, R-S, J-K є таблиця послідовних станів лічильника, що змінюються по фронту синхронізуючого сигналу С. При цьому поточний стан лічильника через логічні елементи керування входами тригерів лічильника підготовляє перехід усіх розрядів у новий стан, що встановлюється безпосередньо за поточним. Тобто попередній стан однозначно визначає стан керуючих входів тригерів лічильника для переходу в наступний стан. Тоді повний набір станів лічильника визначає функції керування кожним із входів, а аргументами цих функцій є стани всіх виходів тригерів на попередньому кроці функціонування. Знаходження й реалізація таких функцій керування й становить суть процедури синтезу.

Таблиця 7.1

Подія	D	RS		JK		Реакція триггеру
		R	S	K	J	
$0 \rightarrow 0$	0	-	0	-	0	Зберігання стану «0»
$0 \rightarrow 1$	1	0	1	-	1	Перехід з «0» в «1»
$1 \rightarrow 0$	0	1	0	1	-	Перехід з «1» в «0»
$1 \rightarrow 1$	1	0	-	0	-	Зберігання стану «1»

Розглянемо процедуру синтезу синхронного лічильника на прикладі. Нехай необхідно побудувати 4-розрядний лічильник з переходами відповідно до таблиці 7.2.

Таблиця 7.2

N	Q_4	Q_3	Q_2	Q_1
0	0	0	0	0
1	0	0	0	1
2	0	0	1	1
3	0	0	1	0
4	0	1	1	0
5	0	1	1	1
6	0	1	0	1
7	0	1	0	0
8	1	1	0	0
9	1	1	0	1
10	1	1	1	1
11	1	1	1	0
0	0	0	0	0

Звичайно синхронні лічильники будуються на однотипних тригерах. У даному прикладі для ілюстрації ми виберемо різні тригери. Нехай виходи Q_4 і Q_1 формуються D-тригерами, Q_2 — RS-тригером і Q_3 — JK-тригером.

Для знаходження функції керування D-тригером виходом Q_1 побудуємо карту Карно, аргументами якої є всі змінні Q_1, Q_2, Q_3, Q_4 з таблиці. Вихідний стан $Q_4=Q_3=Q_2=Q_1=0$ повинен обумовлювати перехід у стан $Q_4=Q_3=Q_2=0$ і $Q_1=1$ відповідно до таблиці 7.1. Для цього комбінація $Q_4=Q_3=Q_2=Q_1=0$ повинна забезпечити на вході тригера у стан $Q_1=1$. Для цього у клітку карти Карно, що описує функцію керування входом D_1 , у клітку для $Q_4=Q_3=Q_2=Q_1=0$ уписуємо «1». Аналогічно заповнюємо всі клітки карти Карно, що відповідають станам таблиці 7.2.

$D_1 =$

$Q_2 Q_1$				
$Q_4 Q_3$	00	01	11	10
00	1	1	0	0
01	0	0	1	1
11	1	1	0	0
10	*	*	*	*

У карті Карно знаком * позначені стани, не передбачені таблицею 7.2. Тобто в дані клітки можна вписувати будь-які значення, що мінімізують функцію D_1 . З карти Карно знаходимо МДНФ і МКНФ:

$$\text{МДНФ: } D_1 = \overline{Q_3} \overline{Q_2} + Q_4 \overline{Q_2} + \overline{Q_4} Q_3 Q_2$$

$$\text{МКНФ: } D_1 = (\overline{Q_4} + \overline{Q_2}) \cdot (Q_3 + \overline{Q_2}) \cdot (Q_4 + \overline{Q_3} + Q_2)$$

Для RS-тригера, що формує сигнал Q_2 , знаходимо функції керування входами R_2, S_2 з урахуванням таблиці переходів 7.1:

$R_2 =$

$Q_4Q_3 \backslash Q_2Q_1$	00	01	11	10
00	-	0	0	0
01	-	-	1	0
11	-	0	0	1
10	*	*	*	*

$S_2 =$

$Q_4Q_3 \backslash Q_2Q_1$	00	01	11	10
00	0	1	-	-
01	0	0	0	-
11	0	1	-	0
10	*	*	*	*

З карт Карно знаходимо:

$$\text{МДНФ: } R_2 = \overline{Q_4}Q_3Q_1 + Q_4\overline{Q_1}; \quad S_2 = Q_4Q_1 + \overline{Q_3}Q_1.$$

$$\text{МКНФ: } R_2 = Q_3 \cdot (\overline{Q_4} + \overline{Q_1}) \cdot (Q_4 + Q_1); \quad S_2 = Q_1 \cdot (Q_4 + \overline{Q_3}).$$

Для JK-Тригера, що формує сигнал Q_3 , знаходимо функції керування входами J_3 , K_3 :

$J_3 =$

$Q_4Q_3 \backslash Q_2Q_1$	00	01	11	10
00	0	0	0	1
01	-	-	-	-
11	-	-	-	-
10	*	*	*	*

$K_3 =$

$Q_4Q_3 \backslash Q_2Q_1$	00	01	11	10
00	-	-	-	-
01	0	0	0	0

11	0	0	0	1
10	*	*	*	*

З наведених карт Карно знаходимо:

$$K_3 = Q_4 Q_2 \overline{Q_1}; \quad J_3 = Q_2 \overline{Q_1}.$$

Для D-Тригера, що формує сигнал Q_4 , знаходимо функцію керування входом D_4 :

		$Q_2 Q_1$			
		00	01	11	10
$D_4 =$	$Q_4 Q_3$	0	0	0	0
	01	1	0	0	0
	11	1	1	1	0
	10	*	*	*	*

З карти Карно знаходимо:

$$\text{МДНФ: } D_4 = Q_3 \overline{Q_2} \overline{Q_1}.$$

$$\text{МКНФ: } D_4 = Q_3 \cdot (Q_4 + \overline{Q_1}) \cdot (\overline{Q_2} + Q_1).$$

Вибираємо застосовуваний для використовуваної технології базис логічних елементів. Якщо доцільно використовувати елементи І-НЕ, отримані вираження необхідно перетворити:

$$D_1 = \overline{\overline{\overline{Q_3} Q_2} + \overline{\overline{\overline{Q_4} Q_2} + \overline{\overline{\overline{Q_4} Q_3} Q_2}}} = \overline{\overline{\overline{Q_3} Q_2}} \cdot \overline{\overline{\overline{Q_4} Q_2}} \cdot \overline{\overline{\overline{Q_4} Q_3} Q_2};$$

$$R_2 = \overline{\overline{\overline{Q_4} Q_3} Q_1} + \overline{\overline{\overline{Q_4} Q_1}} = \overline{\overline{\overline{Q_4} Q_3} Q_1}} \cdot \overline{\overline{\overline{Q_4} Q_1}}; \quad S_2 = \overline{\overline{\overline{Q_4} Q_1} + \overline{\overline{\overline{Q_3} Q_1}}} = \overline{\overline{\overline{Q_4} Q_1}} \cdot \overline{\overline{\overline{Q_3} Q_1}};$$

$$K_3 = \overline{\overline{\overline{Q_4} Q_2} \overline{Q_1}}; \quad J_3 = \overline{\overline{\overline{Q_2} Q_1}};$$

$$D_4 = \overline{\overline{\overline{Q_3 Q_2 Q_1}}}.$$

Відповідно до отриманих виражень для обраних типів тригерів будуємо схему синхронного лічильника (рис. 7.12):

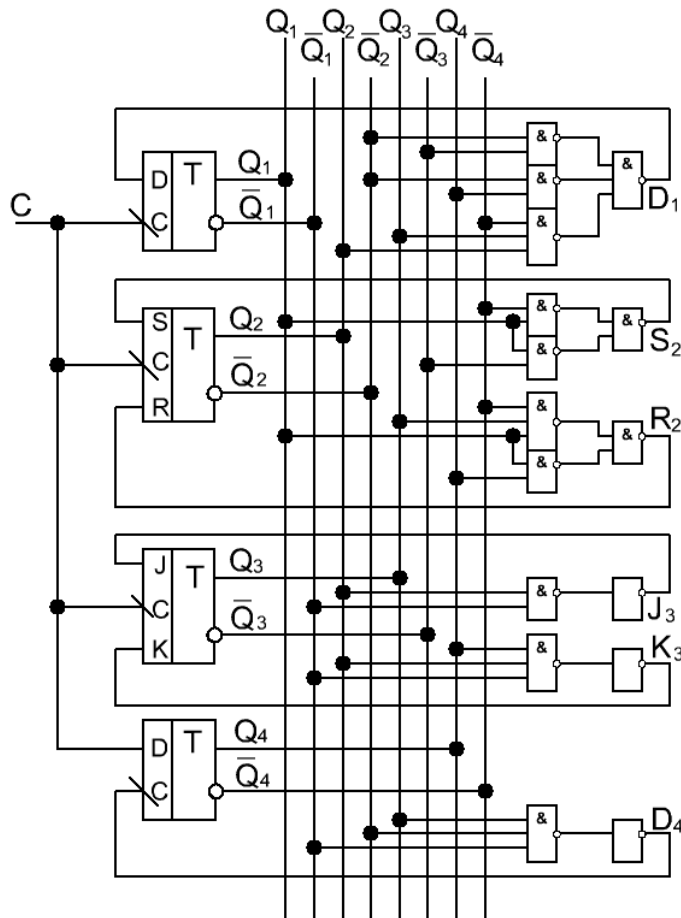


Рис.7.12

Аналогічно, використовуючи тотожні перетворення МКНФ, можна синтезувати схеми керування в інших базисах (АБО-НЕ, І-АБО-НЕ).

Таким чином, синтез синхронного лічильника з довільною таблицею переходів включає наступні кроки:

1. Складання таблиці переходів.
2. Вибір типу тригерів.

3. Складання карти Карно для кожного інформаційного входу тригерів.
4. Знаходження МДНФ і МКНФ.
5. Перетворення МДНФ, МКНФ до виду, що відповідає обраному типу логічних елементів.
6. Складання принципової схеми лічильника.

7.1 Програмуємий двійковий лічильник

Ціль роботи – вивчити принципи побудови та дослідити логіку функціонування та перехідні процеси у лічильниках з програмуємих коефіцієнтом рахування $K_{сч}$.

Робоче завдання

5. Зібрати досліджувану схему програмуємого двійкового лічильника (рис.7.13).
6. Дослідити часові діаграми в характерних точках Т, Q₅, Q₁, Q₂, Q₃, Q₄ за допомогою логічного аналізатора (Logic Analyzer) для заданих констант A₁, A₂, A₃, A₄.
7. Дослідити перехідні процеси в лічильнику. Визначити по осцилограмах вхідних і вихідних сигналів статичні U_2^0 , U_2^1 і динамічні параметри схеми $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, $t_{ф}^{01}$, $t_{ф}^{10}$, f_{max} на виході тригера Q₅.
8. Задokumentувати для звіту зняті в експериментах часові діаграми й характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. Зібрати схему, як показано на рис. 7.13, на ЛЕ серії, заданої викладачем. Встановити параметри генератора тактових імпульсів V1 відповідно до типу ЛЕ. Амплітуда імпульсів визначається напругою живлення ЛЕ ($Amplitude = U_{пп}$), шпаруватість Duty Cycle = 20%, частота $f_T = 1 \text{ kHz}$.

2. Для дослідження часових діаграм RS-тригера в точках Т, Q₅, Q₁, Q₂, Q₃, Q₄ підключити генератор тактових імпульсів і логічний аналізатор (Logic Analyzer). Амплітуда тактових імпульсів Т генератора визначається напругою живлення ЛЕ

(Amplitude = $U_{\text{ип}}$), шпаруватість Duty Cycle = 20%, частота $f_r = 1 \text{ kHz}$. Константи A_1, A_2, A_3, A_4 задаються викладачем.

3. Для визначення статичних U_2^0, U_2^1 і динамічних параметрів схеми: $t_{зд.р.}^{01}, t_{зд.р.}^{10}, t_{\phi}^{01}, t_{\phi}^{10}, f_{\text{max}}$ до виходу RS-Тригера Q_5 підключити навантажувальний резистор R_H і конденсатор C_H (значення R_H і C_H задаються викладачем) і за допомогою осцилоскопу провести необхідні виміри.

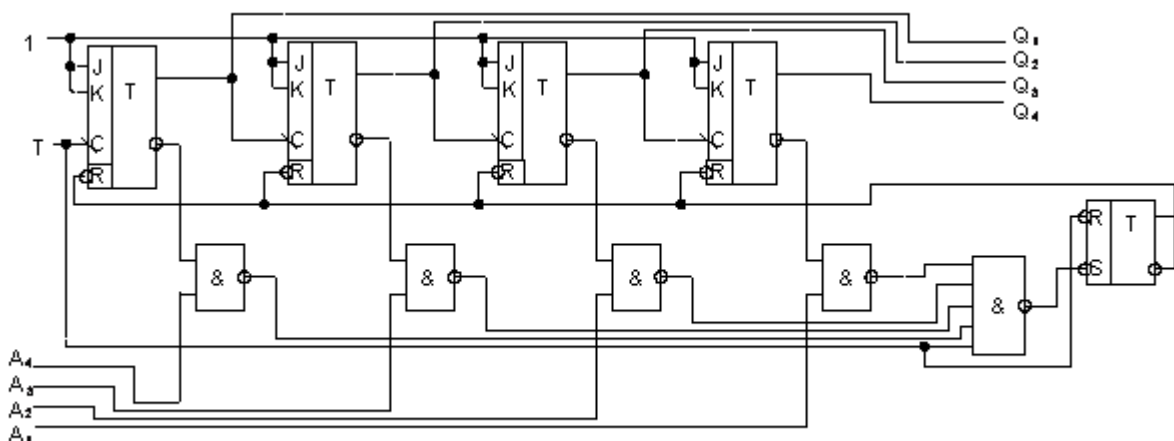


Рис. 7.13

Контрольні питання

1. Що таке коефіцієнт рахунку $K_{сч}$?
2. Пояснить принцип роботи схеми скидання лічильника.
3. Для чого призначений тригер Q_5 ?
4. Від чого залежить швидкодія дослідженого лічильника?
5. Чим визначається діапазон значень коефіцієнта $K_{сч}$?
6. Опишіть логіку функціонування програмуемого лічильника з використанням цифрового компаратора.

7.2 Асинхронний лічильник-дільник частоти на $K_{сч} = 2n+1$

Ціль роботи – вивчити принципи побудови та дослідити логіку функціонування та перехідні процеси у лічильниках-дільниках частоти з коефіцієнтом рахування $K_{сч}$, що визначається простим цілим числом.

Робоче завдання

1. Скласти досліджувану схему лічильника-дільника частоти на JK-тригерах із заданим викладачем коефіцієнтом $K_{сч}$.
2. Дослідити часові діаграми в характерних точках Т, Q₁, Q₂, Q₃, Q₄, Q₅, за допомогою логічного аналізатора (Logic Analyzer).
3. Дослідити перехідні процеси в лічильнику. Визначити по осцилограмах вхідних і вихідних сигналів статичні U_2^0 , U_2^1 і динамічні параметри схеми $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , f_{max} на виході лічильника.
4. Задokumentувати для звіту зняті в експериментах часові діаграми й характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. Скласти схему лічильника-дільника частоти із заданим $K_{сч}$ на ЛЕ серії, заданої викладачем. Установити параметри генератора тактових імпульсів V1 відповідно до типу ЛЕ. Амплітуда імпульсів Т визначається напругою живлення ЛЕ (Amplitude = $U_{ин}$), шпаруватість Duty Cycle = 20%, частота $f_T = 1$ kHz.
2. Для дослідження часових діаграм лічильника-дільника частоти із заданим $K_{сч}$ у точки Т, Q₁, Q₂, Q₃, Q₄, Q₅ підключити генератор тактових імпульсів і логічний аналізатор (Logic Analyzer). Амплітуда тактових імпульсів Т генератора визначається напругою живлення ЛЕ (Amplitude = $U_{ин}$), шпаруватість Duty Cycle = 20%, частота $f_T = 1$ kHz.
3. Для визначення статичних U_2^0 , U_2^1 і динамічних параметрів схеми: $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , f_{max} до виходу лічильника-дільника частоти підключити навантажувальний

резистор R_n і конденсатор C_n (значення R_n і C_n задаються викладачем) і за допомогою осцилоскопу провести необхідні виміри.

Контрольні питання

1. У яких режимах працюють JK-тригери в лічильнику-дільнику частоти із заданим $K_{сч}$?
2. Чим визначається шпаруватість вихідного сигналу дільника частоти на $K_{сч} = 2n+1$?
3. На якій максимальній частоті може працювати дільник частоти, побудований на мікросхемах заданої серії?
4. Що таке меандр?
5. Яка кількість тригерів необхідна для побудови дільника частоти на $K_{сч}$?
6. У чому перевага синхронних лічильників над асинхронними?

7.3 Синхронний лічильник із заданою таблицею переходів

Ціль роботи – вивчити принципи побудови та дослідити логіку функціонування та перехідні процеси у синхронних лічильниках з довільно заданою таблицею переходів.

Робоче завдання

1. Скласти досліджувану схему синхронного лічильника з таблицею переходів і типах тригерів, заданих викладачем.

Двійковий код 8421	Код "7421"	Код "5421"	Код Айкена "2421"	Код Грея	Код з "надлиш ком N+3"	Доповнення до 9: "9-N"	Доповнення до 10: "10-N"	Код Джонсона
1	2	3	4	5	6	7	8	10

0000	0000	0000	0000	0000	0011	1001	1010	00000
0001	0001	0001	0001	0001	0100	1000	1001	00001
0010	0010	0010	0010	0011	0101	0111	1000	00011
0011	0011	0011	0011	0010	0110	0110	0111	00111
0100	0100	0100	0100	0110	0111	0101	0110	01111
0101	0101	1000	1011	0111	1000	0100	0101	11111
0110	0110	1001	1100	0101	1001	0011	0100	11110
0111	1000	1010	1101	0100	1010	0010	0011	11100
1000	1001	1011	1110	1100	1011	0001	0010	11000
1001	1010	1100	1111	1101	1100	0000	0001	10000

2. Дослідити часові діаграми в точках Т, Q₁, Q₂, Q₃, Q₄ за допомогою логічного аналізатора (Logic Analyzer).
3. Дослідити перехідні процеси в лічильнику. Визначити по осцилограмах вхідних і вихідних сигналів статичні U_2^0 , U_2^1 і динамічні параметри схеми $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , $f_{\max}$ на виході лічильника.
4. Задokumentувати для звіту зняті в експериментах тимчасові діаграми й характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. Скласти схему лічильника з на ЛЕ серії, заданої викладачем. Встановити параметри генератора тактових імпульсів V1 відповідно до типу ЛЕ. Амплітуда імпульсів Т визначається напругою живлення ЛЕ (Amplitude = $U_{\text{ип}}$), шпаруватість Duty Cycle = 20%, частота $f_r = 1 \text{ kHz}$.

2. Для дослідження часових діаграм лічильника в точки T , Q_1 , Q_2 , Q_3 , Q_4 підключити генератор тактових імпульсів і логічний аналізатор (Logic Analyzer). Амплітуда тактових імпульсів T генератора визначається напругою живлення ЛЕ ($Amplitude = U_{ип}$), шпаруватість $Duty\ Cycle = 20\%$, частота $f_T = 1\text{ kHz}$.
3. Для визначення статичних U_2^0 , U_2^1 і динамічних параметрів схеми $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , f_{max} до виходу лічильника Q_4 підключити навантажувальний резистор R_H і конденсатор C_H (значення R_H і C_H задаються викладачем) і за допомогою осцилоскопу провести необхідні виміри.

Контрольні питання

1. Поясніть спосіб керування інформаційними входами D-, RS- і JK-тригерами при різних типах переходів.
2. На якій максимальній частоті може працювати лічильник, побудований на мікросхемах заданої серії?
3. Що таке меандр?
4. Поясніть метод синтезу схеми керування входами тригерів у такому лічильнику.
5. У чому перевага синхронних лічильників над асинхронними?

7.4 Синхронні лічильники з довільною таблицею переходів зі схемою керування на дешифраторі

Ціль роботи – вивчити принципи побудови та дослідити логіку функціонування та перехідні процеси у синхронних лічильниках з довільно заданою таблицею переходів з використанням дешифратора станів.

Робоче завдання

1. Скласти досліджувану схему синхронного лічильника з таблицею переходів на тригерах, тип яких задається викладачем. Варіант завдання для лічильника у коді Грея на RS-тригерах:

Код Грея

Номер стану			
Q ₃	Q ₂	Q ₁	N ₁₀
0	0	0	0
0	0	1	1
0	1	1	3
0	1	0	2
1	1	0	6
1	1	1	7
1	0	1	5
1	0	0	4
0	0	0	0

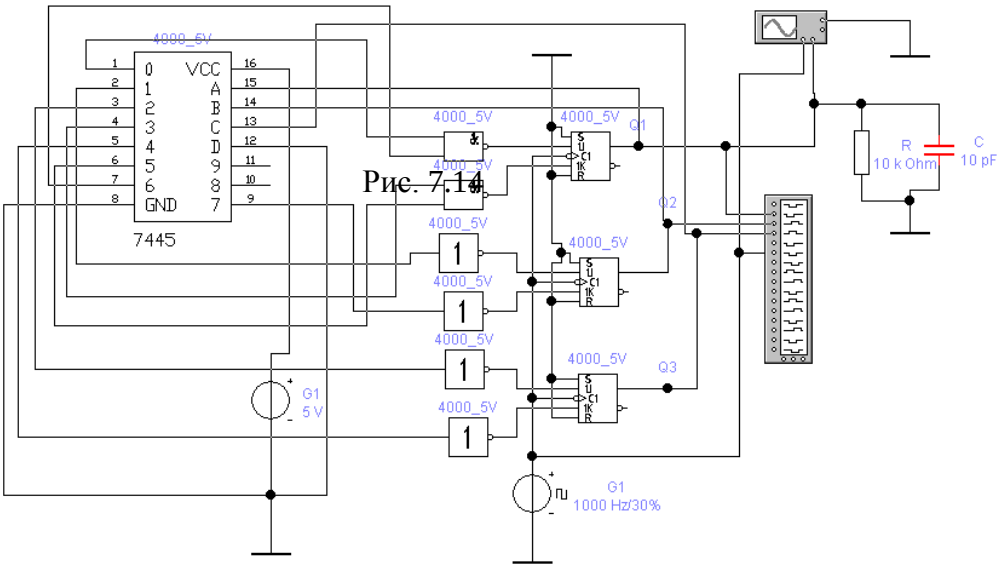
З таблиці знаходимо функції управління інформаційними входами S і R кожного розряду лічильника для побудови схеми лічильника (Рис. 7.14):

$S_1 = Y_0 + Y_6 = Y_0 Y_6; \quad R_1 = Y_3 + Y_5 = Y_3 Y_5$

$S_2 = Y_1; \quad R_2 = Y_7;$

$S_3 = Y_2; \quad R_3 = Y_4.$

Рис. 7.14



2. Дослідити часові діаграми в точках Q₁, Q₂, Q₃, Y₀, Y₁, Y₂, Y₃, Y₄, Y₅, Y₆, Y₇ за допомогою логічного аналізатора (Logic Analyzer).

3. Дослідити перехідні процеси в лічильнику. Визначити по осцилограмах вхідних і вихідних сигналів статичні U_2^0 , U_2^1 і динамічні параметри схеми $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , f_{max} на виході лічильника.
4. Задokumentувати для звіту зняті в експериментах тимчасові діаграми й характеристики. Сформулювати у звіті по виконаній роботі висновки за результатами досліджень і підготувати відповіді на контрольні питання.

Методичні вказівки

1. Скласти схему лічильника з на ЛЕ серії, заданої викладачем. Установити параметри генератора тактових імпульсів G1 відповідно до типу ЛЕ. Амплітуда імпульсів Т визначається напругою живлення ЛЕ (Amplitude = $U_{ип}$), шпаруватість Duty Cycle = 50%, частота $f_T = 1$ kHz.
2. Для дослідження часових діаграм лічильника в точки Q_1 , Q_2 , Q_3 , підключити генератор тактових імпульсів і логічний аналізатор (Logic Analyzer). Амплітуда тактових імпульсів Т генератора визначається напругою живлення ЛЕ (Amplitude = $U_{ип}$), шпаруватість Duty Cycle = 50%, частота $f_T = 1$ kHz.
3. Для визначення статичних U_2^0 , U_2^1 і динамічних параметрів схеми: $t_{зд.р.}^{01}$, $t_{зд.р.}^{10}$, t_{ϕ}^{01} , t_{ϕ}^{10} , f_{max} до виходу лічильника Q_4 підключити осцилограф, навантажувальний резистор R_n і конденсатор C_n (значення R_n і C_n задаються викладачем) і за допомогою осцилографу провести необхідні виміри.

Контрольні питання

1. Де можуть використовуватися лічильники з дешифратором?
2. Від чого залежить швидкодія дослідженого лічильника?
3. Що таке меандр?
4. Поясніть метод синтезу схеми керування входами тригерів у такому лічильнику.
5. Опишіть логіку роботи даного лічильника.

8. Імпульсна техніка

У даному розділі розглядаються функціональні вузли, призначені для формування, генерації та перетворення імпульсних сигналів. Основні параметри імпульсних сигналів:

- частота генерації $f_{\text{ген}}$ або період повторення $T = 1/f_{\text{ген}}$ (для астабільних схем);
- тривалість імпульсу $T_{\text{імп}}$ (для моно стабільних схем);
- шпаруватість імпульсів $\theta = T/T_{\text{імп}}$;
- тривалість позитивного $t_{\text{ф}}^{01}$ та негативного $t_{\text{ф}}^{10}$ фронтів імпульсів.

8.1. Детектори та розширювачі імпульсів

8.1.1. Детектори фронтів імпульсів

Теоретичні відомості

Детектори фронтів імпульсів призначені для формування імпульсного вихідного сигналу потрібної полярності і тривалості при кожному стрибкоподібному переключенні сигналу на вході детектора. В залежності від того, на який фронт вхідного сигналу реагує схема, розрізняють детектори позитивних (ДПФ) та негативних (ДНФ) та будь-яких фронтів (ДФ). На рис. 8.1.1.а наведена схема детектора фронтів вхідних імпульсних сигналів U_1 .

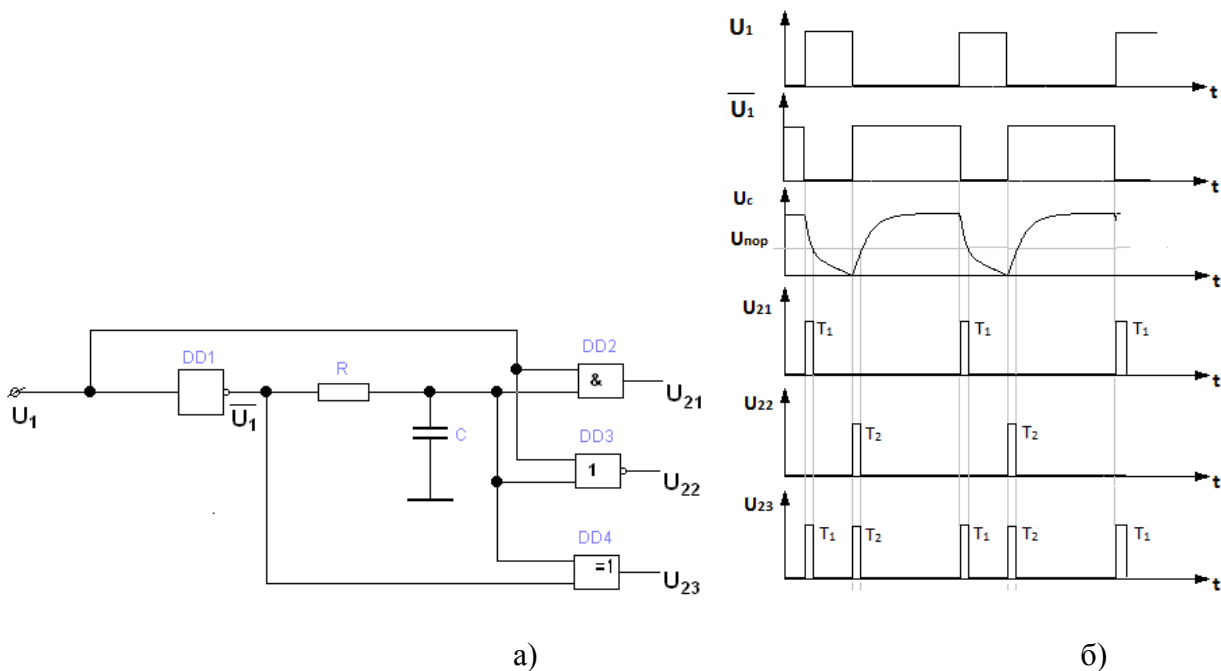


Рис.8.1.1

Вихідний сигнал U_{21} формується при перемиканні вхідного сигналу $U_1^0 \rightarrow U_1^1$, тобто при наявності позитивного фронту на вході U_1 детектора.

Таким чином, частина схеми з інвертора $DD1$, інтегруючого ланцюга з резистора R і конденсатора C , а також кон'юктора $DD2$ виконує функцію детектора позитивних фронтів – ДПФ. Тривалість вихідних сигналів T_1 визначається параметрами інтегруючого ланцюга $R-C$ і може бути обчислена із співвідношення:

$$T_1 = RC \ln(U^1/U_{\text{пор}}), \quad (8.1)$$

де U^1 – рівень логічної “1” для логічних елементів, що використовуються,

$U_{\text{пор}}$ - значення порогової напруги ($U_{1\text{min}}^1$).

Вихідний сигнал U_{22} формується при перемиканні вхідного сигналу $U_1^1 \rightarrow U_1^0$, тобто при наявності негативного фронту на вході U_1 детектора. Тобто, частина схеми з інвертора $DD1$, інтегруючого ланцюга $R-C$ і логічного елемента АБО – НЕ $DD3$, виконує функцію детектора негативних фронтів (ДНФ). Тривалість вихідних сигналів T_2 може бути обчислена із співвідношення:

$$T_2 = RC \ln[(U^1 - U^0)/(U^1 - U_{\text{пор}})], \quad (8.2)$$

де U^1, U^0 - рівні відповідно “1” і “0” для даних логічних елементів,

$U_{\text{пор}}$ - значення порогової напруги ($U_{1\text{max}}^0$).

Вихідний сигнал U_{23} формується при будь-якому перемиканні вхідного сигналу U_1 . При перемиканні $U_1^0 \rightarrow U_1^1$ формується вихідний сигнал тривалістю T_1 , яка визначається співвідношенням (8.1). При перемиканні $U_1^1 \rightarrow U_1^0$ формується вихідний сигнал тривалістю T_2 , відповідно до співвідношення (8.2). Таким чином, інвертор $DD1$, інтегруючий ланцюг $R-C$ і логічний елемент «ВИКЛ. АБО» $DD4$ виконують функцію детектора будь-якого фронту – ДФ.

Робоче завдання

1. Для визначеного викладачем типу детектора, серії логічних елементів і тривалості вихідних імпульсів розрахувати необхідне значення опору резистора R , якщо $C = C_n$.

2. Зібрати робочу схему згідно рис. 8.1.2.

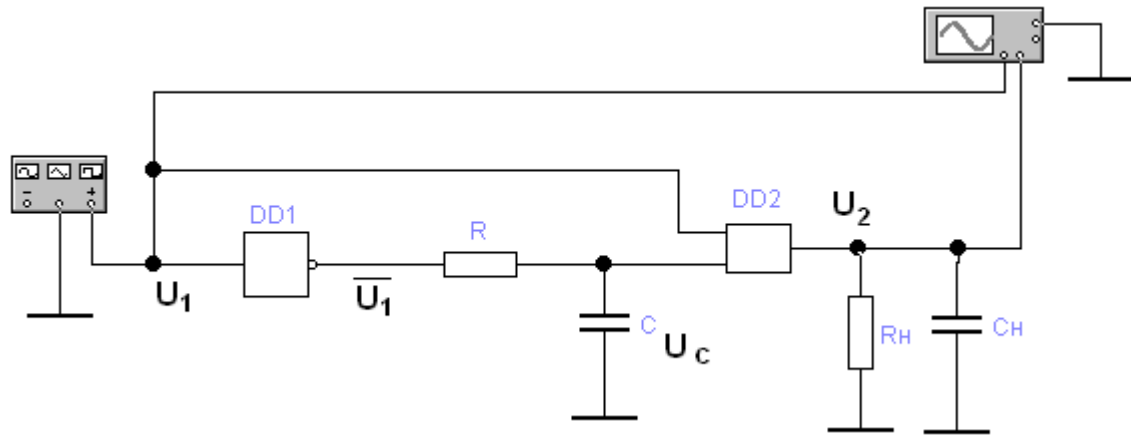


Рис.8.1.2

3. Дослідити параметри $U_{1\max}^0$, $U_{1\min}^1$ для логічних елементів, що використовуються.
4. Дослідити і задокументувати часові діаграми $U_1(t)$, $U_c(t)$, $U_2(t)$ при прямокутних вхідних імпульсах $U_1(t)$.
5. Визначити параметри вихідних імпульсів U_2^0 , U_2^1 , t_{ϕ}^{01} , t_{ϕ}^{10} : тривалість вихідних імпульсів (T_1 , T_2) на рівні $0,5U^1$.
6. Співставити отримані параметри із заданими.

Методичні вказівки

1. При виконанні п.1 використати співвідношення (8.1) і / або (8.2).
2. При виконанні п.3 на вхід схеми подати трикутний сигнал U_1 з параметрами:
 - Frequency – 1...10 Гц;
 - Amplitude – $0,5U_{дж}$;
 - Offset – $0,5U_{дж}$.
3. При виконанні п.4 на вхід схеми подати прямокутний сигнал з параметрами:
 - Frequency – 1...10 кГц;
 - Amplitude – $0,5U_{дж}$;
 - Offset – $0,5U_{дж}$.

Контрольні питання

1. Чи залежить тривалість вихідних імпульсів T_1 , T_2 від параметрів логічних елементів?
2. Як впливають параметри елементів навантаження R_n , C_n на параметри вихідних сигналів?

3. Чи залежить тривалість вихідних імпульсів T_1 , T_2 від температури оточуючого середовища і напруги джерела живлення логічних елементів? Якщо так, то яким чином?
4. Від чого залежить затримка вихідних сигналів $U_2(t)$?

8.1.2. Розширювачі імпульсів

Теоретичні відомості

Розширювач імпульсів призначений для формування прямокутного вихідного сигналу із заданою амплітудою і тривалістю

$$T_{\text{вих}} = T_{\text{вх}} + \Delta T, \quad (8.3)$$

де $T_{\text{вх}}$ - тривалість позитивних прямокутних вхідних сигналів, яка може змінюватись; $\Delta T = \text{const}$.

На рис.8.1.3.a наведена схема розширювача імпульсів на базі електронного ключа на транзисторі VT з ємнісним навантаженням і RS-тригері $DD1$. Вхідний сигнал високого рівня U_1^1 у момент часу t_0 (рис.8.1.3.б) відкриває

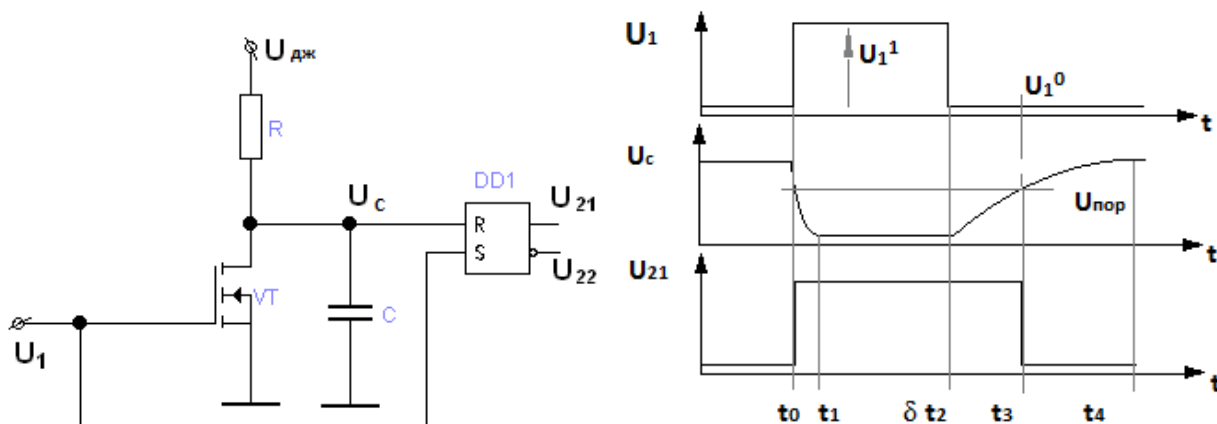


Рис.8.1.3

транзистор VT , через який конденсатор C розряджається до рівня

$$U_c^0 = U_{дж} R_i / (R + R_i) \quad (8.4)$$

де R_i - диференціальний опір каналу транзистора VT у крутій області:

$$R_i = [\mu(U_1^1 - U_{пор})]^{-1} \quad (8.5)$$

де μ - параметр транзистора VT питома крутизна $[\text{mA/B}^2]$;

$U_{пор}$ - порогова напруга транзистора VT .

Таким чином, у момент часу t_1 , на вхід тригера діє низький потенціал U_c^0 , а на вході S - високий потенціал U_1^1 . Тому тригер перемикається у стан "1". У момент часу t_2 , низький рівень U_1^0 вхідного сигналу переключає транзистор у стан відсічки і переводить тригер у стан

зберігання. При цьому конденсатор C заряджається від джерела живлення $U_{дж}$ через резистор R . У момент часу t_3 напруга на конденсаторі C досягає рівня U_{1max}^0 тригера і тригер переключається у стан "0". На виходах тригера формується прямокутний імпульс, розширений за відношенням до вхідного імпульсу на величину:

$$\Delta t = t_3 - t_2 = RC \ln[(U_{дж} - U_C^0)/U_{дж} - U_{1max}^0)], \quad (8.6)$$

Перехідні процеси закінчуються у момент часу t_4 зарядом конденсатора C до напруги живлення $U_{дж}$.

Робоче завдання

1. Для заданого викладачем часового інтервалу Δt , визначити опір резистора R , якщо прийняти $C = C_n$.
2. Зібрати досліджувану схему згідно рис. 8.1.4.

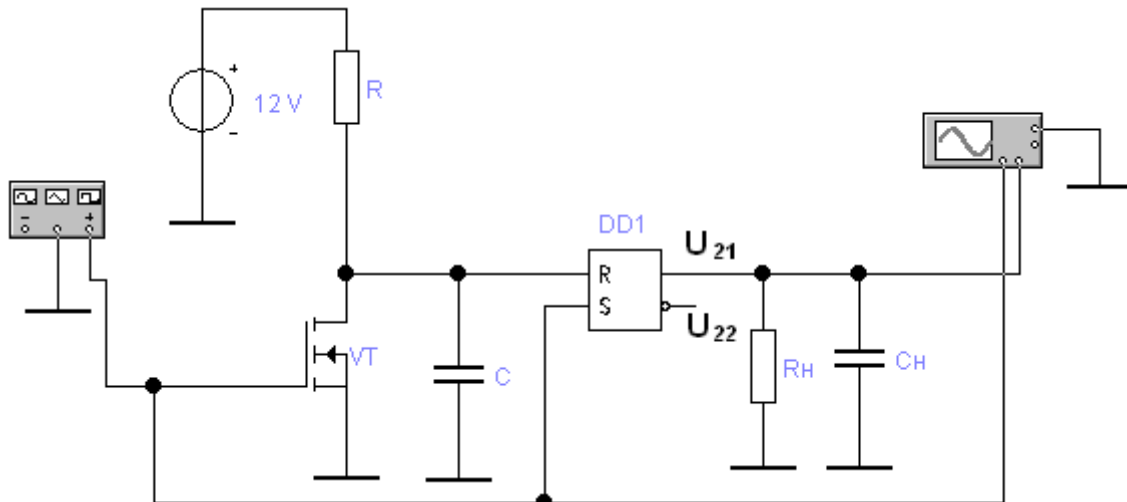


Рис.8.1.4

3. Визначити реальне значення параметру U_{1max}^0 тригера, співставити отримане значення із заданим параметром у бібліотечній моделі.
4. Дослідити і задокументувати часові діаграми $U_1(t) - U_c(t)$, $U_1(t) - U_{21}(t)$, $U_1(t) - U_{22}(t)$ при прямокутних вхідних імпульсах $U_1(t)$. Визначити параметри вихідного сигналу U_2^0 , U_2^1 , t_{ϕ}^{01} , t_{ϕ}^{10} , $t_{з.р.}^{01}$, $t_{з.р.}^{10}$.
5. Визначити отримане значення за часовими діаграмами і співставити із заданою величиною.
6. У разі суттєвої розбіжності заданих і отриманих величин, проаналізувати витоки похибок і зробити відповідні висновки.

Методичні вказівки

1. Для обчислення величини опору R використайте співвідношення (8.4 – 8.6).
2. Установіть параметри транзистора VT : $\mu = 0.005 \text{ мА/В}^2$, $U_{\text{пор}} = 2\text{В}$, між електродні ємності – 5 пФ, а також параметри навантаження схеми R_n , C_n .
3. Для визначення параметру $U_{1\text{max}}^0$ тригера на вхід схеми подати від функціонального генератора трикутний сигнал U_1 з параметрами:

Frequency – 1...10 Гц;

Amplitude – $0.5U_{\text{дж}}$;

Offset – $0.5U_{\text{дж}}$.

4. При виконанні п.4 встановити параметри прямокутного сигналу U_1 :

Frequency – 100 кГц;

Amplitude – $0.5U_{\text{дж}}$;

Offset – $0.5U_{\text{дж}}$.

Контрольні питання

1. Чи мають вплив параметри транзистора VT на значення Δt ?
2. Як величина Δt залежить від напруги джерела живлення $U_{\text{дж}}$ схеми?
3. Співставити параметри вихідних сигналів U_{21} , U_{22} . Чим пояснюється їх відмінність?
4. Як впливає температура оточуючого середовища на тривалість Δt ?

8.2. Одновібратори

Одновібратори (ОВ) – це спускові регенеративні функціональні вузли, призначені для генерування у відповідь на кожний вхідний сигнал збудження однократного, зазвичай, прямокутного вихідного сигналу із заданими параметрами. Основними параметрами вихідного сигналу одно вібратора є тривалість $T_{\text{имп}}$ і амплітуда U_m . Додатково вихідний сигнал характеризується тривалістю фронту наростання t_{ϕ}^{01} і спаду t_{ϕ}^{10} імпульсу, а також затримкою вихідного сигналу $t_{\text{з.р.}}$ за відношенням до сигналу збудження.

8.2.1. Одновібратор на логічних елементах І-НЕ

Теоретичні відомості

На рис. 8.2.1., а наведена схема ОВ, а на рис. 8.2.1 б часові діаграми функціонування схеми при збудженні її вхідним сигналом U_1 .

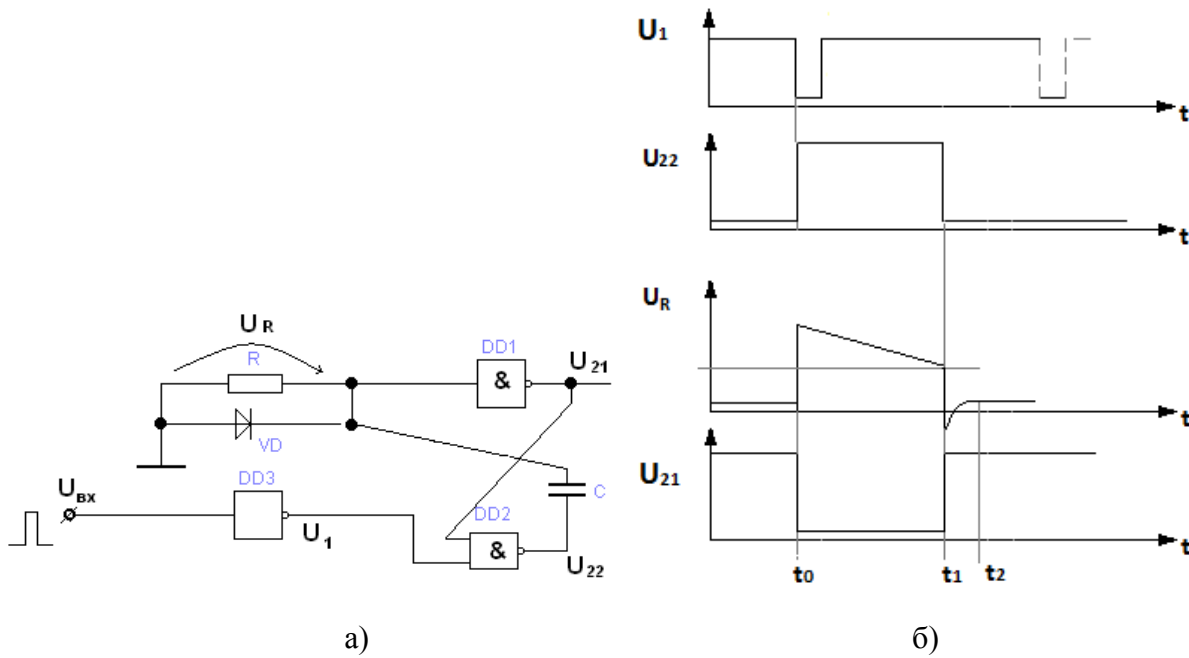


Рис. 8.2.1

ОВ побудований на логічних елементах $DD1$ (інвертор) і $DD2$ (ЛЕ І-НЕ) зі зворотними зв'язками безпосередньо з виходу $DD1$ на один з входів $DD2$ та через диференційний ланцюг $C - R$ з виходу $DD2$ на вхід $DD1$. Завдяки позитивному зворотному зв'язку перехідні процеси у схемі мають регенеративний характер, тобто розвиваються лавиноподібно. Інвертор $DD3$ може бути використаний, якщо збудження ОВ здійснюватиметься коротким позитивним імпульсом. У вихідному стані, коли на вхід ОВ не подається сигнал збудження схеми ($U_{BX} = U^0, U_1 = U^1$) на вході ЛЕ $DD1$ діє низький рівень U_R^0 , на виході U_{22} встановлюється високий рівень U^1 , внаслідок чого на виході U_{22} встановлюється низький рівень U^0 . Конденсатор C при цьому розряджений. У момент t_0 низький рівень $U_1 = U^0$ перемикає вихід $DD2$ у стан "1", який через конденсатор C передається на вхід $DD1$ і зумовлює регенеративне перемикання виходу $DD1$ у стан "0". У такому стані схема залишається допоки на вході $DD1$ діє напруга $U_R > U_{пор}$. Напруга U_R на резисторі R зумовлена зарядним струмом конденсатора C від високого рівня U_{22}^1 . Зарядний струм експоненціально зменшується, тому у момент часу t_1 напруга U_R досягає рівня $U_{пор}$ перемикання інвертора $DD1$ і схема регенеративно перемикається у вихідний стан, коли $U_{21} = U^0, U_{22} = U^1$. З моменту у схемі ОВ відбувається процес відновлення вихідного стану. При цьому конденсатор C розряджається через діод VD і елемент $DD2$. Тривалість вихідного імпульсу ОВ залежить від сталої експоненціального процесу зарядження конденсатора $\tau_{зар} \cong CR$ і визначається співвідношенням:

$$T_{имп} = t_1 - t_0 = RC \ln(U^1/U_{1min}^1), \quad (8.7)$$

де U_{1min}^1 – параметр інвертора $DD1$,

U^1 - рівень логічної «1» елемента $DD2$ з бібліотеки моделей Workbench.

Тривалість відновлення вихідного стану ОВ $T_B = t_2 - t_1$ визначається процесом розрядження конденсатора і дорівнює

$$T_B = t_2 - t_1 \cong 3Cr_{\text{пр}} \quad (8.8)$$

де $r_{\text{пр}}$ – опір відкритого діода VD .

Максимальна частота входних імпульсів $f_{\text{max}} = (T_{\text{імп}} + T_B)^{-1}$.

Робоче завдання

1. Для заданої викладачем тривалості $T_{\text{імп}}$ визначити величину ємності конденсатора C , якщо прийняти $R = R_n$ і використати вираз 8.7.
2. Зібрати на робочому полі Workbench досліджувану схему згідно рис. 8.2.2.

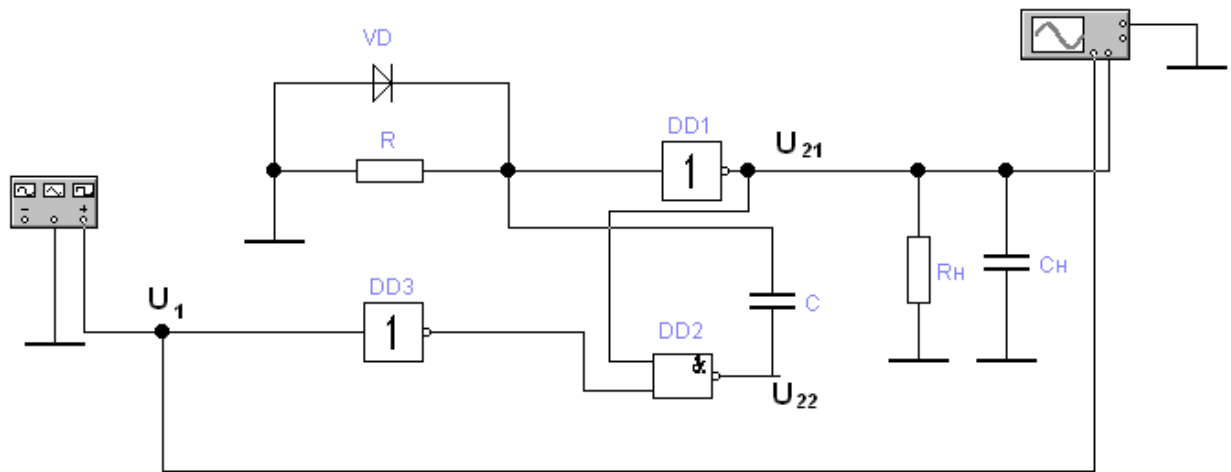


Рис. 8.2.2

3. Визначити реальне значення параметру $U_{1\text{min}}^1$ для інверторів $DD1$ та $DD3$, тип яких визначений викладачем.
4. Дослідити роботу одно вібратора: за допомогою осцилоскопа дослідити та задокументувати часові діаграми: U_1 (канал А) – U_{22} (канал В), U_{22} (А) – U_R (В), U_R (А) – U_{21} (В) .
5. За часовими діаграмами визначити параметри імпульсів на виходах U_{21}, U_{22} одновібратора: $T_{\text{імп}}, T_B, U_2^0, U_2^1, t_{\phi}^{01}, t_{\phi}^{10}$.
6. Співставити отримані дані вимірювань на двох виходах одно вібратора з розрахунковими і визначити вплив навантаження R_n, C_n на параметри вихідних сигналів.
7. Визначити максимальну частоту f_{max} входних сигналів при наявності у схемі діода VD і при його відключенні.

Методичні вказівки

1. При виконанні п.1 робочого завдання, значення U^1 , U_{1min}^1 використати параметри бібліотечних моделей Workbench.

2. При виконанні п.3 робочого завдання на вхід одновібратора подати сигнал трикутної форми з параметрами:

Frequency	1...10 Гц;
Amplitude	$0.5U_{дж}$;
Offset	$0.5U_{дж}$.

Дослідити та зареєструвати вихідний сигнал інвертора $DD3$.

3. При виконанні п.4 робочого завдання на вхід одновібратора подати прямокутний імпульс U_1 позитивної полярності з параметрами:

Frequency	100 кГц;
Amplitude	$0.5U_{дж}$;
Offset	$0.5U_{дж}$;
Duty cycle	10%.

При реєстрації часових діаграм на канал А осцилоскопа подати сигнали $U_1 (U_{22}, U_R)$, а на канал В – сигнал з виходу логічного елемента $DD2 (U_R, U_{21})$.

4. При виконанні п.7 визначити максимальну частоту, при якій $T_{имп} = const$.

Контрольні питання

1. В чому полягає головне призначення одновібраторів?
2. Які параметри компонентів одновібраторів впливають на амплітуду та тривалість вихідних імпульсів?
3. Для чого призначений діод VD у схемі одновібратора? Чи функціонуватиме одновібратор без діода?
4. Назвіть елементи схеми, через які конденсатор C заряджається під час формування вихідного імпульсу. Чому дорівнює стала заряду?
5. Назвіть елементи схеми, які конденсатор C розряджається на етапі відновлення початкових умов. Чому дорівнює стала розряду?
6. Як залежить параметр вихідних імпульсів від температури оточуючого середовища?

8.2.2. Одновібратор на логічних елементах АБО-НЕ

Теоретичні відомості

Схема одновібратора (рис. 8.2.3) побудована на основі інвертора $DD1$, логічного елемента АБО-НЕ $DD2$ та елементів зв'язку між ними R , C , які визначають часові параметри схеми.

Вхідний сигнал U_1 ініціює генерацію прямокутного вихідного імпульсу $U_{21}(U_{22})$ необхідної тривалості $T_{\text{імп}}$.

У вихідному стані до моменту t_0 (рис.8.2.3.б) на вхід інвертора $DD1$ через резистор R подається високий рівень $U_{\text{дж}}$, який перевищує пороговий рівень $U_{\text{пор}}$ інвертора. На виході інвертора діє низький рівень напруги U_{21}^0 , який разом із низьким рівнем вхідного сигналу U_1^0 зумовлюють формування на виході U_{22} елемента АБО-НЕ $DD2$ високого рівня U_{22}^1 . При цьому конденсатор C розряджений і схема знаходиться у сталому стані.

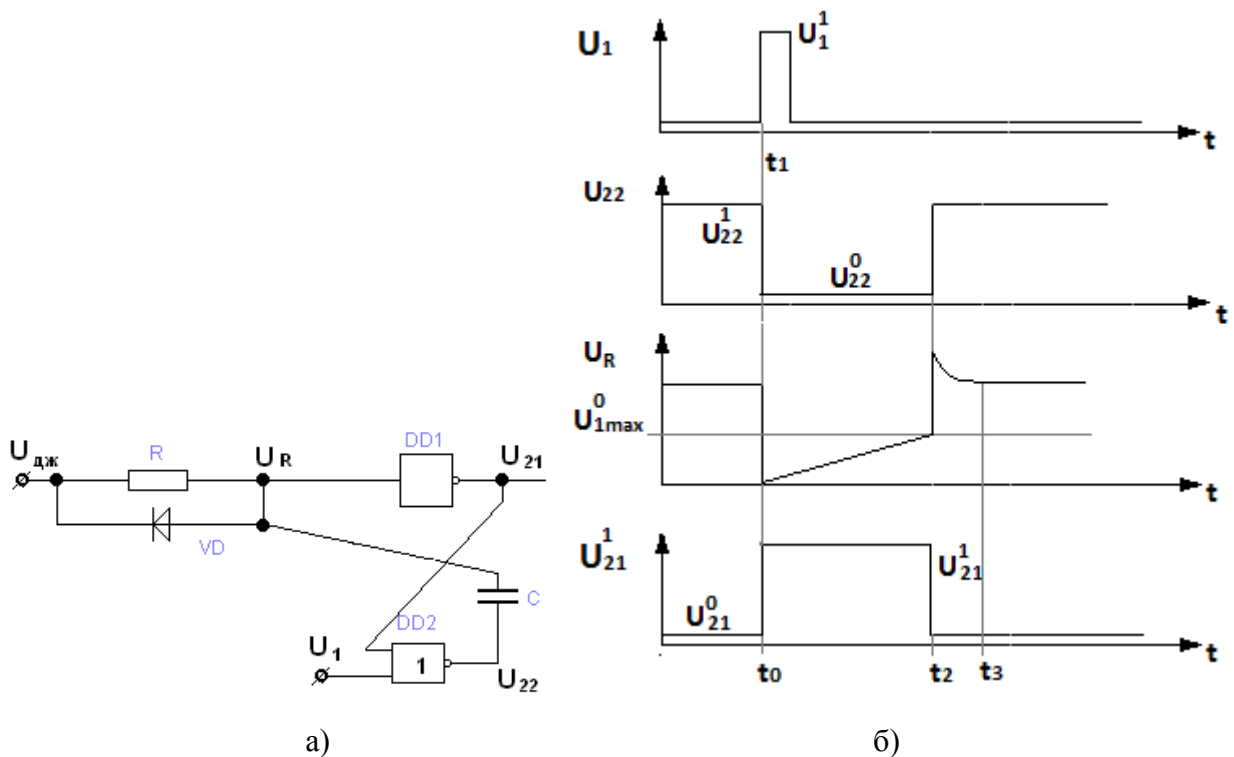


Рис.8.2.3

Вхідний сигнал U_1^1 (домінуючий рівень для АБО-НЕ) у момент часу t_0 обумовлює переключення рівня U_{22} до низького логічного рівня U_{22}^0 , який через конденсатор C передається на вхід інвертора $DD1$. На виході інвертора встановлюється високий рівень U_{21}^1 , який підтримує високий рівень U_{22}^1 після закінчення у момент часу t_1 дії вхідного сигналу U_1 . Процес переходу однобібратора у повний квазістабільний стан протікає регенеративно (лавинopodobно) під дією позитивного зворотного зв'язку. На етапі формування тривалості вихідного імпульсу (етап релаксації), конденсатор C заряджається від джерела живлення $U_{\text{дж}}$ через резистор R і вихідний опір $R_{\text{вих}}$ елемента DD у стані логічного "0" зі сталою заряду:

$$\tau^{01} = C(R + R_{\text{вих}}^0) \approx CR \quad (8.9)$$

При цьому напруга U_R на вході інвертора збільшується за експоненціальним законом. У момент часу t_2 напруга U_R досягає рівня порогової напруги $U_{\text{пор}}$ інвертора $DD1$. Вихідний сигнал інвертора U_{21} (від'ємний фронт) зумовлює зростання напруги на виході U_{22} , що

передається через конденсатор C на вхід інвертора $DD1$ і прискорює його перемикання у стан “0”. Процес перемикання протікає під дією позитивного зворотного зв'язку, тобто регенеративно. У момент t_2 однобрататор переходить у стабільний стан. На його виходах U_{21}, U_{22} формуються прямокутні імпульси тривалістю

$$T_{\text{імп}} = t_2 - t_0 = \tau^{01} \ln[(U_{\text{дж}} - U^0)/(U_{\text{дж}} - U_{1\text{max}}^0)] \approx RC \ln[U_{\text{дж}}/(U_{\text{дж}} - U_{1\text{max}}^0)] \quad (8.10)$$

де $U^0, U_{1\text{max}}^0$ - параметри компонентів з бібліотеки моделей Workbench.

З моменту t_2 починається процес відновлення початкових умов, коли конденсатор C розряджається через діод VD , опір R , вихідний опір $R_{\text{вих}}$ елемента $DD2$ у стані логічної “1” зі сталою експоненти:

$$\tau^{10} = C(R_{\text{вих}}^1 + r_{\text{пр}} \parallel R \approx C(R_{\text{вих}}^1 + r_{\text{пр}}), \quad (8.11)$$

де $r_{\text{пр}}$ - опір діода VD у відкритому стані.

З урахуванням (8.11) тривалість процесу відновлення визначається співвідношенням:

$$T_B = 3\tau^{10} = 3C(R_{\text{вих}}^1 + r_{\text{пр}}). \quad (8.12)$$

Максимальна частота входних імпульсів $f_{\text{max}} = (T_{\text{імп}} + T_B)^{-1}$.

Робоче завдання

1. Для заданої викладачем тривалості $T_{\text{імп}}$ визначити величину ємності конденсатора C , якщо прийняти $R = R_H$ і використати вираз 8.10.

2. Зібрати на робочому полі Workbench досліджувану схему однобрататора (рис. 8.2.4.) на логічних елементах, визначених викладачем.

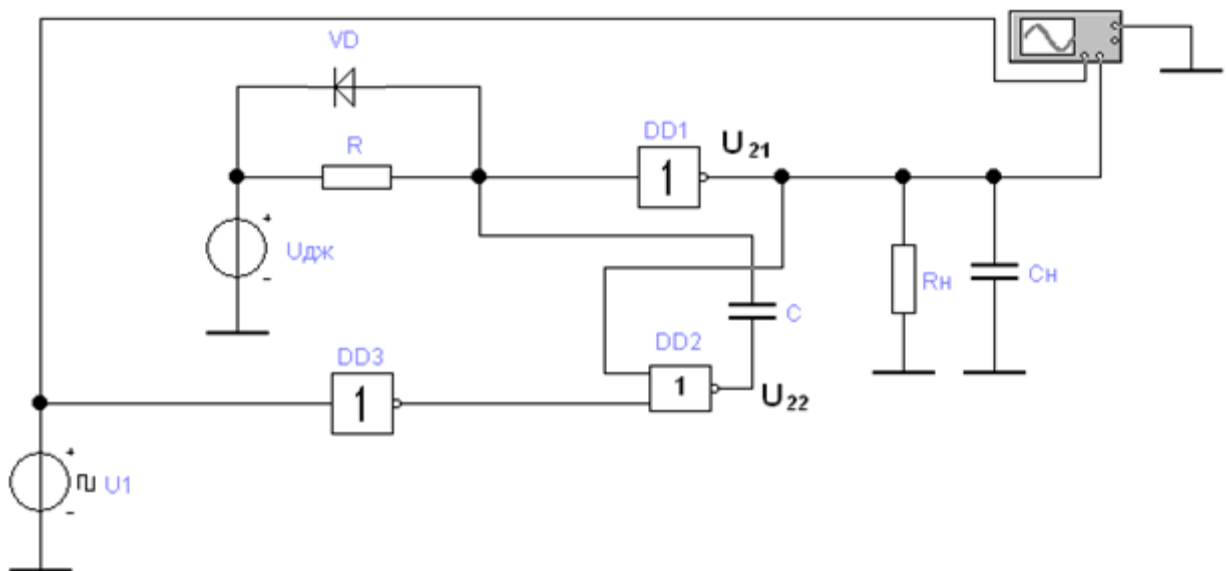


Рис. 8.2.4

3. Дослідити роботу одновібратора: за допомогою осцилоскопа дослідити та зареєструвати часові діаграми: U_1 (канал А) – U_{22} (канал В), $U_{22}(A) - U_R(B)$, $U_R(A) - U_{21}(B)$.

4. За часовими діаграмами визначити параметри вихідних імпульсів на виходах U_{21} , U_{22} одновібратора: $T_{\text{імп}}$, T_B , U_2^0 , U_2^1 , t_{ϕ}^{01} , t_{ϕ}^{10} .

5. Співставити отримані дані вимірювань на двох виходах одновібратора з розрахунковими і визначити вплив навантаження R_n , C_n на параметри вихідних сигналів.

Методичні вказівки

1. При виконанні п.1 робочого завдання, прийняти напругу $U_{\text{дж}}$ відповідно напрузі живлення логічних елементів DD1, DD2 а значення $U_{1\text{max}}^0$ використати з бібліотеки моделей Workbench.

2. При виконанні п.3 робочого завдання на вхід одновібратора подати прямокутний імпульс U_1 позитивної полярності з параметрами:

Amplitude	$U_{\text{дж}}$;
Frequency	100 кГц;
Offset	$0.5U_{\text{дж}}$.
Duty cycle	10%.

При реєстрації часових діаграм на канал А осцилоскопа подати сигнал $U_1(U_{22}, U_R)$, а на канал В – відповідно $U_{22}(U_R, U_{21})$.

3. При виконанні п.6 робочого завдання визначити максимальну частоту f_{max} , при якій $T_{\text{імп}} = \text{const}$.

Контрольні питання

1. В чому полягає головне призначення одновібраторів?
2. Які параметри компонентів одновібраторів впливають на амплітуду та тривалість вихідних імпульсів?
3. Для чого призначений діод VD у схемі одновібратора? Чи функціонуватиме одновібратор без діода?
4. Назвіть елементи схеми, через які конденсатор C заряджається під час формування вихідного імпульсу. Чому дорівнює стала заряду?
5. Назвіть елементи схеми, які конденсатор C розряджається на етапі відновлення початкових умов. Чому дорівнює стала розряду?

6. Як залежить параметр вихідних імпульсів від температури оточуючого середовища?

8.2.3. Одновібратор на RS-тригері

Теоретичні відомості

Схема одновібратора (рис.8.2.5) побудована на основі RS-тригері *DD1* та елементів *R*, *C*, які визначають тривалість вихідного сигналу $T_{\text{імп}}$, що генерує одновібратор.

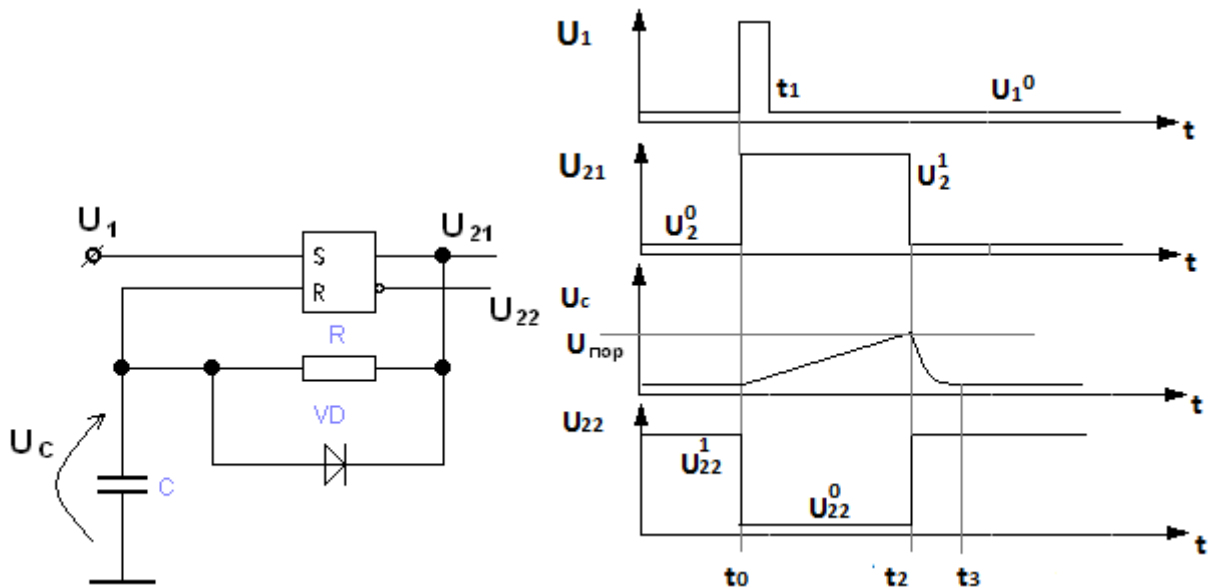


Рис.8..2.5

У сталому стані одновібратора RS-тригер знаходиться у стані “0”, тобто $U_{21} = U^0, U_{22} = U^1$ де U^0, U^1 - рівні напруги відповідно логічного “0” та “1”.

Конденсатор *C* розряджений до рівня логічного “0” $U_C = U^0$. Вхідний імпульс U_1 у момент часу t_0 переключає RS-тригер у стан логічної “1”: $U_{21} = U^1, U_{22} = U^0$. Під дією напруги $U_{21} = U^1$ конденсатор *C* заряджається через вхідний опір $R_{\text{вих}}^1$ RS-тригера у стан “1” і резистор *R* зі сталою експоненти:

$$\tau^{01} = C(R_{\text{вих}}^1 + R) \approx CR. \quad (8.13)$$

У момент часу t_2 напруга на конденсаторі *C* і вході R тригера досягає рівня $U_{1\text{max}}^0$ і тригер переключається у стан “0”. Таким чином формується вихідний імпульс з амплітудою $U_m = U^1 - U^0$ і тривалістю

$$T_{\text{вих}} = t_2 - t_0 = \tau^{01} \ln[(U^1 - U^0)/(U^1 - U_{1\text{max}}^0)] \approx RC \ln[U^1/(U^1 - U_{1\text{max}}^0)] \quad (8.14)$$

На етапі відновлення початкового стану RS-тригер остається у стані логічного “0”, а конденсатор C розряджається через вихідний опір $R_{\text{вих}}^0$ тригера і опір $r_{\text{пр}}$ відкритого діода VD зі сталою експоненціального процесу:

$$\tau^{10} = C(R_{\text{вих}}^0 + R \parallel r_{\text{пр}}) \approx C(R_{\text{вих}}^0 + r_{\text{пр}}). \quad (8.15)$$

Тривалість процесу відновлення початкового стану можна оцінити як

$$T_B = t_3 - t_2 \approx 3\tau^{10} = 3C(R_{\text{вих}}^0 + r_{\text{пр}}). \quad (8.16)$$

Тобто завдяки шунтуванню резистора R діодом VD суттєво зменшується час відновлення початкового стану. Максимальна частота входних імпульсів $f_{\text{max}} = (T_{\text{імп}} + T_B)^{-1}$.

Робоче завдання

1. Для заданої викладачем тривалості $T_{\text{імп}}$ визначити величину ємності конденсатора C , якщо прийняти $R = R_H$ і використати вираз 8.14.

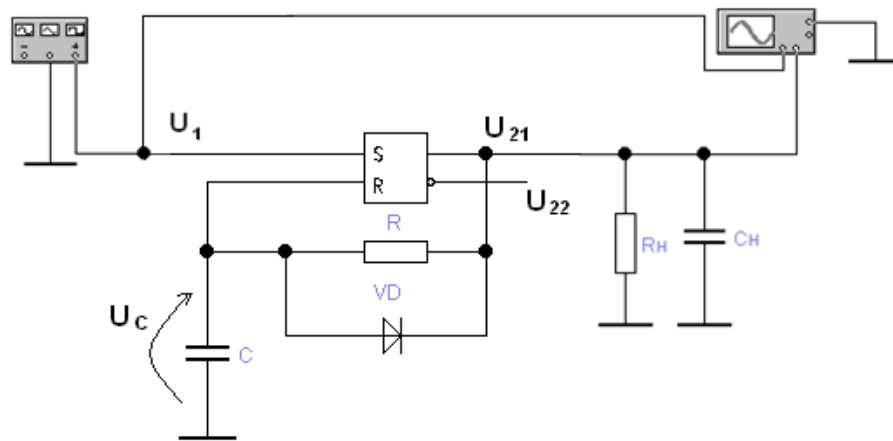


Рис. 8.2.6

2. Зібрати на робочому полі Workbench досліджувану схему одновібратора (рис. 8.2.6.) на основі RS-тригера, визначеної викладачем серії.

3. Визначити реальне значення $U_{1\text{max}}^0$, при якому спрацює RS-тригер.

4. Дослідити і задокументувати роботу одновібратора за допомогою часових діаграм: U_1 (канал А) – U_{21} (канал В), U_1 (А) – U_R (В), U_1 (А) – U_{22} (В) .

5. За часовими діаграмами визначити параметри імпульсів на виходах U_{21}, U_{22} одновібратора: $T_{\text{імп}}, T_B, U_2^0, U_2^1, t_{\phi}^{01}, t_{\phi}^{10}$.

6. Співставити отримані дані вимірювань на двох виходах одновібратора з розрахунковими і визначити вплив навантаження R_H, C_H на параметри вихідних сигналів.

7. Визначити максимальну частоту входних сигналів f_{max} при наявності у схемі діода VD і при його відключенні.

Методичні вказівки

1. При виконанні п.1 робочого завдання, значення U^1 , U_{1max}^0 використати з бібліотеки параметрів RS-тригерів Workbench.

2. При виконанні п.3 робочого завдання на вхід S тригера подати трикутної форми з параметрами:

Frequency	1 ..10 Гц;
Amplitude	$0.5 U_{дж}$;
Offset	$0.5 U_{дж}$.
Duty cycle	10%.

3. При виконанні п.4 робочого завдання на вхід каналу А осцилоскопа подати сигнал U_1 від генератора, а на вхід каналу В по чергово сигнали U_{21} , U_R , U_{22} .

4. При виконанні п.7 робочого завдання необхідно підвищувати частоту вхідних сигналів, поки зберігається основний параметр одновібратора $T_{imp} = const$.

Контрольні питання

1. В чому полягає головне призначення одновібраторів?
2. Які параметри компонентів одновібраторів впливають на амплітуду та тривалість вихідних імпульсів?
3. Для чого призначений діод VD у схемі одновібратора? Чи функціонуватиме одновібратор без діода?
4. Назвіть елементи схеми, через які конденсатор C заряджається під час формування вихідного імпульсу. Чому дорівнює стала заряду?
5. Назвіть елементи схеми, які конденсатор C розряджається на етапі відновлення початкових умов. Чому дорівнює стала розряду?
6. Як залежить параметр вихідних імпульсів від температури оточуючого середовища?

8.2.4. Одновібратор на операційному підсилювачі

Теоретичні відомості

Схема одновібратора на основі операційного підсилювача DA наведена на рис.8.2.7а.

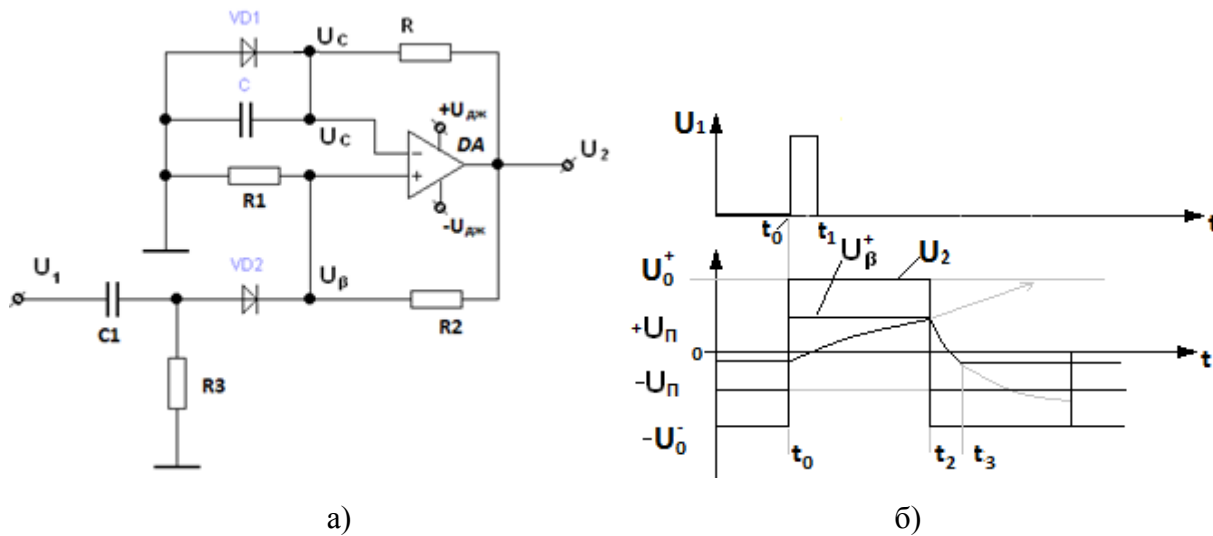


Рис.8.2.7

Основою такої спускової схеми є тригер Шмітта (ТШ), побудований на операційному підсилювачі (ОП) з позитивним зворотним зв'язком через резистивний ланцюг $R_1 - R_2$. Співвідношення опорів R_1 і R_2 визначають порогову напругу, при якій ТШ переключається:

$$U_{\Pi} = U_2 R_1 / (R_1 + R_2), \quad (8.17)$$

де напруга U_2 на виході ОП може приймати граничні значення $U_0^+ = U_{дж1} - (1..2)\text{В}$ або $U_0^- = -U_{дж2} + (1..2)\text{В}$. Відповідно двом значенням вихідної напруги U_2 маємо два значення порогової напруги ТШ:

$$U_{\Pi}^+ = U_0^+ \beta, \quad U_{\Pi}^- = U_0^- \beta \quad (8.18)$$

де $\beta = R_1 / (R_1 + R_2)$.

Часові параметри такого однобібратора визначаються елементами схеми $R - C$, які включені між виходом ОП і його інвертуючим входом. Діод $VD1$ у відкритому стані шунтує конденсатор C і цим визначається вихідний стан однобібратора, коли на виході ОП діє низький рівень напруги U_0^- . Елементи схеми $C1, R3$ і діод $VD2$ утворюють схему для збудження однобібратора. У вихідному стані до моменту часу t_0 (рис. 8.2.7.,б) на інвертуючому вході ОП діє напруга $U_{\beta} = -|U_0^-| \beta$, а на інвертуючому – потенціал $-U_{од}$, який визначається напругою на відкритому діоді $VD1$. Вхідний сигнал U_1 диференціюється ланцюгом $C1 - R3$ і позитивний імпульс через діод $VD2$ поступає на неінвертуючий вхід ОП. Амплітуда вхідного імпульсу U_1 повинна перевищувати пороговий рівень $U_{\Pi}^- = |U_0^-| \beta$. У цьому випадку ТШ регенеративно переключається у стан $U_2 = U_0^+$, схема переходить у квазістабільний стан і утримується у ньому після закінчення у момент часу t_1 дії вхідного сигналу. У квазістабільному стані (етап релаксації) діод $VD1$ закритий високим рівнем вихідної напруги $U_2 = U_0^+$, тому конденсатор C заряджається через резистор R і вихідний опір ОП $R_{вих}^+$. Напруга на конденсаторі C експоненціально підвищується зі сталою експоненти

$$\tau^{01} = C(R + R_{вих}^+) \approx CR \quad (8.19)$$

При цьому на неінвертуючому вході діє постійний потенціал $U_\beta = U_0^+ \beta$. Коли наростаюча на конденсаторі C напруга U_C зрівнюється з напругою на неінвертуючому вході ОП (момент часу t_2) ТШ регенеративно переключається у стан, коли на його виході встановлюється низький рівень $U_2 = -U_0^-$. Таким чином на виході ТШ в інтервалі $t_0 - t_2$ формується прямокутний імпульс позитивної полярності тривалістю

$$T_{\text{імп}} = t_2 - t_0 = \tau^{01} \ln \frac{U_0^+ + U_{0Д}}{U_0^+ - U_{\Pi}^+}. \quad (8.20)$$

Якщо $U_0^+ \gg U_{0Д}$ і для живлення ОП використовують напругу

$U_{\text{дж1}} = |-U_{\text{дж2}}|$, тоді з урахуванням (8.18) і (8.19) вираз (8.20) приймає вигляд:

$$T_{\text{імп}} = R C \ln [1/(1 - \beta)]. \quad (8.21)$$

Оскільки $\beta = R_1/(R_1 + R_2)$, вираз (8.21) можна представити у формі

$$T_{\text{імп}} = R C \ln [(R_1 + R_2)/R_2] \quad (8.22)$$

На інтервалі часу $t_2 - t_3$ (етап відновлення) конденсатор C розряджається через резистор R і вихідний опір $R_{\text{вих}}^-$ зі сталою експоненти

$$\tau^{10} = C(R + R_{\text{вих}}^-) \approx CR. \quad (8.23)$$

У момент часу t_3 напруга на конденсаторі C і діоді $VD1$ досягає рівня відпирання діода і на цьому процес розряду конденсатора C закінчується. Тривалість інтервалу відновлення T_B визначається співвідношенням:

$$T_B = t_3 - t_2 = \tau^{01} \ln \frac{-|U_0^-| - U_{\Pi}^+}{-|U_0^-| + U_{0Д}}. \quad (8.24)$$

Якщо $-|U_0^-| \gg U_{0Д}$, то з урахуванням (8.18) і (8.22) вираз (8.24) приймає вигляд:

$$T_B = R C \ln(1 + \beta) = R C \ln [(2R_1 + R_2)/(R_1 + R_2)] \quad (8.25)$$

Запуск одновібратора після моменту t_3 забезпечує стабільність тривалості вихідного імпульсу $T_{\text{імп}}$. Тому максимальна частота вхідних імпульсів обмежена:

$$f_{\text{max}} \leq 1/(T_{\text{імп}} + T_B). \quad (8.26)$$

Робоче завдання

1. Для заданої викладачем тривалості $T_{\text{імп}}$ і наведених у схемі на рис. 8.2.8 значення R_1 , R_2 визначити величину ємності конденсатора C , якщо прийняти $R = R_{\Pi}$ і використати вираз 8.22.

2. Зібрати на робочому полі Workbench досліджувану схему рис. 8.2.8.

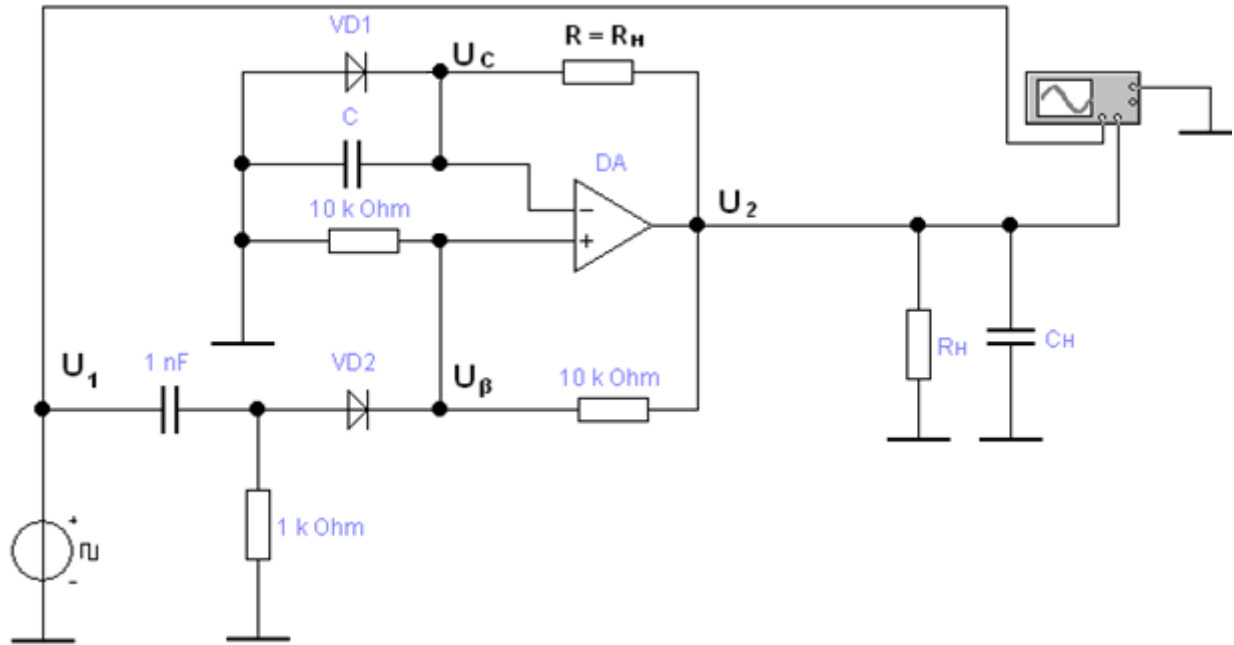


Рис. 8.2.8

- Дослідити і задокументувати роботу одновібратора за допомогою часових діаграм: U_1 (канал А) – U_2 (канал В), U_1 (А) – U_β (В), U_β (А) – U_C (В).
- За часовими діаграмами визначити параметри імпульсів на виході U_2 одновібратора: $T_{\text{імп}}$, T_B , U_2^0 , U_2^1 , t_ϕ^{01} , t_ϕ^{10} . Співставити отримані дані з розрахунковими
- Визначити мінімальну амплітуду вхідного імпульсу U_1 , який забезпечує надійний запуск одновібратора.
- Визначити максимальну частоту вхідних сигналів f_{max} і співставити отриманий результат з оцінкою (8.26).

Методичні вказівки

- При виконанні п.4 робочого завдання встановити амплітуду вхідного сигналу U_1 : $0.5U_{\text{дж1}} < U_1 < U_{\text{дж1}}$.
- При виконанні п.6 робочого завдання необхідно підвищувати частоту вхідних сигналів, поки зберігається основний параметр одновібратора $T_{\text{імп}} = \text{const}$.

Контрольні питання

- В чому полягає головне призначення одновібраторів?
- Які параметри компонентів одновібраторів впливають на амплітуду та тривалість вихідних імпульсів?
- Для чого призначений діод $VD1$ у схемі одновібратора? Чи функціонуватиме одновібратор без діода?

4. Назвіть елементи схеми, через які конденсатор C заряджається під час формування вихідного імпульсу. Чому дорівнює стала заряду?

5. Назвіть елементи схеми, які конденсатор C розряджається на етапі відновлення початкових умов. Чому дорівнює стала розряду?

6. Як залежить параметр вихідних імпульсів від температури оточуючого середовища?

8.3. Мультивібратори

Мультивібратори – це астабільні регенеративні пристрої, призначені для генерування послідовності імпульсів із заданими параметрами. Основними параметрами МВ є частота F імпульсів, амплітуда U_M , шпаруватість θ .

Для прямокутних імпульсів:

$$F = 1/(T_{\text{імп}} + T_{\text{п}}) = 1/T, \quad (8.27)$$

де $T_{\text{імп}}$ - тривалість вихідних імпульсів, $T_{\text{п}}$ - тривалість паузи між імпульсами,

T – період повторення імпульсів.

Шпаруватість імпульсів визначають, як

$$\theta = T/T_{\text{імп}}. \quad (8.28)$$

Мультивібратори використовують як тактові генератори цифрових систем, тому часто до них пред'являють вимоги стабільності частоти генерації. Існують мультивібратори із самозбудженням і із зовнішнім збудженням.

8.3.1. Мультивібратор на логічних елементах НЕ

Теоретичні відомості

Схема мультивібратора на логічних елементах НЕ наведена на рис.8.3.1.а. Часові діаграми рис. 8.3.1.б ілюструють особливості функціонування схеми.

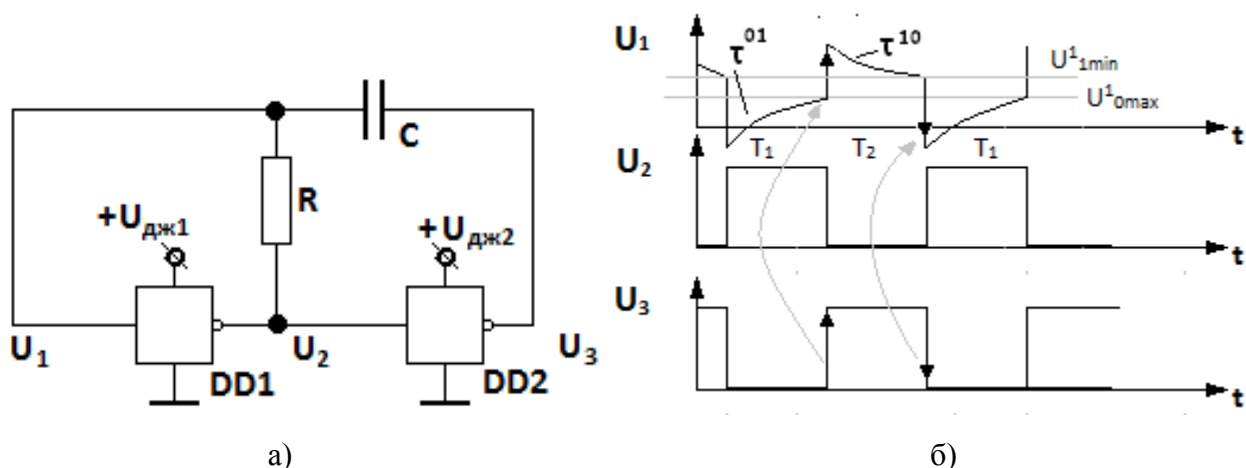


Рис. 8.3.1

Мультивібратор має два квазістабільні стани: на часовому інтервалі T_1 на виході інвертора $DD1$ діє високий рівень напруги U_2^1 , який зумовлює інверсний рівень напруги U_3^0 на виході інвертора $DD2$, а на часовому інтервалі T_2 низький рівень U_2^0 на виході інвертора $DD1$ зумовлює високий рівень напруги U_3^1 на виході інвертора $DD2$. Часові діаграми T_1, T_2 визначають процесами перезаряду конденсатора C через резистор R і вихідні опори інверторів $R_{вих}^0, R_{вих}^1$ у стані логічного “0” або “1”, як це показано на рис. 8.3.1.б. На інтервалі T_1 конденсатор C заряджається від джерела $U_{дж1}$ по ланцюгу $+U_{дж1} - R_{вих1}^1 - R - C - R_{вих2}^0 - \perp$. Напруга експоненціально наростає зі сталою експоненти

$$\tau^{01} = C(R + R_{вих1}^1 + R_{вих2}^0).$$

Оскільки зазвичай вибирають значення $R \gg R_{вих2}^0, R_{вих1}^1$, сталу експоненти можна розрахувати як

$$\tau^{01} = \tau^{10} = RC.$$

Напруга U_1 експоненціально наростає від рівня $U_1 = U_{1min}^1 - \Delta U_3$, де $\Delta U_3 = U^1 - U^0$ перепад напруги на виході $DD3$, до рівня U_{1max}^0 , коли починає переключатись інвертор $DD1$, внаслідок чого інвертори регенеративно переключаються у стан $U_2^0 - U_3^1$. Враховуючи, що асимптотичним рівнем експоненти $U_1(\tau)$ на інтервалі $T_1 \in U_3^1$, тривалість інтервалу T_1 можна визначити співвідношенням:

$$T_1 = \tau^{01} \ln\{[U_3^1 - (U_{1min}^1 - \Delta U_3)] / (U_3^1 - U_{1max}^0)\}. \quad (8.29)$$

Якщо $U_3^0 \approx 0 : \Delta U_3 \approx U_3^1$ вираз (8.29) дещо спрощується:

$$T_1 \approx RC \ln[(2U_3^1 - U_{1min}^1) / (U_3^1 - U_{1max}^0)]. \quad (8.30)$$

На часовому інтервалі T_2 конденсатор C перезаряджається за рахунок джерела живлення $U_{дж2}$ (зазвичай $U_{дж1} = U_{дж2}$). Струм перезаряду протікає по ланцюгу $+U_{дж2} - R_{вих3}^1 - C - R - R_{вих2}^0 - \perp$ і напруга U_1 при цьому експоненціально зменшується від початкового рівня $U_1 = U_{1max}^0 + \Delta U_3 \approx U_{1max}^0 + U_3^1$ до рівня U_{1min}^1 , коли починає переключатись інвертор $DD1$, внаслідок чого інвертори $DD1, DD2$ регенеративно переключається у стан $U_2^1 - U_3^0$. Враховуючи, що асимптотичним рівнем експоненти $U_1(t)$ на інтервалі $T_2 \in U_3^0 \approx 0$, тривалість інтервалу T_2 можна визначити співвідношенням:

$$T_2 = \tau^{10} \ln\{[U_3^0 - (U_{1max}^0 + \Delta U_3)] / (U_3^0 - U_{1min}^1)\}. \quad (8.31)$$

Якщо $U_3^0 \approx 0$ і $\Delta U_3 \approx U_3^1$, вираз (8.31) спрощується:

$$T_2 \approx RC \ln[(U_{1max}^0 + U_3^1) / U_{1min}^1]. \quad (8.32)$$

Якщо прийняти частоту $T_1 = T_{имп}, T_2 = T_{п}$, згідно (8.27) і (8.28) можна обчислити частоту генерації і шпаруватість імпульсів мультивібратора ($T_1 > T_2$).

Робоче завдання

1. Для заданої викладачем серії логічних елементів і частоти генерації F , розрахувати ємність конденсатора C , якщо прийняти $R = R_H$.
2. Зібрати на робочому полі Workbench досліджувану схему (рис. 8.3.2.).

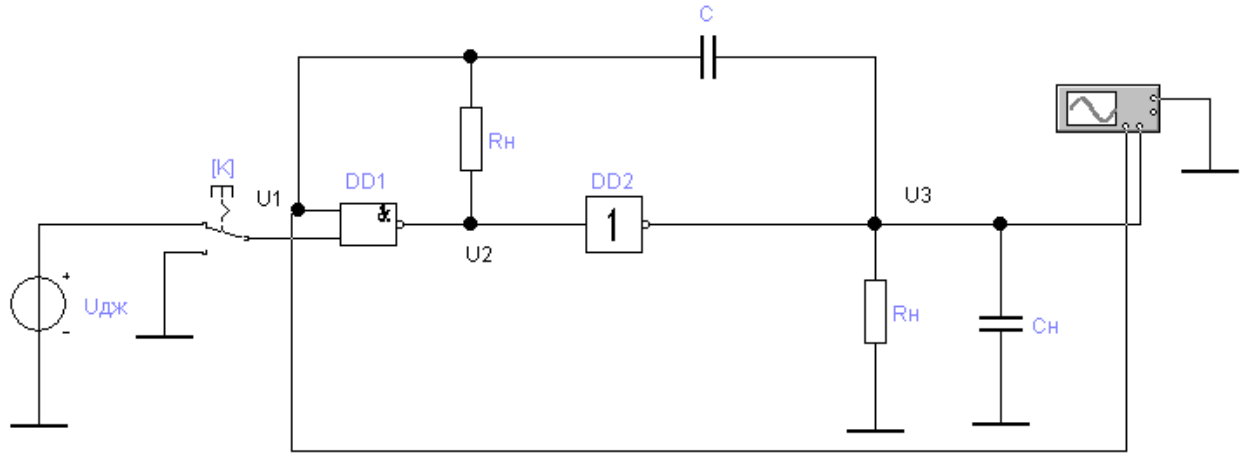


Рис. 8.3.2

3. Зареєструвати часові діаграми роботи мультівібратора: U_1 (канал А) – U_{21} (канал В), U_1 (А) – U_3 (В).
4. За часовою діаграмою $U_1(t)$ визначити реальні значення U_{1max}^0, U_{1min}^1 .
5. За часовими діаграмами $U_2(t), U_3(t)$ визначити основні параметри імпульсів на виходах мультівібратора: $T_1, T_2, U_2^0, U_2^1, U_3^0, U_3^1, t_{\phi}^{01}, t_{\phi}^{10}$.
6. Співставити параметри імпульсів на виходах U_2, U_3 і визначити вплив на них навантаження R_H, C_H .

Методичні вказівки

1. При виконанні п.1 скористатись співвідношенням:

$$C = \frac{1}{R} \ln \frac{(2U^1 - U_{1min}^1)(U^1 + U_{1max}^0)}{(U^1 - U_{1max}^0)U_{1min}^1}.$$

де для КМДП-технології $U^1 = U_{дж}$, U_{1max}^0, U_{1min}^1 параметри логічного елемента DD1.

2. Перемикач K на рис 8.3.2 використовується лише для стартування режиму генерації, тому у режимі стаціонарних коливань через ключ K на вхід елемента DD1 подається напруга $U_{дж}$, що відповідає живленню елементів DD1, DD2.

3. При виконанні п.4 візирі 1,2 осцилоскопа встановити точки переключення мультівібратора і виміряти напругу на вході інвертора DD1 безпосередньо перед його переключенням.

Контрольні питання

1. В чому полягає головне призначення мультивібраторів?
2. Які параметри компонентів мультивібратора рис. 8.3.1 впливають на амплітуду, частоту та шпаруватість вихідних імпульсів?
3. Назвіть елементи схеми, через які здійснюється перезаряд конденсатора.
4. Чи залежить частота генерації від напруги живлення схеми? Як?
5. Чи залежить шпаруватість θ імпульсів від опору резистора R і ємності конденсатора C ? Чому дорівнює θ ?
6. Як залежить частота генерації від температури оточуючого середовища?

8.3.2. Мультивібратор на RS - тригері

Теоретичні відомості

Схема мультивібратора на RS - тригері наведена на рис.8.3.3.а. Часові діаграми на рис. 8.3.3.б ілюструють особливості перехідних процесів у схемі. Головний параметр мультивібратора частота генерації F або період повторення

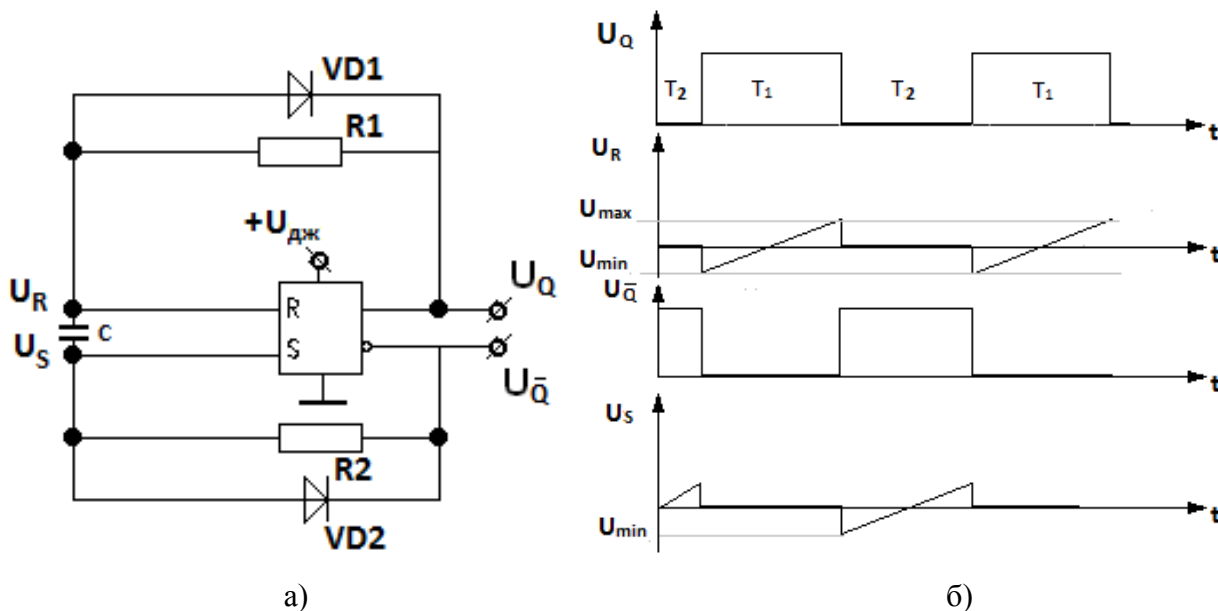


Рис. 8.3.3

$T = 1/F$ визначаються тривалістю T_1, T_2 квазістабільних станів, які залежать від швидкості перезаряджання конденсатора C через резистор R_1 (T_1) або через резистор R_2 (T_2).

Якщо при включенні живлення схеми RS – тригер приймає стан “1”, тобто $U_Q = U^1$, $U_{\bar{Q}} = U^0$, на діод $VD1$ подається високий рівень U^1 , і він запирається, а діод $VD2$ відкритий і має невеликий опір. Високий рівень $U_Q = U^1$ обумовлює заряд конденсатора C . Зарядний струм

протікає через вихід тригера Q , резистор $R1$, конденсатор C , діод $VD2$ і вихід тригера $\bar{Q}$. При цьому напруга на вході U_R експоненціально збільшується зі сталою:

$$\tau_1 = C(R_1 + R_{\text{вих}Q}^1 + R_{\text{вих}\bar{Q}}^0 + r_{\text{пр}2}) \approx CR_1. \quad (8.33)$$

Коли напруга на вході R тригера досягає рівня $U_R = U_{1\text{max}}^0$, тригер переключається у стан “0”, тобто $U_R = U^0$, $U_{\bar{Q}} = U^1$. Діод $VD1$ відкривається і на вході R встановлюється постійний рівень $U_R = U^0 + U_{\text{од}1}$ ($U_{\text{од}}$ – напруга на відкритому діоді). Високий рівень $U_{\bar{Q}} = U^1$ виключає діод $VD2$ і зумовлює перезаряд конденсатора C через резистор $R2$, діод $VD1$ і вихідний опір тригера $R_{\text{вих}Q}^0$. При цьому напруга на вході S тригера експоненціально збільшується від рівня $U_{\text{min}} = 2(U^0 + U_{\text{од}}) - U_{1\text{max}}^0$ до рівня $U_S = U_{1\text{max}}^0$, який ініціює нове переключення тригера у стан “0”. Далі процеси формування інтервалів T_1, T_2 повторюється і їх тривалість визначається співвідношенням:

$$T_{1(2)} = \tau_{1(2)} \ln \frac{U^1 + U_{1\text{max}}^0 - 2U_{\text{од}} - 2U^0}{U^1 - U_{1\text{max}}^0} \approx R_{1(2)}C \ln \frac{U^1 + U_{1\text{max}}^0 - 2U_{\text{од}}}{U^1 - U_{1\text{max}}^0}. \quad (8.34)$$

Параметри діодів $U_{\text{од}}$ тригера $U_{1\text{max}}^0$ залежить від температури оточуючого середовища, причому з ростом температури вони зменшуються. Як видно з (8.34), оскільки ці величини входять у чисельник з рівними знаками, має місце термокомпенсація параметрів T_1, T_2 . Завдяки цьому розглянута схема мультівібратора має високу температурну стабільність можна визначити із співвідношення:

$$\theta_{1(2)} = (R_1 + R_2)/R_{1(2)} \quad (8.35)$$

Робоче завдання

1. Для заданого викладачем типу тригера, частоти F і шпаруватості $\theta=2$ визначити величину ємності конденсатора C , якщо прийняти $R_1=R_2=R_n$.

2. Зібрати на робочому полі Workbench досліджувану схему рис. 8.3.4. з розрахованим значенням ємності C .

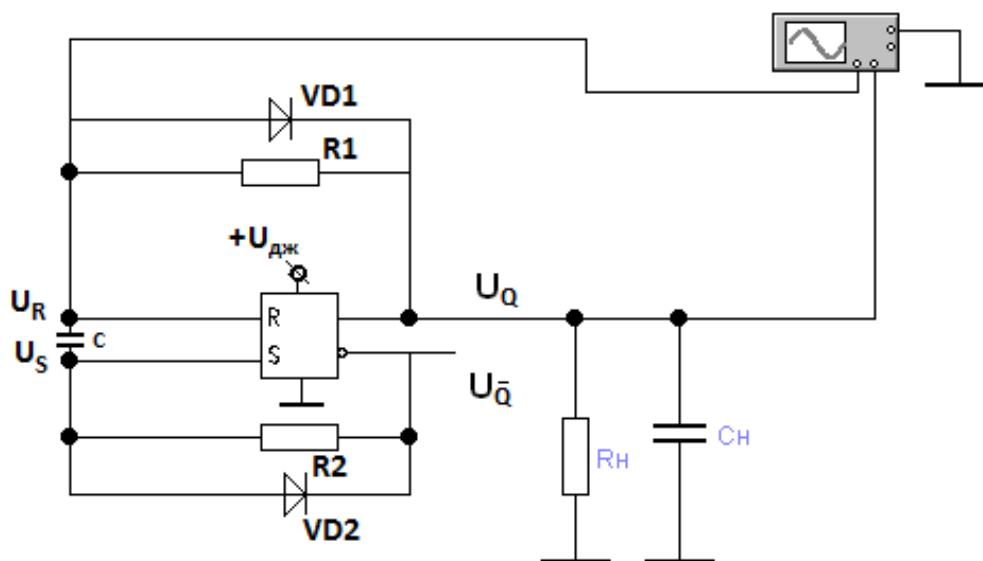


Рис. 8.3.4

3. Зареєструвати часові діаграми роботи мультівібратора: U_R (канал A) – U_Q (канал B), U_S (A) – $U_{\bar{Q}}$ (B).
4. За часовими діаграмами $U_R(t)$, $U_S(t)$ визначити реальні значення U_{1max}^0 , U_2^0 , U_2^1 .
5. Визначити часові параметри мультівібратора на двох виходах: T_1, T_2 , t_{ϕ}^{01} , t_{ϕ}^{10} . Обчислити значення частоти F і шпаруватості θ імпульсів.
6. Дослідити вплив одного з резисторів $R1$ (або $R2$) на частоту F і шпаруватості θ .
7. Співставити параметри вихідних імпульсів $U_Q(t)$, $U_{\bar{Q}}(t)$ і визначити вплив на них навантаження R_H , C_H мультівібратора.

Методичні вказівки

1. При виконанні п.1 використати співвідношення (8.34)
2. При виконанні п.3 необхідно за допомогою візирів 1,2 осцилоскопа визначити значення напруги на входах R, S тригера безпосередньо перед переключенням тригера у новий стан.
3. При виконанні п.6 завдання встановити ряд значень опору резистора R_1 : $0,5 R_1$, $1,5 R_1$, $2 R_1$, $3 R_1$. Побудувати графіки залежності F і θ від величини R_1 .

Контрольні запитання

1. В чому полягає головне призначення мультівібратора?

2. Які параметри компонентів схеми рис.8.3.3 впливають на частоту, амплітуду та шпаруватість вихідних імпульсів?
3. Назвіть елементи схеми, через які конденсатор C перезаряджається на часовому інтервалі T_1 ; те ж саме на інтервалі T_2 .
4. Чи залежить параметри мультивібратора від напруги живлення $U_{дж}$?
5. Як залежать параметри мультивібратора від температури оточуючого середовища?
6. Від чого залежить шпаруватість вихідних сигналів мультивібратора?

8.3.3. Мультивібратор на тригері Шмітта

Теоретичні відомості

Схема мультивібратора на основі тригера Шмітта (ТШ) наведена на рис.8.3.5.а. Часові діаграми на рис.8.3.5.б пояснюють особливості перехідних процесів у схемі.

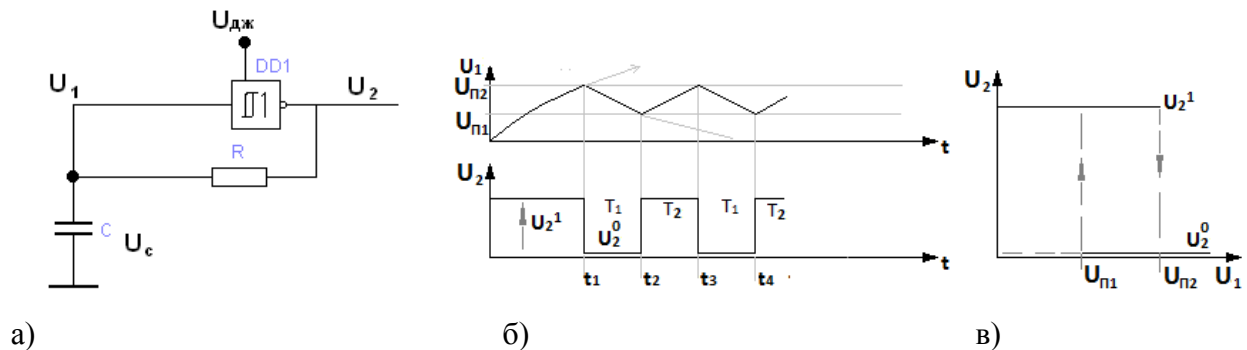


Рис.8.3.5

Основним активним елементом такого мультивібратора є інвертуючий ТШ, управляюча характеристика $U_2 = f(U_1)$ якого наведена на рис. 8.3.5.в.

При включенні напруги живлення $U_{дж}$ і розрядженому конденсаторі C на виході ТШ встановлюється високий рівень напруги U_2^1 . Високий рівень U_2^1 зумовлює зарядження конденсатора C через резистор R . Напруга на C наростає за експоненціальним законом з асимптотичним значенням U_2^1 і зі сталою, яка з урахуванням вихідного опору ТШ у стані “1” дорівнює

$$\tau^{01} = C(R + R_{вих}^1) \approx CR. \quad (8.36)$$

При досягненні напруги на конденсаторі C рівня $U_{п2}$ ТШ регенеративно переключається у стан “0” (момент t_1 на рис. 8.3.5.б). З цього моменту конденсатор C розряджається з асимптотичним значенням U_2^0 і сталою експоненти

$$\tau^{10} = C(R + R_{вих}^0) \approx CR. \quad (8.37)$$

При досягненні напруги на конденсаторі C рівня $U_{п1}$ ТШ переключається у стан “1” (момент t_2) і конденсатор C знов починає заряджатись. Далі процеси періодично повторюються.

З урахуванням (8.36), (8.37) тривалість часових інтервалів T_1, T_2 можна визначити за допомогою співвідношень:

$$T_1 = \tau^{10} \ln \frac{U_2^0 - U_{п2}}{U_2^0 - U_{п1}} \approx RC \ln \frac{U_{п2}}{U_{п1}}; T_2 = \tau^{01} \ln \frac{U_2^1 - U_{п1}}{U_2^1 - U_{п2}} \approx RC \ln \frac{U_2^1 - U_{п1}}{U_2^1 - U_{п2}}. \quad (8.38)$$

Відповідно, за допомогою (8.38) можна обчислити частоту генерації $F = (T_1 + T_2)^{-1}$ та шпаруватість імпульсів $\theta_{1(2)} = (T_1 + T_2)/T_{1(2)}$.

Робоче завдання

1. Для заданого викладачем типу ТШ та частоти F визначити величину ємності конденсатора C , якщо прийняти $R=R_H$.

2. Зібрати на робочому полі Workbench досліджувану схему рис. 8.3.6. з розрахованим значенням ємності конденсатора C .

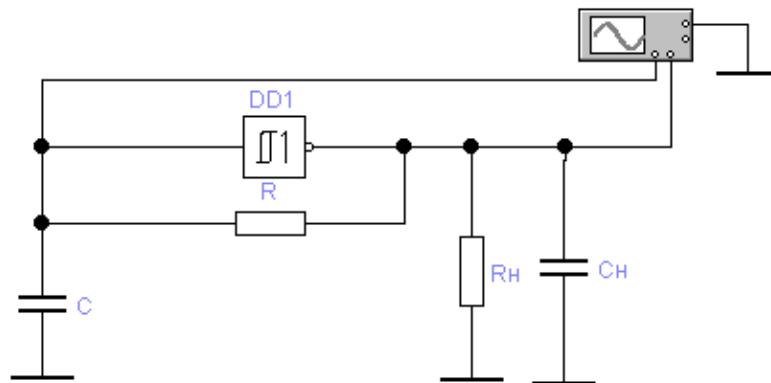


Рис. 8.3.6

3. Дослідити і зареєструвати часові діаграми роботи мультивібратора: U_C (канал А) – U_{21} (канал В).

4. За часовими діаграмами визначити реальні значення $U_{п1}, U_{п2}, U_2^0, U_2^1$.

5. Визначити часові параметри мультивібратора: $T_1, T_2, t_{\phi}^{01}, t_{\phi}^{10}$. Обчислити частоту імпульсів F і шпаруватість θ .

6. Дослідити залежність частоти F і шпаруватості θ від величини опору резистора R . Побудувати графіки $F(R), \theta(R)$.

7. Проаналізувати відповідність розрахунків тривалості часових інтервалів T_1, T_2 результатам, що отримані при моделюванні у середовищі Workbench.

Методичні вказівки

1. При виконанні п.1 робочого завдання використати співвідношення (8.38).

2. При виконанні п.4 робочого завдання необхідно візирі 1,2 осцилоскопа встановити безпосередньо перед переключенням ТШ (моменту часу t_1, t_2 на рис.8.3.5.б). Дані вимірювань $U_{п1}, U_{п2}$, будуть відображені за даними каналу А осцилоскопа, а дані вимірювань U_2^0, U_2^1 - відповідно каналу В.

3. При виконанні п.6 завдання встановити ряд значень опору резистора R: ($0.1R_n, 0.5R_n, R_n, 1.5R_n, 2 R_n, 5 R_n$), для кожного з них виміряти інтервали T_1, T_2 і за ними розрахувати частоту генерації і шпаруватість вихідних імпульсів.

Контрольні запитання

1. В чому полягає головне призначення мультивібратора?
2. Які параметри компонентів схеми рис.8.3.6 впливають на частоту, амплітуду та шпаруватість вихідних імпульсів?
3. Назвіть елементи схеми, через які здійснюється заряд і розряд конденсатора C.
4. Чи залежить параметри мультивібратора від напруги живлення $U_{дж}$? Якщо так, то які і як?
5. Як залежать параметри мультивібратора від температури оточуючого середовища?
6. Від чого залежить шпаруватість вихідних сигналів мультивібратора?

8.3.4. Мультивібратор на операційному підсилювачі

Теоретичні відомості

Схема мультивібратора на основі операційного підсилювача (ОП) наведена на рис. 8.3.7.

а.

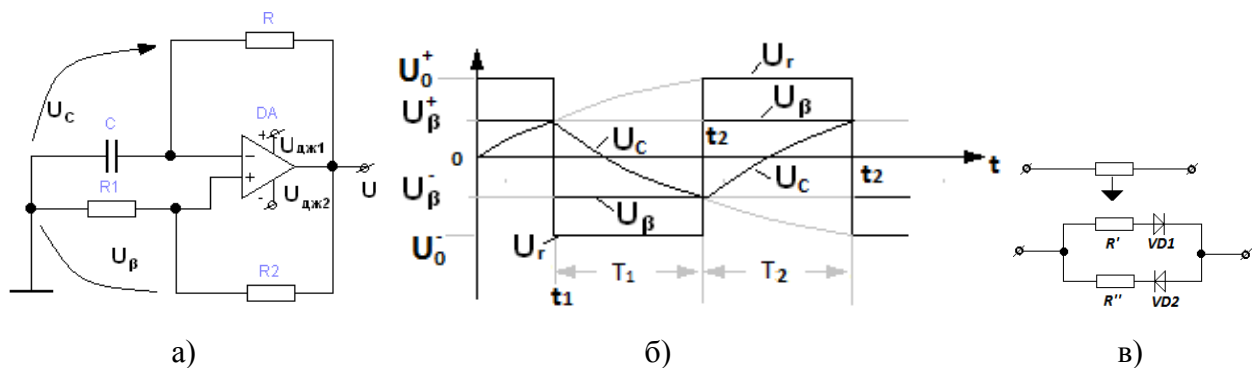


Рис. 8.3.7

Часові діаграми на рис. 8.3.7.б пояснюють особливості перехідних процесів. Два квазістабільних стани мультивібратора забезпечує тригер Шмітта на основі операційного підсилювача DA з позитивним зворотним зв'язком через подільник напруги R_1 - R_2 . Елементи

від'ємного зворотного зв'язку $R - C$ визначають тривалість квазістабільних станів, тобто частоту генерації. Вихідна напруга U_r ОП в режимі тригера може приймати два значення U_0^+ або U_0^- — обмежена джерелами живлення $+U_{дж1}$ і $-U_{дж2}$: $U_r = U_0^+ = U_{дж} - (1..2) В$ $U_0^- = -U_{дж2} + (1..2)В$.

Двом станам вихідної напруги відповідають два стани напруги U_β на неінвертуючому вході ОП:

$$U_\beta^+ = U_0^+ R_1 / (R_1 + R_2) = \beta U_0^+, U_\beta^- = -U_0^- R_1 / (R_1 + R_2) = -\beta U_0^-, \quad (8.39)$$

де $\beta = R_1 / (R_1 + R_2)$ - коефіцієнт передачі поділювана напруги $R_1 - R_2$.

Таким чином, напруга U_β^+, U_β^- визначають порогові значення переключення тригера Шмітта.

При включенні живлення ТШ переключається в один з можливих станів. Якщо в момент часу $t = 0$ на виході U_r встановлюється рівень U_0^+ , вихідна напруга обумовлює заряд конденсатора C через резистор R і вихідний опір $R_{вих}^+$ ОП. Напруга на конденсаторі C зростає за експоненціальним законом зі сталою

$$\tau^{01} = C(R + R_{вих}^+) \approx CR \quad (8.40)$$

і асимптотичним рівнем U_0^+ . При досягненні напруги U_c порогового рівня U_β^+ (момент часу t_1) триггер переключається у стан $U_r = -U_0^-$. Струм через резистор R і конденсатор C міняє знак і напруга U_c починає експоненціально зменшуватись зі сталою

$$\tau^{10} = C(R + R_{вих}^-) \approx CR \quad (8.41)$$

і асимптотичним рівнем U_0^- . При досягненні напруги U_c порогового рівня U_β^- (момент часу t_2) триггер переключається знов у стан $U_r = U_0^+$. Тому, починаючи з рівня U_β^- , напруга U_c зростає зі сталою τ^{01} до досягнення рівня $U_c = U_\beta^+$ (момент часу t_3), коли триггер знову переключається у стан $U_r = -U_0^-$. Далі описані процеси періодично повторюються. Таким чином формується серія прямокутних імпульсів з періодом $T = T_1 + T_2$ і амплітудою $U_m = U_0^+ + |U_0^-|$. Тривалість часових інтервалів визначається співвідношеннями:

$$T_1 = \tau^{10} \ln \frac{-|U_0^-| - U_\beta^+}{-|U_0^-| + |U_\beta^-|} = \tau^{10} \ln \frac{|U_0^-| + \beta U_0^+}{|U_0^-| - \beta |U_0^-|} \approx RC \ln \frac{1+\beta}{1-\beta}, \quad (8.42)$$

$$T_2 = \tau^{01} \ln \frac{U_0^+ + |U_\beta^-|}{U_0^+ - U_\beta^+} = \tau^{01} \ln \frac{U_0^+ + \beta |U_0^-|}{U_0^+ - \beta U_0^+} \approx RC \ln \frac{1+\beta}{1-\beta}, \quad (8.43)$$

де $\beta = R_1 / (R_1 + R_2)$, $U_0^+ = |U_0^-|$.

Тобто при $U_{дж1} = |U_{дж2}|$ на виході мултивібратора формується серія прямокутних імпульсів типу “меандр”, коли $T_1 = T_2$ і шпаруватість $\theta = 2$. Якщо виникає необхідність сформувати серію імпульсів з іншою шпаруватістю, схему рис. 8.3.7.а можна модифікувати,

замінивши резистор R нелінійним двополюсником (рис. 8.3.7.в). У цьому випадку співвідношення (8.42), (8.43) приймають вигляд:

$$T_1 = C(R' + r_{пр1}) \cdot K; T_2 = C(R'' + r_{пр2}) \cdot K, \quad (8.44)$$

де $K = \ln \frac{1+\beta}{1-\beta}$, $r_{пр1}, r_{пр2}$ – опір відкритих діодів відповідно $VD1, VD2$.

Як видно зі співвідношень (8.42) – (8.44) при живленні мультивібратора напругами $U_{дж1} = |U_{дж2}|$, частота генерації і шпаруватість імпульсів не залежать від значень напруги живлення. Стабільність частоти генерації і залежить тільки від стабільності параметрів C, R_1, R_2, R . Амплітуда вихідних імпульсів $U_m = U_0^+ + |U_0^-|$ безпосередньо залежить від напруги джерела живлення.

Робоче завдання

1. Для заданих викладачем тривалостей T_1, T_2 обчислити значення опорів резисторів R', R'' , якщо прийняти $C = 10C_n$.
2. Зібрати на робочому полі Workbench досліджувану схему (рис. 8.3.8).

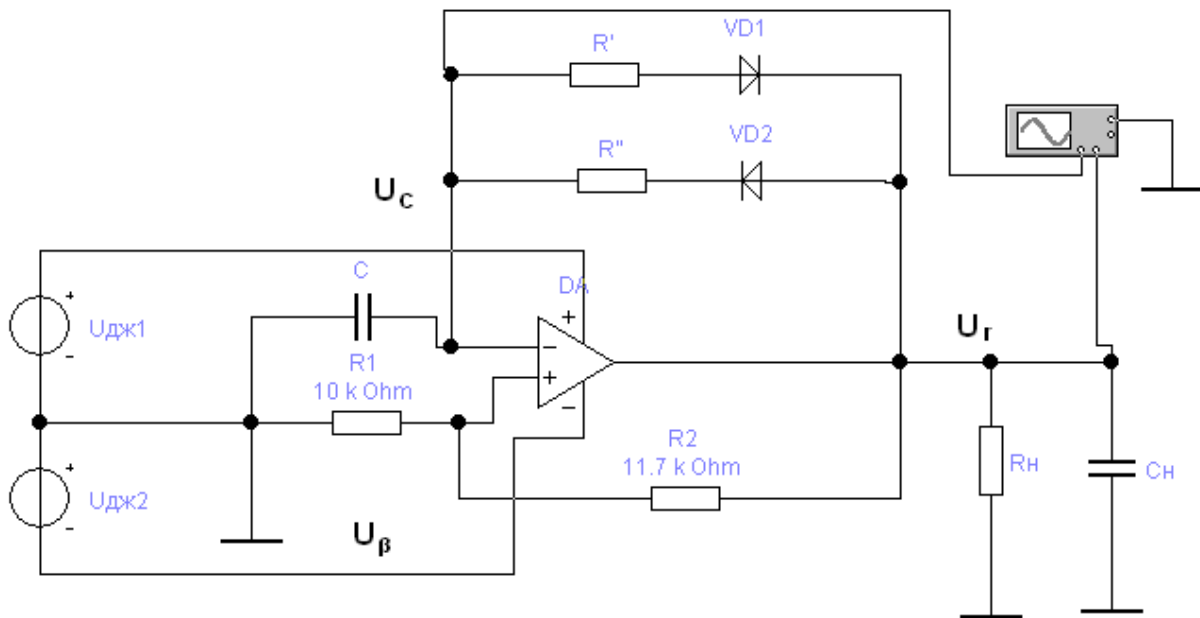


Рис. 8.3.8

3. Згідно заданої викладачем амплітуди U_m вихідних імпульсів встановити відповідні значення напруги джерела живлення $U_{дж1}, U_{дж2}$.
4. Дослідити і зареєструвати часові діаграми роботи мультивібратора: U_c (канал А) – U_p (канал В) ; U_c (А) – U_r (В) ; U_p (А) – U_r (В) .

5. За часовими діаграмами визначити реальні значення $U_0^+, U_0^-, U_\beta^+, U_\beta^-$, T_1 , T_2 (згідно прийнятим на рис. 8.3.7.б позначенням), t_ϕ^{01} , t_ϕ^{10} . Обчислити частоту і шпаруватість імпульсів.

6. Дослідити залежність частоти F і шпаруватості θ від напруги джерела живлення $U_{дж1} = |U_{дж2}|$. Побудувати графік залежності частоти F від $U_{дж}$.

7. Проаналізувати відповідність отриманих на практиці тривалостей T_1 , T_2 заданим. Визначити максимальну частоту генерації F_{max} .

Методичні вказівки

1. При виконанні п.1 робочого завдання необхідно визначити коефіцієнт

$$\beta = R_1 / (R_1 + R_2) \text{ і значення } K = \ln \frac{1+\beta}{1-\beta} . \text{ Далі за допомогою співвідношення (8.44)}$$

обчислити значення опорів R', R'' , прийнявши $r_{пр1} = r_{пр2} = 100 \text{ Ом}$.

2. При виконанні п.3 можна прийняти $U_{дж1} = |U_{дж2}| = 0.5U_m + (1..2)\text{В}$.

3. При виконанні п.6 необхідно змінити напруги джерел живлення операційного підсилювача: $U_{дж1} = |U_{дж2}| \times \begin{cases} 0.5 \\ 1.5 \end{cases}$ і для кожного рівня напруги за даними осцилоскопа визначити частоту імпульсів F .

4. При виконанні п.8 необхідно зменшувати ємність конденсатора C до зриву коливань.

Контрольні запитання

1. В чому полягає головне призначення мультивібратора?
2. Назвіть основні переваги і недоліки мультивібратора на ОП.
3. Як залежить частота генерації F від значень опорів резисторів R', R'', R_1, R_2 і ємності конденсатора C .
4. Від чого залежить амплітуда вихідних імпульсів ?
5. Як впливає температура оточуючого середовища на параметри F, U_m, θ ?
6. Від чого залежать параметри імпульсів t_ϕ^{01}, t_ϕ^{10} ?
7. Чим обмежена максимальна частота генерації F_{max} ?

9 Розробка моделей у середовищі Electronic Workbench

Електричний ланцюг звичайної лампи складається з джерела живлення, сполучних проводів, вимикача і самої лампи. Оскільки в моделі нас цікавлять тільки факти включення і

виключення, то абстрагуємося (відволічемося) від всіх другорядних, з погляду поставленої мети моделювання, характеристик реального об'єкту.

Виберемо такі компоненти модельного ланцюга: джерело живлення - ідеальне джерело постійної напруги з незмінною ЕДС і внутрішнім опором рівним нулю, ідеальні сполучні проводи, також з опором рівним нулю і, нарешті, ідеальний вимикач (ідеальний ключ). Під останнім матимемо на увазі пристрій з нескінченно великим опором у вимкненому і нульовим у включеному стані, те, що має нескінченно малий час перемикавання з одного стану в інший. Відобразимо модельний електричний ланцюг у вигляді схеми на комп'ютері, скориставшись програмою EWB.

У цій програмі реалізований стандартний багатовіконний інтерфейс із спадаючими меню, що розгортаються. При установці (інсталяції) програми (Setup) у вікні вибору компонентів (Select Components) бажано вибрати європейський стандарт DIN (Deutsche Ingeniering Normen - німецький інженерний стандарт), до якого ближче ГОСТ і ДСТУ (Рис. 8.1).

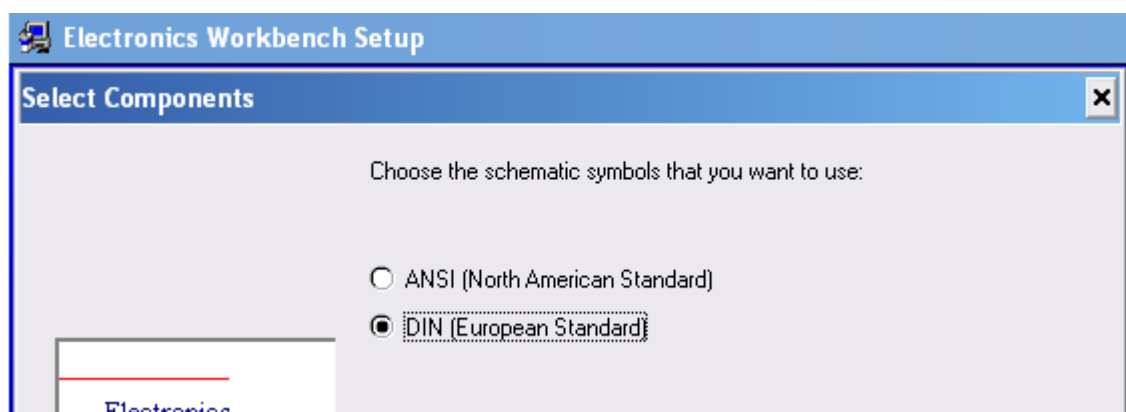


Рис. 9.1 Вікно установки стандарту УГП (EWB)

Інакше ряд компонентів опиниться з невпізнаним УГП (умовно графічними позначеннями), наприклад, резистор буде схожий на гострозубу пилу. Якщо програма вже встановлена, то перехід від одних стандартів до інших можна виконати у вікні «Властивості»: «Ярлик», далі «Об'єкт» і в командному рядку додрукувати після EXE через пропуск \DIN. Можна також створити два ярлики і для одного зробити адресу \DIN, а для іншого \ANSI. Останній є американським стандартом (ANSI - American National Standard Institute), частіше використовуваним в англomовній і перекладній літературі. На рис. 8.2 показаний загальний вид робочого вікна EWB з поряд відкритих в лівій половині екрану панелей для вибору бібліотечних компонентів і деякими компонентами з них в правій половині екрану.

Відкриємо на панелі компонентів піктограму групи Source (джерела)  і виберемо в ній Battery (батарея). Утримуючи ЛКМ (ліву кнопку миші) в натиснутому стані, перетягуємо піктограму з УГП батареї на вільну частину робочої області екрану і відпускаємо ЛКМ (Рис. 2). Цю процедуру, аналогічну переміщенню при редагуванні в Word виділених фрагментів тексту або зображень, прийнято називати буксируванням. Аналогічно, переносимо на екран з розділу Basic (основні компоненти) , Switch (перемикач)  і Ground (заземлення) , а потім, з розділу Indicators (індикатори)  компонент Bulb  (лампа розжарювання). Тепер треба співвіднести ці компоненти з необхідною схемою їх з'єднання. Батарея і лампа є електричними двополюсниками, а ось перемикач має три виводи і інші особливості. В цілях зручності пояснення його роботи і подальшого «монтажу» розміtimo його виводи. Для цього знов звернемося до панелі Basic  і витягнемо з неї на робоче поле Connector  (з'єднувач), що представляє на схемах УГП нероз'ємне з'єднання (вузол).

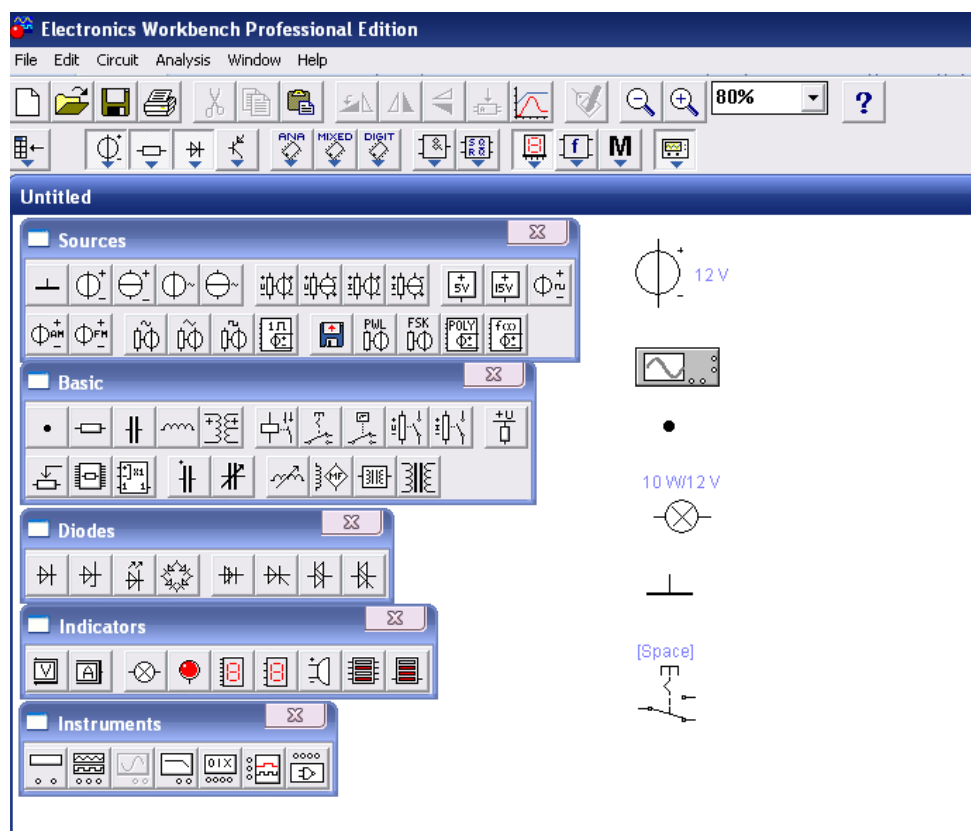


Рис. 9.2 Основне вікно програми EWB з додатковими вікнами вибору компонентів

Попередню процедуру повторимо ще двічі, розміщуючи вузли на деякій відстані від виводів перемикача (рис.9.3).

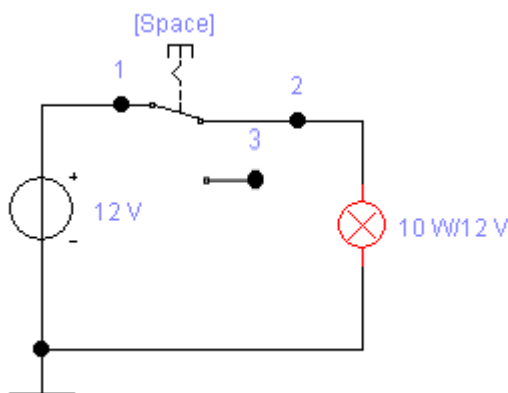


Рис. 9.3 Схема-модель лампи з вимикачем (EWB)

У кожному вузлі можуть з'єднуватися не більше чотирьох ортогональних провідників. На місцях цих можливих з'єднань при попаданні на них вістря стрілки візиру виникає додаткове потовщення, що нагадує крапельку олова при звичайному паянні радіодеталей. Цей етап нашого «спілкування» з віртуальним простором як би супроводжується сигналами: «З'єдналося? - Ні, не з'єдналося!» або, нарешті, «З'єдналося? - Так, з'єдналося!». З місця виниклого з'єднання, натиснувши ЛКМ і переміщаючи курсор по екрану в потрібному напрямі, можна витягнути провідник і довести його до потрібного виведення іншого компоненту.

Тут також виникає монтажний вузол. Після цього ЛКМ треба відпустити. На екрані повинне виникнути зображення провідника. Якщо зображення провідника не залишилося на екрані, після того, як курсор був вільно переміщений в довільне місце екрану, процедуру доведеться повторити. З'єднання можна виконати з будь-якого виведення кожного схемного компоненту, не забуваючи при цьому, що всього в одному вузлі можливе здійснення тільки чотирьох певних з'єднань, причому одне з них вже може бути зайняте самим компонентом. Графічний редактор EWB дозволяє внести до схеми необхідні зміни, якщо буде потрібно. Наприклад, коли вибране місце «паяння» виявилось невдалим, провідник можна видалити після його одноразового виділення ЛКМ. Можна також, виділивши область з'єднання курсором, натиснути ЛКМ і, утримуючи кінець провідника, перенести його до з'єднання в новому місці. Якщо на виділеному провіднику натиснути ЛКМ, то після виникнення подвійної стрілки цю частину провідника можна відбуксирувати у вказаних напрямках для додання схемі необхідного вигляду.

Порада: Для успішного позиціонування місць з'єднань зручніше працювати при великих масштабах зображення, наприклад 100%. Накресливши частину схеми, можна повертатися в зручніший режим: скажімо 80%. Не прагніть розташовувати сполучні вузли близько до компонентів. Після того, як з'єднання виконане, вузол, компонент або провідник можна виділити і перемістити стрілками на клавіатурі в потрібне місце.

Подвійне клацання по вузлу викликає вікно Connector Properties (властивості провідника) і дозволяє забезпечити його Label - текстовою міткою з 20 символів (на жаль, англomовних).

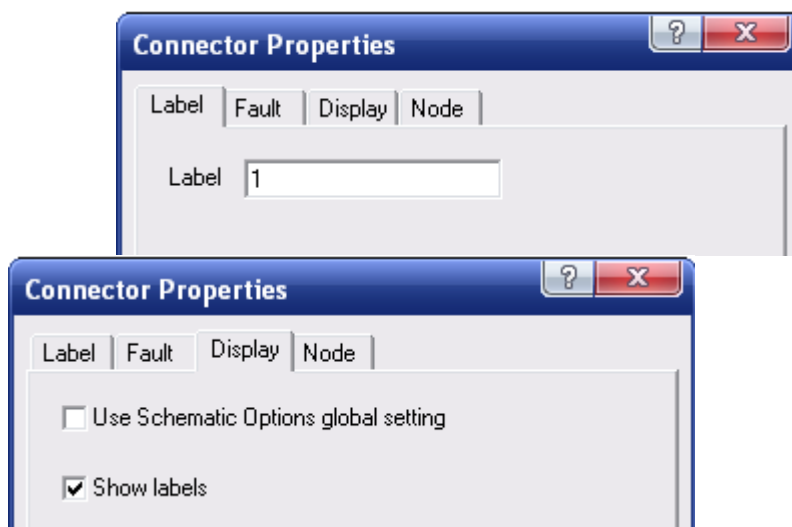


Рис. 9.4 Вікна установки мітки вузла і імені клавіші, що управляє (EWB)

На рис.9.4 показана інформативна частина вікна при привласненні мітки і вибір її відображення на дисплеї (Show labels). Наприклад, на Рис. 9.3 виводам перемикача привласнені цифрові мітки 1, 2, 3. Якщо яка-небудь мітка на екрані накладається на інші елементи схеми, то слід удатися до описаних вище прийомів графічного редагування. Дані мітки не слід плутати з розрахунковою нумерацією вузлів (Node), що починається з 0, - заземлення. Ця нумерація при моделюванні виконується програмою автоматично і її можна виявити, активуючи відповідний вузол і натиснувши у вікні Connector Properties, що з'явилося, на кнопку Node. Машинні номери використовуються усередині програми при моделюванні поведінки ланцюгів в опції Analysis.

Тепер докладніше розглянемо роботу перемикача (див. рис.9.3), що є механічно керованою кнопкою без автоматичного повернення в початкове положення (на відмінність, наприклад, від звичайної кнопки дзвінка), з двома ключами (контактами), що одночасно спрацьовують, мають один загальний вивід. Оскільки відсутня зовнішня дія, один ключ замкнений, а інший - розімкнений. У віртуальному електричному ланцюзі цей перемикач дає можливість шляхом натиснення на клавіатурі по клавіші, ім'я якої поміщене в УГП в квадратні

дужки, перевести з'єднання від 1-2 до 1-3-, або навпаки. При цьому на екрані виникне картина анімації роботи перемикача. За умовчанням ім'я клавіші [Space], що управляє, щоб його замінити треба виконати подвійне клацання ЛКМ по УГП перемикача або одноразовий ПКМ і потім вибрати Component Properties. Далі у вікні Switch Properties (властивості перемикача), що з'явилося, у позиції Value (значення) надрукувати (при англійській розкладці клавіатури) навпроти Key (клавіша) вибраний символ, наприклад X (див. рис. 9.4). Квадратні дужки друкувати не слід: вони виникнуть на екрані автоматично (див. рис. 9.3). Перемикач управлятиме вибраною клавішею незалежно від регістра букви: заголовна або прописна, тобто додаткова клавіша Ctrl не діє.

Упорядкуємо розташування вибраних компонентів на екрані, якщо воно не відповідає уявній схемі. Для цього ЛКМ виділяємо необхідний компонент (при цьому він прийме активний червоний вигляд, а курсор - вид руки) і переміщаємо (буксируємо) його в потрібне положення. Можливо, на цьому етапі, потрібно буде змінити просторову орієнтацію компонентів. У даному конкретному випадку зручніше повернути лампу на 90° проти годинникової стрілки: виділимо лампу (одноразовим натисненням ЛКМ) і натиснемо кнопку



(піктограму) Rotate (обертання) в горизонтальному ряду інструментів. Цю ж операцію можна провести з клавіатури, виділивши лампу і натиснувши Control+R (зрозуміло, знаходячись при англійській розкладці клавіатури). Можна також після виділення компоненту, увійшовши до меню Circuit (схема), скористатися командою Rotate.

Далі виконуємо з'єднання компонентів. Краще всього, як і при збірці реальних ланцюгів, почати з позитивного полюса «+» батареї. Встановлюємо стрілку курсора у верхню частину виводу: там з'являється жирна чорна крапка - символ нероз'ємного з'єднання. Натискаємо ЛКМ і найкоротшим шляхом ведемо лінію-гумку до крайнього виведення 1 перемикача. Після того, як там виникне символ з'єднання, відпускаємо ЛКМ (рис. 9.3).

На екрані виникає зображення сполучного провідника у вигляді двох ортогональних відрізків. Оскільки в ланцюзі управління лампою нам досить мати режим замикання або розмикання однієї пари виводів (одного ключа), то виберемо, наприклад, виводи, позначені як 1-2. Аналогічно сполучаємо вивід з негативним полюсом «-» батареї. Вивід 3 перемикача залишаємо незадіяним (при перемиканні в цю позицію лампа вимикається).

При монтажі схеми часто виникають різні графічні помилки: справжні і такі, що з'являються із-за недосконалості програмного графічного редактора, особливо при зміні масштабу, що виводиться на екран зображення. Найскладніше відшукати подібні помилки при

з'єднанні двох компонентів, оскільки при трьох і чотири обов'язково повинен виникнути монтажний вузол, а його відсутність відразу помітно. Для виявлення подібних артефактів (від латів. arte - штучно +factus - зроблений) необхідно провести пробні буксирування одного з компонентів, що сполучаються: він повинен «тягнути» за собою сполучні дроти. Можна також перейти до дуже великих збільшень, але для складних схем це не дуже зручно.

Порада: Не намагайтеся сполучати виводи компонентів безпосередньо один з одним без використання сполучних провідників і монтажних вузлів: виникає помилкова видимість з'єднання, що приводить до помилок моделювання або непрацездатних схем.

Після того, як загальне креслення принципової схеми виконане (див. рис. 9.3), треба відредагувати параметри (властивості) компонентів.

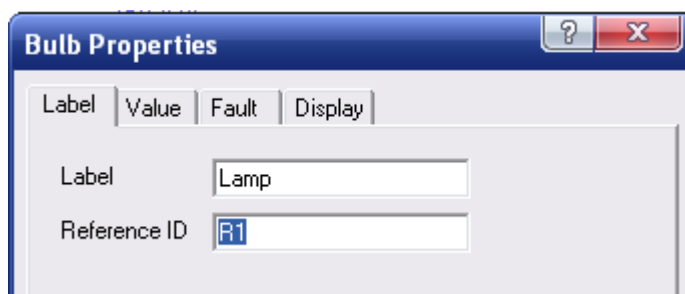
Починаємо з батареї. Двічі клацаємо на ній ЛКМ. На екрані (рис. 9.5) з'являється підменю Battery Properties (властивості батареї).



Рис. 9.5 Вікно установки властивостей батареї (EWB)

Вибираємо в цьому підменю Label (позначення) і друкуємо буквенний символ ЕРС Е, потім Value (значення) і набираємо у відповідному вікні цифру 5, залишаючи одиницю вимірювання V, тобто Вольт. Далі у позиції Display (дисплей) відзначаємо галочкою Show labels і Show values (показати на дисплеї мітку і величину), підтверджуємо зроблений вибір властивостей натисненням на кнопку ОК.

Переходимо до лампи. Діючи аналогічно вище зазначеному, виділяємо лампу, викликаючи діалогове вікно для редагування її параметрів (рис. 9.6).



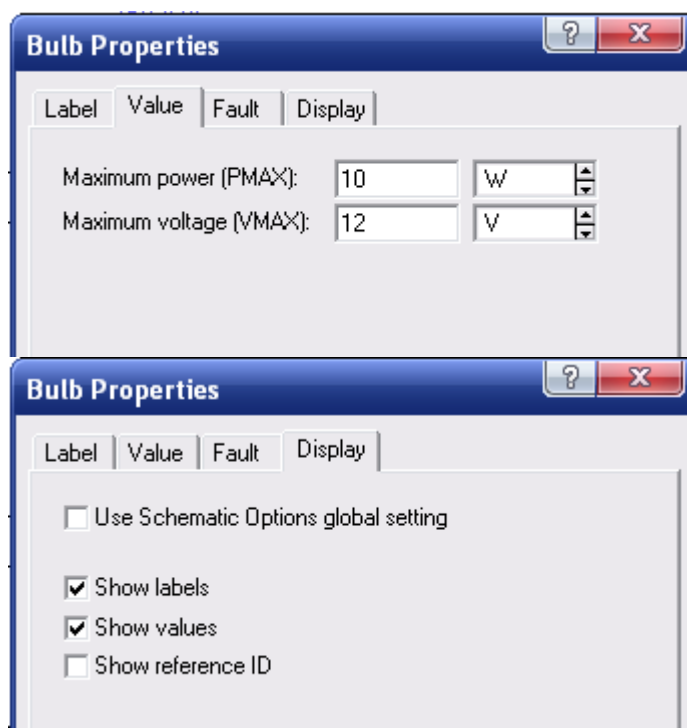


Рис. 9.6 Вікно установки властивостей лампи (EWB)

Набираємо у віконці Label «Lamp». Встановлюємо у позиції Value PMAx (максимальна потужність) 10 W (Ват). Тут же набираємо у віконці VMAx (максимальна напруга) 5.

Порада: Стежте за розділенням цілої і дробової частини десяткового числа: у обох програмах - це крапка. Звертайте увагу на одиниці вимірювання і при необхідності переходьте до кратних, наприклад kW (кВт), mV (мВ), і т.д.

Вибір чисельного значення параметрів можна зробити для іншої конкретної або уявної батареї або лампочки. Відредагована схема-модель лампи показана на рис.9.7.

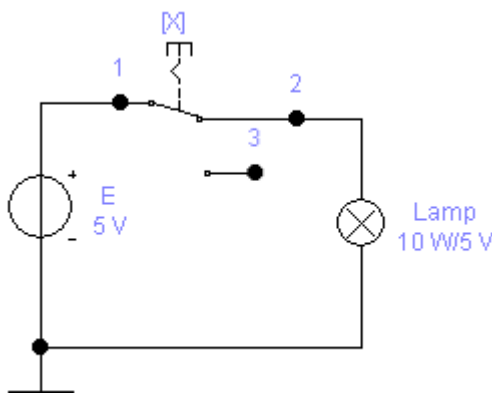


Рис.9.7 Відредагована сема-модель лампи (EWB)

Перевірка працездатності зібраної схеми

Встановлюємо у віртуальному вимикачі Active simulation  (включення моделювання), розміщеному в правій верхній частині панелі інструментів, покажчик на I (In - включено), і робимо клацання ЛКМ. Клавiша цього вимикача переходить в положення «включено». Переривання моделювання проводиться натисненням на розташовану нижче кнопку Pause (пауза) , повторне натиснення відмінє цю команду. Виключення моделювання проводиться натисненням на O (Out - вимкнено). Ці процедури можна здійснити і в меню Analysis: Active, Pause, Stop або з клавіатури: Control+G, F9, Control+T.

Після запуску моделювання переводимо вимикач [X] на схемі (Рис. 9.7) в положення «вимкнено» (натиснувши на клавішу букви X при англійській розкладці клавіатури) і спостерігаємо, як лампочка забарвлюється в чорний колір (імітація її горіння). Натискаючи кілька разів на [X], як би включаємо і вимикаємо лампу.

Даний ланцюг, звичайно, є аналоговим, але наявність в ній ключового елемента, з якого ми почали нашу розповідь, дозволить пізніше перейти до цифрових пристроїв.

Логічні стани

Розрізняють аналогову і дискретну форми опису поведінки систем і представлення інформації. Аналогові сигнали мають безперервну залежність напруги (або струму) в часі, аналогічну відповідним фізичним макропроцесам, цифрові - є дискретними за часом, а також квантованими по рівню.

Основною «цеглинкою» цифрових сигналів і «порцією» інформації про стан систем, в яких вони спостерігаються, є біт (на англійській bit - binary digit - двійкова цифра). У комп'ютерах вся інформація передається, обробляється і зберігається побітно.

Так вже вийшло, що саме на батьківщині Шекспіра два століття назад народився геніальний математик-самоучка Джордж Буль. Шкільні підручники із математики привели хлопця буквально в жах своєю нестрогістю і нелогічністю, і він звернувся до праць класиків: Лапласа і Лагранжа. Переосмислюючи основи математики, він створив алгебру логіки, звану тепер булевою алгеброю. Сучасні школярі знайомляться з її азами в курсі «Інформатика». Можливо, що серед них знайдеться і той, хто виявить в її структурі особливості, які дозволять йому також сказати нове слово в науці.

Застосуємо булеву алгебру до контактних ланцюгів, що складаються з ідеальних двополюсників. Логічний стан будь-якого такого двополюсника можна представити однією змінною, яка може прийняти два можливі значення: «істинно» або «помилково».

Виберемо як параметр електричного ланцюга, за допомогою якого можна визначити ці стани, рівень напруги. Він також може прийняти тільки два значення: *високий рівень* і *низький рівень*. Скорочено російською мовою *в і н*, англійською мовою, відповідно, High (H) і Low (L).

Хай в електричному ланцюзі *замкнутий стан ключа* - «істинно», тоді *розімкнений стан ключа* - «помилково», відповідно російською мовою *і і п*. Англійською мовою, відповідно, Truth (T) і False (F). При прийнятих угодах в схемі на Рис.9. 7 стану «істинно» відповідає замкнутий ключ 1-2 і високий рівень напруги на лампі (вона горить), а розімкненому ключу 1-3 стан - «помилково»: низький рівень напруги на лампі (вона не горить).

Покажемо ці стани на осцилоскопі (осцилографі), що має в програмі EWB спеціальну піктограму Oscilloscope  в групі інструментів (Instruments). Відбуксирувавши його піктограму на робоче поле, отримуємо згорнуте зображення віртуального схемного приладу, який може бути включений в схему (рис. 9.8).

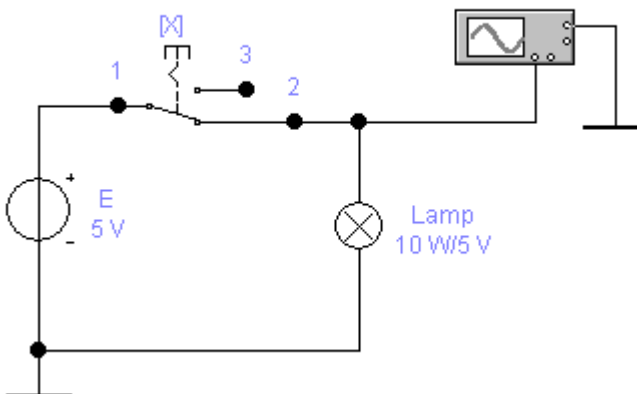


Рис. 9.8

Тут активними є чотири клеми: дві нижні - входи каналів А і В, і дві верхні - заземлення і зовнішня синхронізація розгортки. Для виклику картини повної лицьової панелі осцилоскопа необхідно двічі клацнути ЛКМ по його згорнутому зображенню. На лицьовій панелі віртуального осцилоскопа (рис. 9.9) за допомогою ЛКМ можна провести необхідні передумовки режимів роботи приладу, а також спостерігати на екрані тимчасові залежності процесів в зібраних схемах. Докладніший опис осцилоскопа (правда, англійською мовою) можна отримати, клацнувши ПКМ по його схемному зображенню і далі увійшовши в Help або з

літератури. Наші ж інструкції по використанню приладів даватимуться у відповідному контексті в міру необхідності їх конкретного застосування.

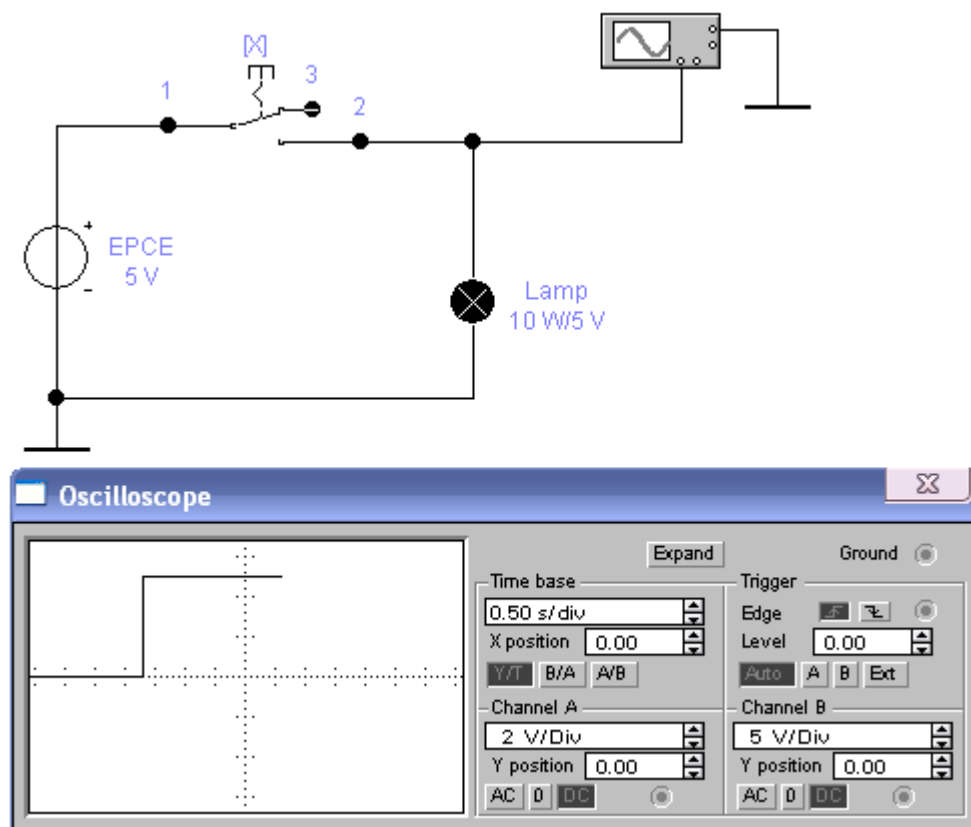


Рис. 9.9 Спостереження поведінки моделі на осцилоскопі (EWB)

Порада: Не намагайтеся включити в схему розгорнене зображення осцилоскопа, оскільки перераховані вище клеми (входи каналів: заземлення (Ground) і синхронізація) на цьому зображенні не активні, але якщо в схемі не сполучені необхідні клеми згорнутого зображення віртуального схемного осцилоскопа, то це рівноцінно не включеному реальному приладу.

Після установок режимів осцилоскопа обов'язково треба клацнути ЛКМ на вільному полі, інакше програма знаходитиметься в режимі очікування подальших команд для осцилоскопа, які допускається виконувати і в процесі його роботи, але клавіша перемикача (Switch) при цьому не управлятиметься з клавіатури.

З'єднаємо вхід каналу А з верхнім виведенням лампи і для визначеності відліку рівнів заземлимо осцилоскоп (рис. 9.9). Збільшимо чутливість вертикальної розгортки каналу А для повнішого використання екрану, встановивши її рівною 2 V/Div (Вольт на ділення). Решту

передустановок приймаємо за умовчанням. Клацаємо ЛКМ на вільному полі і переходимо до моделювання роботи схеми.

Для спостереження картини на екрані осцилоскопа встановлюємо у віртуальному вимикачі Active simulation (включення моделювання), показчик на I (In - включено) і робимо клацання ЛКМ. Натискаючи на клавішу [X], спостережуваний за відповідністю положення ключа і променя, що розгортається, на осцилоскопі, а також горінням лампи: високий рівень співпадає із замкнутим ключем і лампою, що горить, низький - з розімкненим ключем і лампою, що не горить (рис. 8.9). Вийдемо з режиму аналізу поведінки моделі, натиснувши ЛКМ на O (Out).

Порада: Не забувайте зупиняти режим аналізу при переході до інших етапів роботи з програмою, інакше процес рахунку продовжується, про що свідчать цифри, що «біжать», у віконці показчика поточного часу рахунку, розташованого в нижньому інформаційному рядку поточних команд і станів. Якщо результат отриманий, то далі тільки «забивається» оперативна пам'ять.

Змінімо полярність сигналу (живлення лампи). Зробимо спочатку копію початкового ланцюга. Для цього проводимо її виділення, натискаючи на ЛКМ і обводивши її рамкою, що виділяється, або з меню Edit>Select All і далі, користуючись стандартними командами Windows - Copy і Past. Тут треба мати на увазі, що при такому копіюванні не слід включати усередину виділення схемний осцилоскоп: його копіювання в межах одного файлу не допускається. (Якщо потрібна повна копія, то треба зберегти цей файл під новим ім'ям і працювати з цим новим файлом).

Після того, як копія виникне на екрані, наводимо курсор на будь-який її активний (виділений червоним кольором) показчик - він перетвориться на зображення руки, натиснемо ЛКМ і буксируватимемо схему вниз. Досягши потрібного положення (схеми не повинні перетинатися) треба відпустити ЛКМ. Звична операція відміни (Undo) тут, на жаль, відсутній. Правда, в меню File є опція Revert Save (повернення до збереженого), але вона вимагає постійного збереження редагованих схем, а це не завжди зручно. Простіше перед вставкою копії «прокрутити» екран, клацнути ЛКМ на вільному полі і лише після цього робити вставку. Крім того, в програмі EWB провідники, що сполучають схемні компоненти, виконані вільно розтяжними і такими, що стискаються при закріплених кінцях. Цим можна користуватися для додання графіці схем потрібної конфігурації.

Порада: Обов'язково звільняйте центральну частину екрану для отримання копії, а також буксируйте схему на нове місце відразу після копіювання (поки вона активна - «червона»), інакше, особливо в складних схемах, повторно виділити накладені один на одного схеми і «розтягнути» їх практично не вдасться.

На екрані є дві схеми. Позначимо в них лампи Lamp1 і Lamp2, а батареї E1 і E2, відповідно, і в другій (правою) схемі від'єднаємо батарею від ланцюга.

Порада: Для усунення якого-небудь з'єднання досить виділити будь-яку його кінцеву крапку, відвести її разом з провідником у вільне місце і відпустити ЛКМ, тобто як би один кінець дроту кинути в порожнечу. Можна також виділити провідник одноразовим натисненням ЛКМ і потім видалити його будь-яким стандартним прийомом, наприклад, скориставшись клавішею «Delete». Аналогічно віддаляється будь-який непотрібний компонент або навіть частина схеми, але після її стандартного рамкового виділення.

Потім виділимо батарею E2 і, скориставшись кнопками обертання, повернемо її навколо вертикальної осі, а далі виведення «+» батареї з'єднання із землею, а «-» з перемикачем (рис.9.10).

Крім того, з'єднаємо верхнє виведення лампи 2 з клемою входу каналу В схемного осцилоскопа. Для того, щоб промені не співпадали на екрані, змістимо їх нульові лінії розгортки (Y position) для променя А вгору на 0.20 і для У вниз на -0.20. Можна також розфарбувати промені в різні кольори, задавши відповідні кольори проводам, що підводять.

Включаємо процедуру аналізу клавішею In і включаючи [X], поспостерігаємо за поляганням в схемі (рис.9.10). Видно, що при негативному живленні нічого в логіці роботи не змінюється, якщо тільки домовитися висоту рівня відлічувати по модулю напруги (можливі і інші конвенції). Тоді нижня частина променя В, відповідна фізично напрузі -5V (позитивне виведення батареї E2 заземлене і має потенціал 0V), має по прийнятій умові «високий» рівень, рівний по модулю 5V.

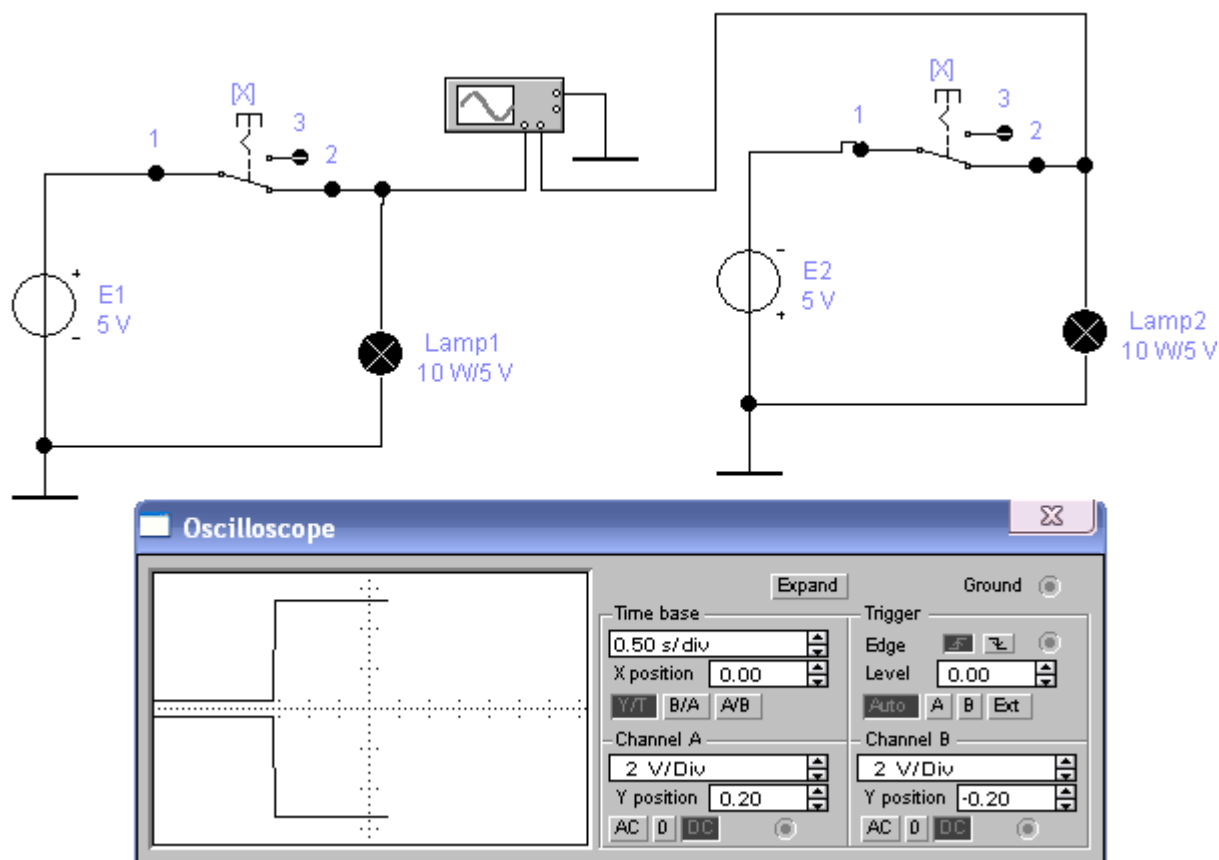


Рис. 9.10 Спостереження поведінки моделі на осцилоскопі при позитивному і негативному сигналі (EWB).

У, відповідна фізично напрузі -5 V (позитивне виведення батареї E2 заземлене і має потенціал 0 V), має по прийнятій умові «високий» рівень, рівний модулю 5 V .

Введемо далі наступну угоду про логічні рівні: для даної позитивної логіки верхньому рівню відповідає логічна одиниця (балка. 1), а нижньому - логічний нуль (балка. 0). За умови балка. 1 - ключ замкнутий (це дійсне значення полягання в позитивній логіці незалежно від знаку сигналу). Схожа ситуація виникає при читанні надрукованого «чорним по білому» книжкового тексту або з екрану монітора: чорні букви на листі паперу не відображають, а на моніторі не випромінюють світло - негативний сигнал. Провівши стандартне виділення тексту в редакторі Word. Отримаємо білі букви на чорному фоні - позитивними буквами. Проте в обох випадках діє своєрідна позитивна логіка.

10 Прилади у середовищі Electronics Workbench

10.1 Функціональний генератор (Function Generator)

Функціональний генератор виробляє сигнали напруги синусоїдальної, трикутної або прямокутної хвилі. Він забезпечує зручний спосіб формування вхідних сигналів схеми. Сигнал генератора може бути змінений по частоті, амплітуді і шпаруватості. Також можна управляти зміщенням постійної складової сигналу. Діапазон частот функціонального генератора достатньо великий для більшості задач схемотехнічного моделювання.

Подвійне натискання мишею на схемне зображення функціонального генератора (рис.10.1) візуалізує панель керування (рис.10.2) параметрами вихідного сигналу.



Рис. 10.1 Схемне зображення функціонального генератора

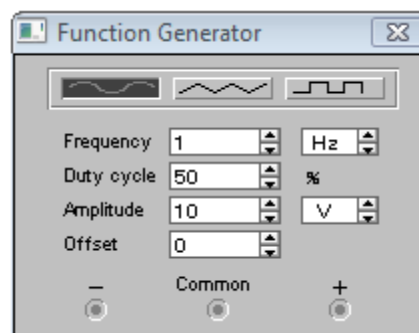


Рис. 10.2 Панель керування функціонального генератора

Функціональний генератор має три вихідні клеми, через які сигнали можуть бути підключені до досліджуваної схеми. Середня клема визначає початковий рівень для сигналу. Для встановлення нульового початкового рівня для сигналу необхідно заземлити середню клеми (Common) функціонального генератора.



Позитивна вихідна клема (+) забезпечує формування сигналу в позитивному напрямку по відношенню до загальної клем (Common). Мінусова вихідна клема (-) забезпечує формування сигналу в негативному напрямку.

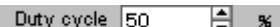
Форма хвилі (Waveform)



Для вибору форми сигналу натисніть відповідну кнопку на панелі керування: синусоїдальна, трикутна або прямокутна.

Частота (Frequency) 

Цей параметр може встановлюватись у діапазоні 1 Гц ... 999 МГц і визначає кількість циклів вихідних сигналів функціонального генератора у секунду.

Шпаруватість (Duty Cycle) 

Цей параметр може встановлюватись у діапазоні 1% - 99% і задає відносну тривалість прямокутного вихідного імпульсу по відношенню до тривалості періоду, а для трикутного вихідного імпульсу – відносну тривалість наростання сигналу по відношенню до тривалості періоду. Це впливає на форму сигналів тільки трикутної та прямокутної форми. Синусоїдальної хвилі не залежить від настройки шпаруватості.

Амплітуда (Amplitude) 

Ця опція контролює напругу сигналу, який може встановлюватись у діапазоні 1 В ...999 кВ і вимірюється від початкового рівня до свого піку. Якщо виходи генератора підключені до загальної і позитивної (чи негативної) клем, результат вимірювання хвилі від максимуму до мінімуму в два рази більше його амплітуди. Якщо сигнал на схему подається з позитивної і негативної клем, вимірювання хвилі від максимуму до мінімуму в чотири рази більше її амплітуди.

Зміщення (Offset) 

Ця опція встановлює рівень постійної складової сигналу у діапазоні -999 кВ...999 кВ, по відношенню до якої сигнал змінюється.

10.2 Осцилограф (Oscilloscope)

На рис. 10.3 показане схемне зображення двоканального осцилографа, який може бути поміщений на робоче поле моделювання з панелі інструментів.

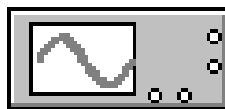


Рис. 10.3 Схемне зображення осцилографа

Двоканальний осцилограф відображає величини і частоти електронних сигналів. Він може відображати графік напруги одного або двох сигналів у часі, або провести порівняння одного сигналу з іншим.

Чисельні значення напруги сигналів для кожного каналу визначається за допомогою двох зондів, які підключаються у досліджувані точки схеми. Після отримання даних у попередніх точках схеми зонди осцилографа можуть бути переміщені в інші точки випробування без повторної активації ланцюга. Переміщення зонда автоматично перемальовує сигнали для нових точок дослідження. Установки осцилографа можуть бути доопрацьовані під час або після моделювання і дисплей буде перемальовувати сигнали автоматично. При зміні налаштувань осцилографу для отримання більш детальної інформації сигнали можуть з'явитися поривчастими або нерівномірними. В цьому разі необхідно повторити моделювання (активацію) схеми з новим налаштуванням осцилографу. Можливо також збільшити точність відображення сигналу за рахунок збільшення кроку моделювання часу.

На рис. 10.4 зображена лицьова панель віртуального EWB осцилографа, яка з'явиться на моніторі після двократного натискання лівої кнопки миші на схемному зображенні осцилографу.

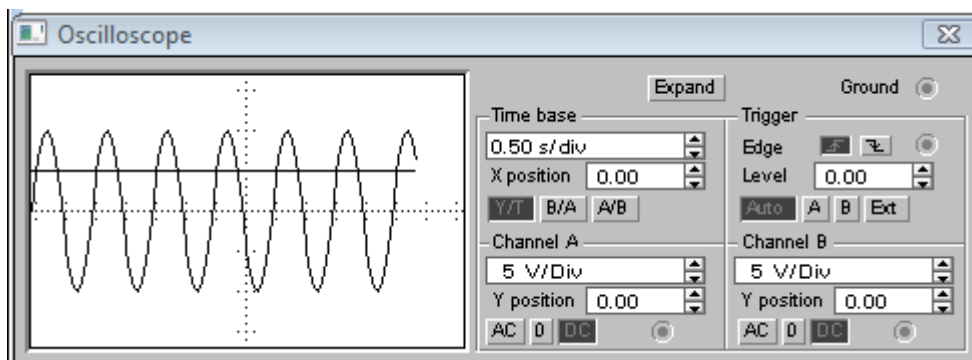


Рис. 10.4 Лицьова панель віртуального EWB осцилографа

Осцилограф EWB 4.x і 5.xx має два Y-канали (Channel A , B) з роздільною установкою чутливості і регулюванням зсуву по вертикалі (Y Position). Вибір режиму по входу здійснюється натисканням курсором миші кнопок .

Розглянемо основні елементи налаштування осцилографа для отримання інформативного і якісного зображення досліджуваних сигналів.

Діапазон часу розгортання осцилографа (Time Base)

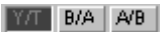
Це управління часом розгортання по горизонтальній осцилографа (або X) осі при зміні величини сигналу від часу (Y/T). Діапазон часу розгортання осцилографа: від 0.10 ns/Div до 1s/Div.

Щоб отримати якісне зображення сигналу , слід налаштувати час розгортання у зворотній пропорції до частоти сигналу, що досліджується: чим вище частота, тим менше час, що встановлюється кнопкою у полі Time base на панелі управління осцилографу. Наприклад, якщо ви хочете побачити один цикл сигналу 1 кГц, час розгортання повинен бути біля 0,10 мс/поділ. Один цикл у 10 кГц вимагає часу база близько 0,01 мс/поділ.

Положення X (X Position)

Цей параметр контролює відправною точкою сигналу на осі x (-5,00 ... 5,00). Коли X позиція дорівнює 0, сигнал починається на лівому краю дисплея. Позитивне значення **X Position** зміщає відправну точку до правого краю. Негативне значення **X Position** зміщає відправну точку до лівого краю.

Осі розгортання (Axes): (Y / T, A / B, B / A)

Осі розгортання дисплея можуть бути включені для показу форми сигналу від часу (Y/T)  або для показу залежності одного вхідного каналу від іншого (A/B або B/A). Останні налаштування екрану по частоті і фазі дозволяють отримувати так звані фігури Ліссажу , відображати петлі гістерезису та передаточні характеристики схем. При порівнянні каналу A у відношенні до каналу B (A / B) масштаб осі X визначається налаштуванням значення вольт/поділ для каналу B (і навпаки).

Для більш детального аналізу сигналів натисніть кнопку " Pause after each screen " на вкладці Circuit/Analysis Options у діалоговому вікні або виберіть Analysis/Pause. Для

продовження моделювання, коли будете готові, натисніть Analysis/Resume або клавішу F9.

Заземлення осцилографа

Заземлення осцилографа не є необхідним, якщо ланцюги, до яких він підключений є заземленими. Заземлення осцилографа здійснюється за допомогою клеми GROUND у правому верхньому куті зображення приладу (рис. 9.3).

Масштаб розгортання каналів A і B

Одиниця виміру –вольт/поділ у діапазоні від 0,01 мВ /поділ до 5 кВ /поділ.

Цей параметр визначає масштаб осі Y. Він також контролює осі X, коли вибраний режим A/B або B/A. Щоб отримати інформативне зображення сигналу, виберіть масштаб відносно очікуваної напруги на вході кожного каналу. Наприклад, вхідний сигнал напругою від 3 вольт заповнює екран осцилографа вертикально, коли по осі Y встановлюється масштаб 1 В/поділ (V/Div). Якщо значення вольт/поділ, збільшується, сигнал стане менше. Якщо значення вольт/поділ зменшується, сигнал буде невірний відтворений внаслідок обмеження зверху і знизу.

Положення Y (Y Position)

Цей параметр визначає точку початку розгортання по осі Y (-3,00... 3,00). Коли Y позиція виставлена на 0.00, початкова точка сигналу буде знаходитись на осі X. При зміні Y позиції до 1.00, наприклад, початкова точка зміщується до першого поділу вище осі X. При зниженні Y позиції на -1.00 вона відповідно зміщується до першого поділу нижче осі X. Зміна параметра Y позиції для каналів A і B можуть допомогти відрізнити їх сигнали для порівняння.

Рекомендація: при дослідженні одночасно двох сигналів параметром **Y Position** зміщуйте сигнал каналу A у верхню половину дисплея, а сигнал каналу B – у нижню.

Спосіб вхідного з'єднання (Input Coupling :AC, 0, DC)

При підключенні входу типу AC на кнопках    відображаються тільки змінні складові сигналу. Це досягається включенням конденсатору послідовно з зондом осцилографа. Як і при реальному використанні осцилографа в режимі закритого входу AC, перший період сигналу буде відображатися неточно. Як тільки постійна складова сигналу була розрахована і усунена протягом першого періоду, наступні періоди сигналів будуть точними.

При підключенні входу типу DC відображається сума змінного і постійного компонентів сигналу. Вибір входу „0” показує прямою лінією початкове положення позиції Y.

Синхронізація осцилографа (Trigger)

Установки синхронізації визначають умови, при яких сигнал починає відображатися на екрані осцилографу.

Для початку відображення сигналу по позитивному нахилу або зростанню сигналу виберіть у полі **Trigger Edge** кнопку  зі зростанням сигналу. Щоб почати розгортання з негативним нахилом або падінням сигналу, виберіть у полі **Trigger Edge** кнопку зі зменшенням сигналу.

Граничний рівень **Trigger Level (-300 ...3,00)** є точка на осі Y осцилографа, якої повинен досягти сигнал перед початком його відображення. Рівень може мати будь-яке значення між 3,00 (у верхній частині сигналу) і -3,00 (у нижній частині сигналу). Щоб побачити плоскі сигнали, використовуйте режим запуску **Auto**.

Сигнал синхронізації (Trigger Signal)

Запуск розгортання вибирається кнопками  і може бути внутрішнім, з посиланням на вхідний сигнал каналу A або B, або зовнішнім, з посиланням на сигнал через зовнішній вхід синхронізації, розташований під клемою „земля” (Ground) на **схемному зображенні** осцилографу (рис. 9.3).

Збільшення зображення осцилографа (Expand)

Кнопка "Розгорнути" (**Expand**) розширює графічний дисплей осцилографа, елементи управління в нижній частині вікна (рис. 10.5).

Для визначення точних значень сигналів у будь-яких точках на екрані використовуються вертикальні зонди (червоний і синій), що перетягуються за допомогою миші у інтересуючі точки сигналів. Вікна під дисплеєм показують час і напруги у точках, де вертикальні зонди перетинають сигнали по каналах A і B, а також різницю між двома позиціями по напрузі і часі. Для друку зображення розширеного осцилографа виберіть курсором XY-ділянку і використовуйте команду File/Print. Зображення розширеного осцилографа буде відображатися в меню File/Print.

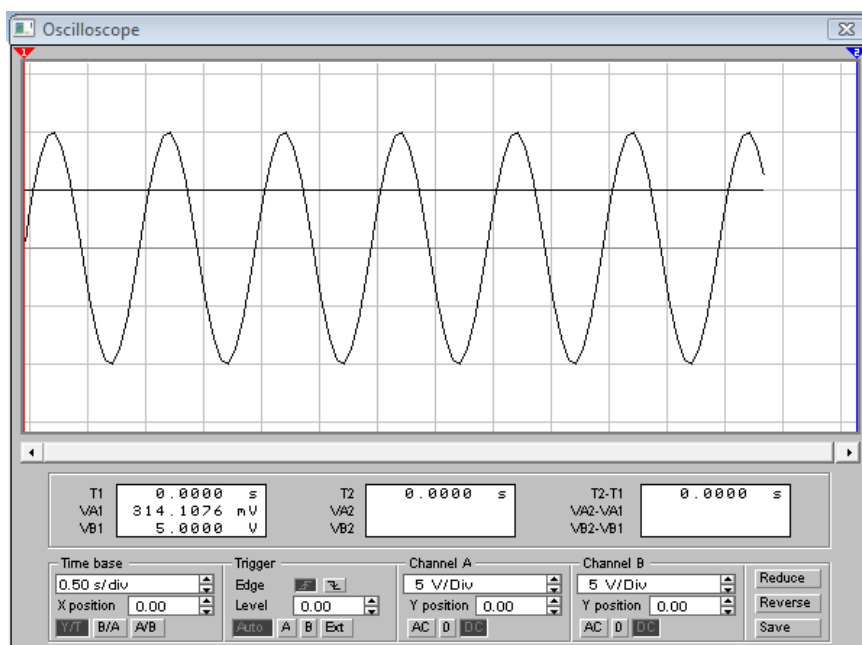


Рис.10.5 Лицьова панель осцилографа в режимі Expand

При натисканні на кнопку Expand лицьова панель осцилографа істотно змінюється - збільшується розмір екрана, з'являється можливість прокручування зображення по горизонталі і його сканування за допомогою вертикальних візирних лінійок (синій і червоний кольори), які за трикутні вушка (вони позначені цифрами 1 і 2) можуть бути курсором установлені в будь-яке місце екрана. При цьому в індикаторних віконцях під екраном наводяться результати виміру напруги, часу вимірювання і часових інтервалів між візирними лініями.

Зображення можна інвертувати натисканням кнопки Reverse і записати дані у файл натисканням кнопки Save. Повернення до вихідного стану осцилографа здійснюється натисканням кнопки Reduce.

10.3 Логічний аналізатор (Logic Analyzer)

Схемне зображення логічного аналізатора показаний на рис. 9.6. Він призначений для відображення на екрані монітора 8-розрядних кодових послідовностей одночасно у вісьмох точках схеми, а також у вигляді двійкових чисел на вхідних клемах-індикаторах і у вигляді шістнадцятиричних чисел у вікні OOOO. Тривалість розгорнення задається у вікні Time base, при натисканні кнопки Clear інформація на екрані стирається.

У блоці Trigger розташовані кнопки запуску по позитивному (включена за умовчанням) або негативному спаду сигналу й клема для підключення зовнішнього джерела синхронізації, наприклад, генератора слова (підключається після натискання кнопки External).

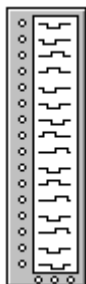


Рис. 10.6 Схемне зображення
логічного аналізатора

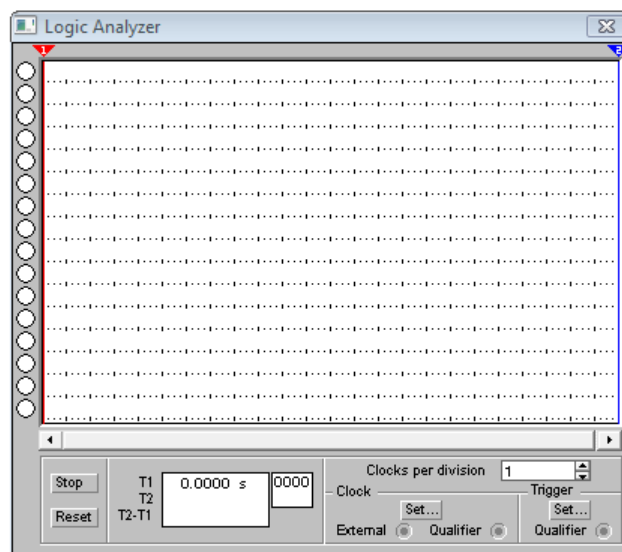


Рис. 10.7 Лицьова панель логічного аналізатора

Крім того, передбачений автозапуск (після натискання кнопки Burst) і запуск по заданій двійковій комбінації (після натискання кнопки Pattern), установлюваної користувачем у віконці під кнопкою шляхом введення туди із клавіатури 1, 0 або X (невизначений стан), попередньо клацнувши мишею на потрібному розряді.

Логічний аналізатор відображає рівні до 16 цифрових сигналів у досліджуваній схемі. Він використовується для швидкого збору даних логічних станів і вдосконаленого аналізу процесів у схемі та надання допомоги в розробці великих систем і здійснення пошуку несправностей.

На рис. 10.6 наведене схемне зображення логічного аналізатора, який може бути транспортований на робоче поле з панелі інструментів. На лівій стороні зображення 16 клем, до яких підключаються вузли схеми, відповідають клемам і горизонтальним рядкам на приладі (рис. 10.7).

Коли схема активована, логічний аналізатор відображає сигнали на своїх входах в процесі їх формування. Дані відображаються у вигляді прямокутних імпульсів з плином часу. У верхньому рядку відображаються значення для каналу 0 (взагалі перший біт в цифровому слова), наступний рядок відображає значення для каналу 1 і так далі. Двійкове значення кожного біта в поточне слово відображається в терміналах на лівій стороні інструменту індикаторного поля.

Щоб вказати кількість відліків, що зберігаються до і після запуску, виберіть вкладку Інструменти (Instruments) з Analysis/Analysis Options у діалоговому вікні .

Логічний аналізатор зберігає дані, поки не досягне заздалегідь вказаної кількості відліків. Після заповнення пам'яті нові дані заміщають раніше отримані до команди зупинки аналізу.

Для зміни порогової напруги, виберіть вкладку Інструменти з Analysis/Analysis Options у діалоговому вікні . Для друку інформації, яка відображається в логічному аналізаторі використовувати аналіз графіків. Інформація, що міститься в аналізі графіків, та ж, що на логічному аналізаторі.

Налаштування параметрів логічного аналізатора

Стоп & Скидання в логічному аналізаторі (Stop & Reset in Logic Analyzer)

Для фіксації даних, коли логічний аналізатор не запускається, натисніть кнопку Стоп. Якщо логічний аналізатор вже відпрацював задану кількість циклів і відображає дані, кнопка Стоп не має ніякого ефекту.

Щоб очистити дисплей логічного аналізатора, натисніть кнопку Скид (Reset).

Синхронізація у логічному аналізаторі (Clock in Logic Analyzer)

Синхронізація у логічного аналізатора встановлює час, коли треба читати вхідні вибірки сигналів. Синхронізація може бути внутрішньою або зовнішньою.

Щоб встановити режим синхронізації

1. Натисніть кнопку Встановити (Set) у полі **Clock** логічного аналізатора. З'являється діалог настрійка синхронізації.
2. Виберіть позитивний або негативний фронт сигналу (**clock edge**).
3. Виберіть зовнішній або внутрішній режим синхронізації (**clock mode**).
4. Натисніть кнопку Прийняти (**Accept**).

Запуск логічного аналізатору (Triggering in Logic Analyzer)

Логічний аналізатор може бути налаштований на запуск при читанні зазначеного вхідного слова або комбінації слів.

Щоб задати до трьох слів або словосполучень для запуску аналізатора:

1. Натисніть кнопку Встановити (Set) у полі запуску (Trigger box) логічного аналізатора.
2. Натисніть кнопку у вікні під назвою A, B, або C і введіть двійкове слово. X означає або 1 або 0.
3. Натисніть кнопку у полі Комбінація запуску (Trigger combinations) одну серед восьми

комбінацій.

4. Натисніть кнопку Прийняти (Accept).

Вісім комбінацій для запуску аналізатора:

A або B

Aбо B або C

Якщо A тоді B

Якщо (A або B) тоді C

Якщо A, тоді (B або C)

Якщо A, тоді B, тоді C

Якщо A, тоді (B БЕЗ C)

Кваліфікатор вхідного сигналу вибирає сигнал запуску. Якщо він встановлений в X, то кваліфікатор відключений і вхідний сигнал визначає момент запуску логічного аналізатора. Якщо він встановлений в 1 або 0, логічний аналізатор запускається тільки тоді, коли вхідний сигнал співпадає з обраним словом або комбінацією запуску.

Переналаштування логічного аналізатора (Changes to Logic Analyzer)

Часовий діапазон логічного аналізатора може бути змінений для відображення кількості імпульсів на поділ замість кількості секунд на поділ. При цьому замість зберігання всіх моментів часу аналізу вона логічний аналізатор зберігає тільки моменти часу при одній з двох умов:

- коли встановлений режимі зовнішнього запуску (external clock mode),
- коли встановлений режимі певної тактової частоти в режимі внутрішнього запуску (internal clock mode.).

Внутрішня тактова частота може бути встановлена у діалоговому вікні Налаштування (setup dialog box). Початок запуску, кінець запуску і напруга порога можуть бути встановлені в діалоговому вікні Налаштування синхронізації (clock setup dialog box). При зміні кількості імпульсів на поділ (clocks per division) дисплей оновлюється автоматично з урахуванням зроблених змін. Фактичний час між двома точками на дисплеї може бути визначений за допомогою курсорів.

Примітка: час, що відображається, коли курсор знаходиться між двома фронтами імпульсів, не є обов'язково точним. Цей час розраховується за лінійної інтерполяції між фактичними переключеннями сигналів.

Тактова частота логічного аналізатора повинна бути приведена у відповідність до реальної частоти функціонування досліджуваної схеми. Від цього залежить кількість імпульсних сигналів на дисплеї логічного аналізатора.

10.4 Мультиметр (Multimeter)

Для визначення значень фізичних величин використовується універсальний цифровий вимірювальний прилад – мультиметр (рис. 10.8).



Рис. 10.8 Схемне зображення мультиметра

Мультиметр використовується для вимірювання змінної або постійної напруги, струму, або опору у вузлах або гілках схеми. Діапазон вимірювань у мультиметрі вибирається автоматично. Його внутрішній опір і струм налаштовані на майже ідеальні значення, які можна в разі потреби змінити, натиснувши кнопку Установки (Settings). Для візуалізації панелі управління мультиметра натисніть двічі лівою кнопкою миші на схемне зображення мультиметра. На панелі управління мультиметра (рис. 10.9) лівою кнопкою можна встановлювати режими роботи A - «Амперметр», V - «Вольтметр», Ω - «Омметр»



Рис. 10.9 Зображення панелі управління мультиметру

Режим „Амперметр” (Ammeter)

Це режим вимірювання струму через гілку схеми. Мультиметр включається послідовно з навантаженням для вимірювання струму, як звичайний амперметр. Для вимірювання струму в іншій гілці, мультиметр повинен бути підключений послідовно в контур і активований знову. При використанні в якості амперметра, внутрішній опір мультиметра є дуже низьким. Він може бути змінений за допомогою кнопки Установки (Settings). Для вимірювання струму в багатьох ланцюгах, вставити кілька амперметрів з меню інструментів.

Режим „Вольтметр” (Voltmeter)

В цьому режимі вимірюється напруга між двома точками. При цьому зонди вольтметра підключаються паралельно навантаженню. Після закінчення вимірювань, зонди можуть бути переміщені для вимірювання напруги між іншими точками. В режимі вольтметра мультиметр має високий внутрішній опір (1 МОм). Він може бути змінений за допомогою кнопки Установки.

Для вимірювання напруги в багатьох точках в схемі, вставити кілька вольтметрів з меню інструментів.

Режим „Омметра” (Ohmmeter)

В цьому режимі вимірюється опір між двома точками схем, які називаються "компонентами мережі".

Щоб отримати точні вимірювання, переконайтеся, що:

- немає джерела в компоненті мережі,
- компонент схеми або компонент мережі заземлений,
- у мультиметрі встановлений режим постійного струму,
- відсутні паралельні гілки з вимірюваним компонентом або компонентом мережі.

Омметр породжує струм 1мА, який можна змінити за допомогою кнопки Установки (Settings). Якщо необхідно провести вимірювання у різних точках або гілках схеми, треба повторно активувати схему, щоб отримати дані вимірювань.

Література

1. Лебедєв О.М., Ладик О.І. Цифрова техніка. – К.: ІВЦ «Видавництво «Політехніка»», 2004 р.
2. Бабич Н.П., Жуков И.А. Компьютерная схемотехника- К.: «МК-Пресс», 2004 г.
3. Рябенський В.М., Жуйков В.Я., Гулий В.Д. Цифрова схемотехніка: Навч. посібник. - Львів: «Новий Світ-2000», 2009.-736 с.
4. Опадчий Ю.Ф., Глудкин О.П., Гуров А.И. Аналоговая и цифровая электроника. Учебник для вузов. – М.: ХХХ.-2000 г.
5. Зубчук В.И., Шкуро А.Н. Функциональные узлы цифровой схемотехники. Уч. пособие.- Киев УМК ВО 1992 г.
6. Справочник по цифровой схемотехнике / В.И. Зубчук, В.П. Сигорский, А.Н. Шкуро. – К. «Техніка», 1990 р.
7. Титце У., Шенк К. Полупроводниковая схемотехника.- М.: Мир, 1982 г.
8. ПреснухинЛ.Н., ВоробьевН.В., Шишкевич А.А. Расчет элементов цифровых устройств. - М.: Высш. шк. 1982 г.
9. Ерофеев Ю.Н. Импульсные устройства: Уч. Пособие для вузов. – М.: Высш. шк., 1989 г.
10. Сигорский В.П., Зубчук В.И., Шкуро А.Н. Элементы цифровой схемотехники. Уч. пособие.- Киев УМК ВО 1990 г.